

SOI技術を用いた広帯域X線撮像分光器「XRPIX1」
の評価試験と性能向上の研究

中島 真也

京都大学大学院 理学研究科 物理学宇宙物理学専攻

物理学第二教室 宇宙線研究室

2011年1月27日

Abstract

1962年に R.Giacconi と B.B.Rossi が初めて太陽系外の X 線天体の観測に成功したのを皮切りに、X 線天文学は今日まで急速な発展を遂げてきた。X 線による宇宙観測は、ブラックホール・中性子星といった高密度星の活動や数千万度にも及ぶ高温プラズマの存在を直接的に示し、宇宙は静的なものではなく、激動の世界であることを明らかにした。このような X 線天文学の輝かしい成果は、科学者たちの緻密な考察はもちろんのこと、観測機器の発達が大きな役割を果たした。

X 線天文学用の検出器に求められる性能は (1) 位置分解能 (2) エネルギー分解能 (3) 時間分解能 (4) 広エネルギー帯域の 4 つである。現在稼働している X 線天文衛星の主力検出器の一つ、CCD (Charge Coupled Device) は位置分解能 ($20 \mu\text{m}$) とエネルギー分解能 (2% FWHM @6 keV) で優れた性能を持っているが、電荷転送しながら読み出すその構造上、時間分解能に関しては数秒ほどしかない。また、エネルギー帯域も非 X 線バックグラウンドにより制限され、0.5-10 keV にとどまっている。これを解決する一つの方法は、各ピクセルに読み出し回路とトリガー機能を備えた CMOS センサーを用いることである。トリガーを使って信号が入ってきたピクセルをその直後に読み出すことができれば、読み出し速度が数 μs と格段に向上する。また、検出器の周囲をシールドカウンターで囲み、検出器からの信号と反同時計数を行うことで非 X 線バックグラウンドの大幅な除去が可能になり、観測できるエネルギー帯域は 0.5-40 keV にまで広がる。

京都大学宇宙線研究室では、CMOS active pixel sensor として有望な、SOI (Silicon On Insulator) 技術を用いたピクセル型放射線検出器 SOIPIX (SOI PIXel sensor) の開発に KEK (高エネルギー加速器研究機構) と共に取り組んでいる。SOI 技術とは、Si ウェハー表面に酸化膜の絶縁層を作り、その上にもうひとつの Si 層 (SOI 層) を形成する技術である。SOI 層に作られた CMOS 回路は各トランジスタが絶縁層で完全に分離されているため、高速・省エネルギーで放射線耐性も高い。これが他の CMOS センサーと比較したときの大きな利点である。

2009 年、我々は KEK が開発した電荷積分型 SOIPIX である INTPIX2、INTPIX3 の X 線照射試験を行い、SOIPIX の基本的な特性を研究した。そしてその経験をもとに、初の X 線天文学用 SOIPIX として XRPIX1 を開発した。XRPIX1 はノイズを低減するための CDS (Correlated Double Sampling) 機能と、反同時計数を実現するためのトリガー機能を備えていることが最大の特徴である。

本修士論文では XRPIX1 の性能評価試験を行った。その結果、ゲインは $3.97 \mu\text{V}/e^-$ 、エネルギー分解能は INTPIX の約 3.4 倍 ($1.07 \text{ keV FWHM @}22.2 \text{ keV}$) を達成し、空乏層も $140 \mu\text{m}$ まで広がっていることを明らかにした。また、読み出しノイズは冷却と CDS 機能により $100 e^-$ にまで減少し、残りの成分についても完全に切り分けて、それらを除去するための指針を得た。さらに、1 つのピクセルを複数回読み出す方式を考案して、 $240 \text{ eV @}6.4 \text{ keV FWHM}$ のエネルギー分解能を達成し、素子の限界性能を示した。

目次

第1章	X線天文学と観測技術	1
1.1	X線天文学	1
1.1.1	宇宙X線観測の手段	1
1.1.2	宇宙X線の放射過程	3
1.2	高エネルギー粒子と物質の相互作用	4
1.2.1	X線と物質の相互作用	4
1.2.2	荷電粒子と物質の相互作用	6
1.3	代表的なX線検出器	7
1.3.1	比例計数管	7
1.3.2	蛍光比例計数管	7
1.3.3	シンチレーター	7
1.3.4	半導体検出器	7
1.3.5	CCD	8
1.3.6	マイクロカロリメーター	8
第2章	半導体とMOSFETの基礎	9
2.1	半導体の性質	9
2.1.1	シリコン結晶とバンド構造	9
2.1.2	p型・n型半導体	10
2.2	p-n接合と空乏層	11
2.2.1	逆方向電流	12
2.3	MOSFETの動作	13
2.3.1	MOSFETの基本構造	13
2.3.2	キャリアの反転と閾値電圧	15
2.3.3	電流電圧特性	15
2.3.4	バックゲート効果	16
2.3.5	MOSFETのノイズ	16
2.4	CMOSアナログ回路	18
2.4.1	ソース接地 (common source) 増幅回路	18
2.4.2	ドレイン接地 (source follower) 回路	19

第 3 章	SOIPIX	21
3.1	SOIPIX の原理	21
3.1.1	SOI 技術を用いた CMOS 回路	21
3.1.2	SOI ウェハの製造法	21
3.1.3	SOIPIX	23
3.1.4	BPW によるバックゲート効果の抑制	23
3.2	X 線天文学用 SOIPIX の開発	24
3.2.1	開発の動機と目標	24
3.2.2	開発の現状	26
第 4 章	XRPIX1 の概要と実験システム	29
4.1	素子の仕様	29
4.1.1	概観	29
4.1.2	CZ 基板と FZ 基板	30
4.1.3	レイアウト	31
4.1.4	CDS 機能付き信号読み出し回路	31
4.1.5	トリガー機能	32
4.1.6	制御信号とタイミングダイアグラム	35
4.2	DAQ	39
4.2.1	読み出しボード	39
4.2.2	データ取得用ソフトウェア	40
4.2.3	動作確認	41
4.3	実験環境	42
4.3.1	電源系	42
4.3.2	真空冷却系	42
4.3.3	X 線照射系	44
第 5 章	XRPIX1 の基本性能試験	49
5.1	ダイオード特性	49
5.1.1	I-V プロット	49
5.1.2	アレニウスプロット	49
5.2	回路ゲインの測定	51
5.3	ペDESTAL 特性	53
5.3.1	常温でのペDESTAL 測定	53
5.3.2	ピクセルごとのオフセット成分推定	56
5.3.3	bad frame	56
5.3.4	bad pixel	56
5.3.5	冷却時のペDESTAL 測定	58

第6章	XRPIX1のX線照射試験	63
6.1	解析プロセス	63
6.2	X線照射・ゲイン測定	64
6.2.1	^{241}Am 、 ^{109}Cd とCu、Moの特性X線スペクトル	64
6.2.2	マルチピクセルイベントとその補正	64
6.2.3	ゲインの算出	67
6.2.4	ピクセル間ゲイン差の測定	69
6.2.5	エネルギー分解能	71
6.3	センサー部容量の算出	73
6.4	空乏層厚の測定	73
6.4.1	測定方法	73
6.4.2	空乏層の逆バイアス依存性	75
6.5	リーク電流の測定	76
6.6	読み出しノイズ低減のための考察	79
6.6.1	回路部のノイズ切り分け	79
6.6.2	ノイズ低減に向けた対策	81
6.7	シングルピクセル試験	82
6.7.1	読み出し方法の変更	82
6.7.2	新方法によるスペクトル	83
6.8	トリガー動作試験	84
第7章	XRPIX1の性能のまとめと今後の方針	87

目 次

1.1	電磁波の種類	1
1.2	大気による電磁波の吸収	2
1.3	X線観測手段の発展	2
1.4		5
1.5	Pbに電子が入射した場合のエネルギー損失	6
1.6	CCDの構造と電荷転送模式図	8
2.1	ダイヤモンド格子を形成したときのエネルギーバンド	10
2.2	エネルギーバンドの模式図	11
2.3	P型半導体とN型半導体	11
2.4	p-n接合と空乏層の形成	12
2.5	XRPIX1の写真	14
2.6	NMOSとPMOSの表記法	14
2.7	MOSFETを含むRC回路	17
2.8	MOSFETのノイズスペクトル模式図	18
2.9	NMOSを使ったソース接地増幅回路	19
2.10	NMOSを使ったドレイン接地回路	20
3.1	SOI-CMOSとbulk-CMOSの模式図	22
3.2	Smart Cut法によるSOIウェハの製造工程	22
3.3	SOIPIX検出器の構造	23
3.4	BPWの配置を示した模式図	24
3.5	BPWの有無によるMOSFETの特性変化	24
3.6	SOIPIXを用いたX線天文学用検出器の最終形	26
3.7	SOIPIX開発の現状	27
4.1	XRPIX1の写真	30
4.2	空乏層厚	31
4.3	XRPIX1チップ内の回路	33
4.4	CDS機能の動作	34
4.5	トリガー回路の動作	36
4.6	信号読み出しのタイミングダイアグラム	38

4.7	トリガーのタイミングダイアグラム	39
4.8	データ読み出し用ボード	40
4.9	DAQソフトウェア	41
4.10	可視光イメージ	42
4.11	実験システム全体図	43
4.12	コールドプレート	44
4.13	真空度と温度の時間変化	45
4.14	線源を使用する際のセットアップ	45
4.15	X線照射系	46
4.16	使用した CdTe 検出器とセットアップ	46
4.17	CdTe 検出器で取得した X 線ジェネレータのスペクトル	47
5.1	I-V プロット	50
5.2	アレニウスプロット	50
5.3	回路ゲインの測定経路	52
5.4	44M における SF2 から output までの回路ゲイン測定結果	52
5.5	常温での平均出力マップ	54
5.6	1 ピクセルのライトカーブとヒストグラム	55
5.7	44M のライトカーブとヒストグラム	55
5.8	オフセット成分を引いた後の 44M のライトカーブとヒストグラム	57
5.9	bad frame を除去したライトカーブ	57
5.10	ノイズマップ	58
5.11	バッドピクセルの例	59
5.12	冷却時の 44M における 1 フレームのピクセル平均出力の変動	60
5.13	冷却時の出力	60
5.14	冷却時のノイズマップ	61
6.1	CZ で取得した X 線スペクトル	64
6.2	FZ で取得した X 線スペクトル	65
6.3	CCD における 1 次電子雲の広がり	65
6.4	イベントセレクションの模式図	66
6.5	CZ におけるイベントセレクション後のスペクトル	68
6.6	FZ におけるイベントセレクション後のスペクトル	68
6.7	ゲインのキャリブレーション	69
6.8	ゲインマップ	70
6.9	各ブロックごとのゲインヒストグラム	71
6.10	ゲインが低いピクセルのスペクトルとライトカーブ	72
6.11	センサー部容量の逆バイアス依存性	74

6.12	量子効率の比と空乏層厚の関係	75
6.13	空乏層厚の逆バイアス依存性	77
6.14	出力電圧の積分時間依存性	77
6.15	リーク電流量の温度依存性	78
6.16	ノイズ切り分け試験で使⽤した信号経路	80
6.17	1つのピクセルの露光中に複数回スキャンを行ったときのライトカーブ	83
6.18	シングルピクセル読み出しで取得したX線スペクトル	84
6.19	トリガーのヒットタイミング出力	85
6.20	トリガーのヒットパターン信号出力	85

表 目 次

3.1	次世代撮像分光器に求められる性能。	25
4.1	XRPIX1 におけるトランジスタとキャパシタの組み合わせ。	30
5.1	CZ 基板における SF2 から output までの回路ゲイン。	53
5.2	FZ 基板における SF2 から output までの回路ゲイン。	53
5.3	XRPIX1 の DAQ 設定。	53
6.1	^{109}Cd を照射したときのカウンtrate (単位は counts/pixel/frame) . . .	67
6.2	全体ゲインと読み出しノイズ。	69
6.3	シングルピクセルイベントにおける各輝線のエネルギー分解能 (FWHM) .	71
6.4	センサー部容量。	73
6.5	XRPIX1 における輝線強度比 (Mo/Cu) の測定結果。	76
6.6	ノイズ切り分けのための測定方法と結果。	81

第1章 X線天文学と観測技術

天文学の歴史は古く、可視光による宇宙観測は紀元前からすでに始まっていた。1609年にはガリレオ・ガリレイが初めて望遠鏡を使った観測を始め、宇宙に対する理解が飛躍的に進んでいった。それから400年、今日では可視光だけでなく図1.1に示すような、電波、赤外線、X線、ガンマ線など様々な種類の電磁波を使って宇宙を理解しようとする試みがなされている。この章ではX線天文学に焦点を当て、宇宙からのX線放射とその観測技術について述べる。

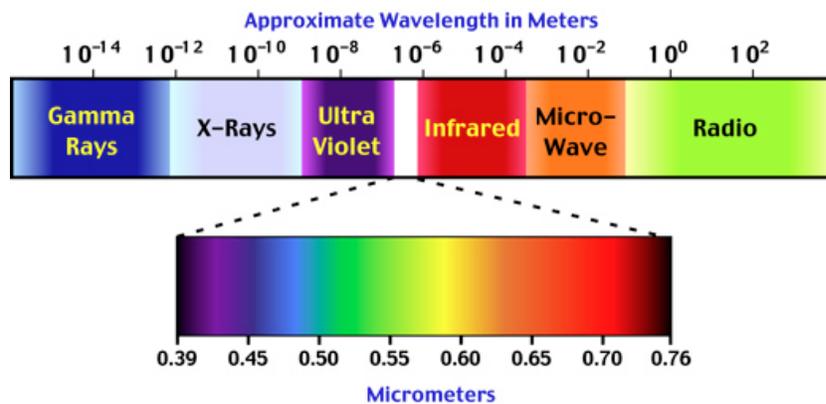


図 1.1: 電磁波の種類。

1.1 X線天文学

1.1.1 宇宙X線観測の手段

可視光や電波などと異なり、宇宙からのX線は大気によって遮断されてしまう(図1.2)。そこで、ロケットや衛星などを使って検出器を大気の外に置いて観測することになる。太陽以外のX線天体の観測は1962年にロッシとジャコーニがロケットを用いて初めて行った。衛星は1970年のUhuruを皮切りに、各国で次々と打ち上げられ、2011年現在の大型衛星は日本のSuzaku、アメリカのChandra、ヨーロッパのXMM-Newtonがある(図1.3)。

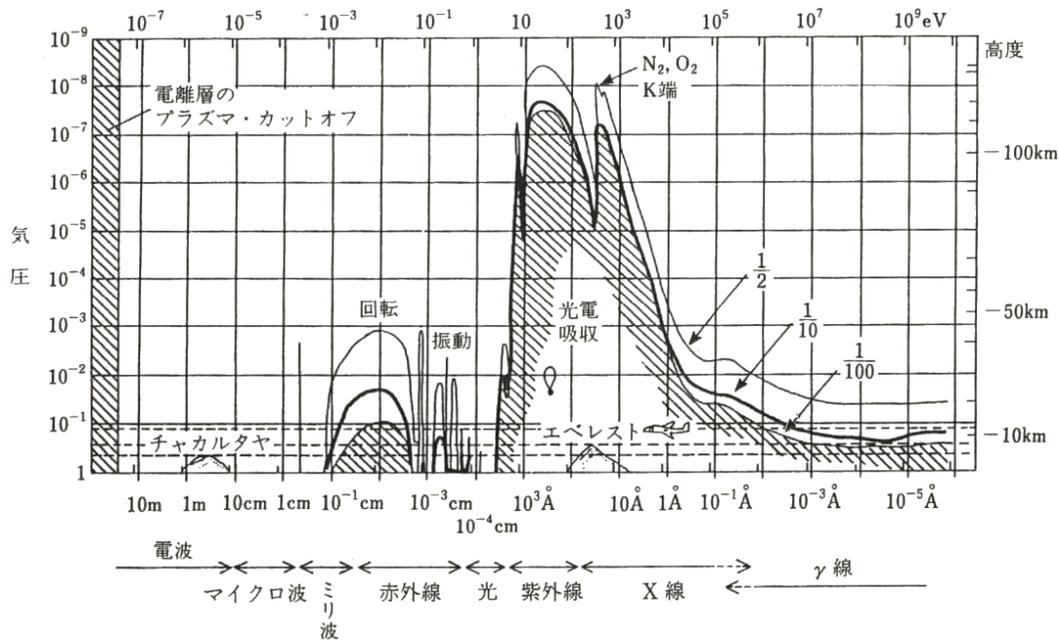


図 1.2: 大気による電磁波の吸収 [1]。

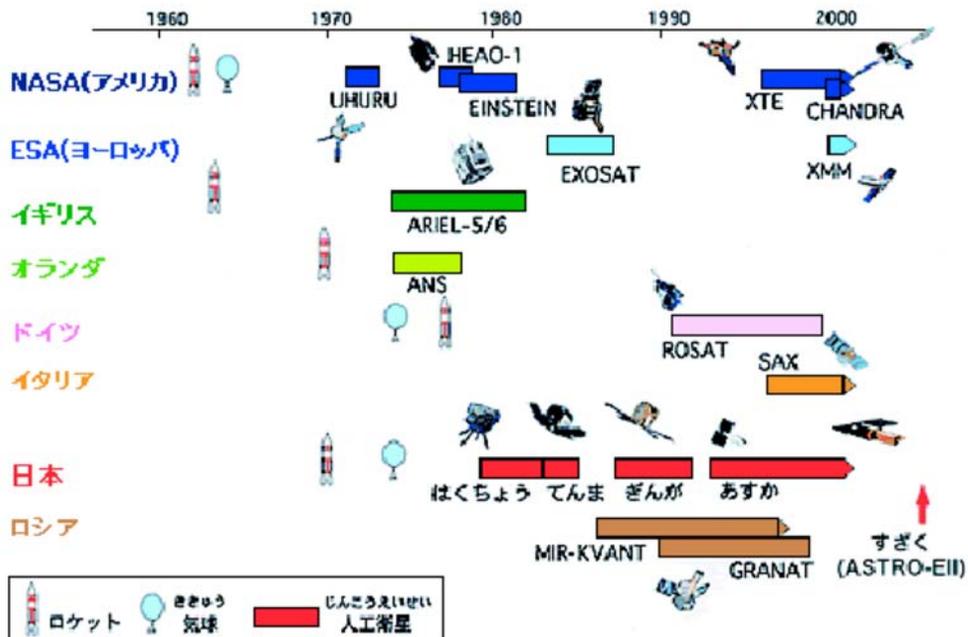


図 1.3: X 線天体の観測手段の発達。

1.1.2 宇宙 X 線の放射過程

X 線はブラックホールや超新星残骸の他にも、恒星や分子雲などの低い温度の天体からも放射されることが分かっており、ほぼ全ての天体が X 線観測の対象になりうる。その放射過程は準静的な平衡状態からの熱的放射と、非平衡状態からの非熱的放射に大別される。

熱的放射

- 熱制動放射

荷電粒子が加速度運動をすると、電磁波が放出される。これを制動放射という。高温で光学的に薄いプラズマ中では、電子がイオンのクーロン相互作用で制動放射し、それを熱的な電子の分布で重ね合わせたものが熱制動放射である。また、プラズマ中の元素の特性 X 線を伴うことが多い。主に大質量星からの星風や超新星残骸でこのような放射が見られる。

- 黒体放射光学的に厚い物質からの放射は、その素過程によらず全て黒体放射となる。そのスペクトルは温度のエネルギーでピークをもち、ピークより低エネルギー側では E^{-2} に比例し (レイリー・ジーンズ領域)、高エネルギー側では \exp で落ちていく (プランク領域)。また、黒体放射はあらゆる放射過程の中で一番 emissivity が高い。X 線領域で黒体放射する代表的な天体はブラックホールや中性子星であり、多温度の黒体放射の重ね合わせが観測される。これは降着円盤が光学的に厚く、内側にいくほど温度が高いためと考えられている。

非熱的放射

- シンクロトロン放射

磁場が存在すると、ローレンツ力により電子の軌道が曲げられて制動放射を起こす。この場合を特にシンクロトロン放射という。電子のエネルギーが大きく、磁場が強いほど放射される電磁波のエネルギーも大きくなり、宇宙での磁場の強さは $\sim \mu\text{G}$ 程度なので、 $\sim 10 \text{ TeV}$ 以上の電子になると X 線領域の電磁波を放出するようになる。宇宙空間において TeV 領域での電子のエネルギー分布はべき型であり、そのためにシンクロトロン放射もべき型の非熱的放射となる。強い磁場を持つパルサーや若い超新星残骸などで、加速された電子からのシンクロトロン放射が観測される。

- 逆コンプトン散乱

低エネルギーの光子 (種光子) が高エネルギーの電子にたたき上げられて高エネルギー光子となる現象が逆コンプトン散乱である。種光子は宇宙マイクロ波背景放射

や星からの光などであり、エネルギーを得た光子は硬 X 線から γ 線領域のエネルギーまで達する。

- 非熱的制動放射

電子が非熱的なエネルギー分布をしていて、プラズマ中のイオンによって制動放射を起こすとき、その放射スペクトルは非熱的な分布となる。中間年齢の超新星残骸で観測された非常にべきの小さいスペクトルはこの放射機構によるものと考えられている。

1.2 高エネルギー粒子と物質の相互作用

我々は検出器を使って X 線を測定する。「検出」とは X 線を物質と相互作用させて電気信号に変える、という作業である。そこで、X 線帯域の電磁波と物質との相互作用について述べる。また、宇宙においては宇宙線と呼ばれる高エネルギーの荷電粒子がバックグラウンドとなる。このバックグラウンドを理解するために、荷電粒子と物質との相互作用についても述べる。

1.2.1 X 線と物質の相互作用

X 線と物質の相互作用は光電吸収、コンプトン散乱、電子対生成の 3 反応に分けられる。以下で各反応過程の詳細を説明する。

光電吸収

エネルギー E の入射光子が、原子核にエネルギー E_b で束縛されている電子を弾き飛ばす現象である。ただし、 $E > E_b$ でなくてはならない。弾き飛ばされた電子のエネルギー E' は以下のように書ける。

$$E' = E - E_b \quad (1.1)$$

そして、電子が弾き飛ばされて空いた準位には一つ上の準位から別の電子が落下する。このさいに、準位差に対応したエネルギーを持つ特性 X 線または外殻の電子 (オーギュ電子) が放出される。特性 X 線が放出される確率を蛍光収率といい、例えば Si の K 殻電子が弾き出された場合の蛍光収率は 0.047 である。また、光電効果の反応断面積は定性的には、 Z^{4-5} および $E^{-3.5}$ に比例する。

コンプトン散乱

コンプトン散乱は高エネルギー光子と電子との非弾性散乱である。静止した電子にエネルギー E の光子が衝突し角度 θ の方向に散乱されたとすると、エネルギー保存則と運動

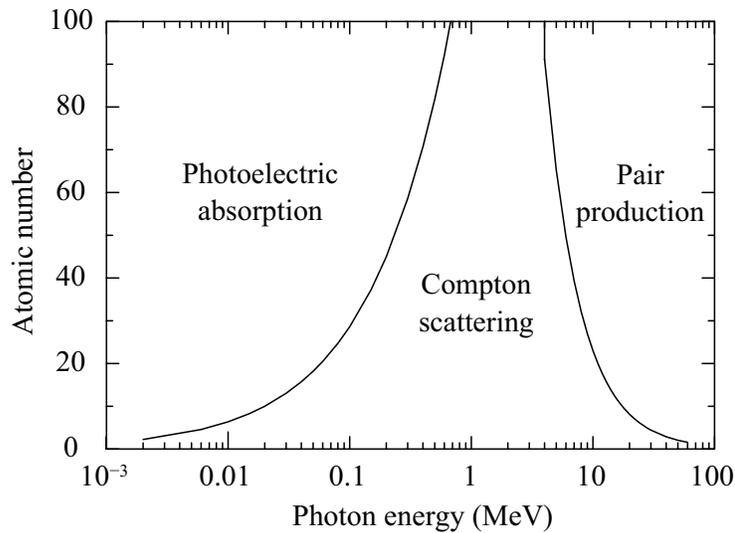


図 1.4: 入射光子のエネルギーおよび物質によって支配的になる反応。左右の実線は全断面積のうち、光電吸収および対生成が半分の割合を占める領域を表す [2]。

量保存則から、散乱後の光子のエネルギー E' および弾かれた電子のエネルギー E_e はそれぞれ、

$$E' = \frac{E}{1 + \frac{E}{m_0c^2}(1 - \cos \theta)} \quad (1.2)$$

$$E_e = E - E' = \frac{\frac{E}{m_0c^2}(1 - \cos \theta)}{1 + \frac{E}{m_0c^2}(1 - \cos \theta)} E \quad (1.3)$$

と表せる。式 1.3 より、 $\theta = 180^\circ$ のとき反跳電子のエネルギーは最大となり、このエネルギーをコンプトンエッジと呼ぶ。

電子対生成

電子対生成はクーロン場の中で入射光子が消滅し、電子と陽電子が生成される現象である。このことから、入射光子のエネルギーが電子の静止質量の 2 倍、すなわち 1.02 MeV より大きくなければ電子対生成反応は起こらない。入射光子のエネルギーから 1.02 MeV を引いたものが、電子と陽電子の運動エネルギーとして分配される。また、陽電子はすぐに周囲の物質と対消滅を起こしてしまうので、2 次的に 2 個の消滅光子が生成される。反応断面積は Z^2 に比例する。

以上の 3 つの反応のうち、どれが支配的となるかは、入射光子のエネルギーとターゲットの原子番号で決まる。その依存性を表したものを図 1.4 に示す。本研究で扱うエネルギー帯域は数十 keV 程度までであり、反応過程は光電効果が支配的であることが分かる。

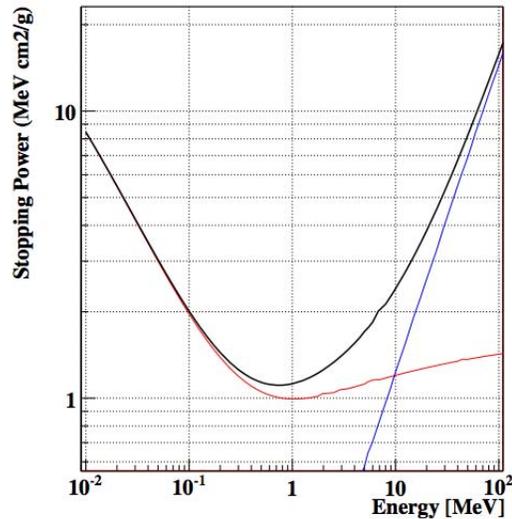


図 1.5: Pb に電子が入射した場合のエネルギー損失。赤が電離損失を、青が制動放射を、黒が二つを足し合わせたものを表す。

1.2.2 荷電粒子と物質の相互作用

荷電粒子と物質の相互作用は電離損失と制動放射の 2 つに分けられる。以下で各反応過程の詳細を説明する。

電離損失

入射荷電粒子が物質中の電子とクーロン相互作用を起こし、原子を電離・励起することを電離損失という。電離損失の大きさは、入射粒子が単位長さあたりに失うエネルギーで表され、ベテプロッホの式と呼ばれる。定性的には E^{-1} 、原子番号 Z 、物質の数密度 N に比例する。

制動放射

制動放射とは、入射荷電粒子が物質中の原子殻からクーロン相互作用を受けて進行方向が曲げられ、電磁波が放出される反応である。原子核の原子量が大きいほど、また入射荷電粒子のエネルギーが大きいほど反応断面積は大きくなる。

例として、Pb に電子が入射した場合の電離損失と制動放射によるエネルギー損失を重ね合わせたものを図 1.5 に示す。エネルギー損失が最小となるエネルギーは $\approx Mc^2$ で近似できる。

1.3 代表的な X 線検出器

1.2 節で述べた反応を用いた、代表的な X 線検出器を紹介する。

1.3.1 比例計数管

中央に細い芯線の入った円筒形の容器に Ar などのガスを封入して、その中を通過する X 線が光電吸収を受ける際に生じる電子、イオン対を芯線で集めて計測する。芯線には数 kV の高電圧を印加されており、X 線で生じた一次電子は芯線に到達するまでに雪崩増幅を起こし、信号が大きくなる。この雪崩増幅で最終的にできる電子群は最初に生じた一次電子の数に比例するため、この電子の数を計測することで入射 X 線のエネルギーを計測することができる。ガスを使用しているのが軽量で大面積化が容易な上、動作が安定しているのが利点だが、ガスの平均電離エネルギーが大きいことと (Ar で 26 eV)、増幅のゆらぎが大きいことによりエネルギー分解能はあまりよくない。

1.3.2 蛍光比例計数管

比例計数管では高電圧をかけて 1 次電子を雪崩増幅させたが、蛍光比例計数管は電圧をあまり上げずに電子雲をそのままドリフトさせ、周囲のガスを励起させる。そして励起したガスが基底状態に戻るときに発生する蛍光を光電子増倍管で増幅・検出する。これにより増幅ゆらぎが小さくなり、エネルギー分解能は比例計数管の 2 倍ほどに向上する。

1.3.3 シンチレーター

NaI や CsI といった結晶 (シンチレーター) に X 線が入射すると、光電効果やコンプトン散乱によって電子を発生する。発生した電子は周囲の原子を励起・電離するが、これらが基底状態に落ち着くまでの緩和現象として蛍光光子 (シンチレーション光) が発生する。この蛍光光子を後段の光電子増倍管などを用いて増幅して読み出すことで X 線を検出できる。シンチレーション光は減衰時間が短いため、時間分解能が良いのが特徴である。また、シンチレーターの素材は一般に原子番号が大きく、エネルギーの高い X 線 (> 10 keV) にも感度が高い。

1.3.4 半導体検出器

Si や Ge といった半導体の空乏層に X 線が入射すると、X 線のエネルギーに比例した電子・ホール対が生成されるので、これを信号として読み出すのが半導体検出器である。一つの電子・ホール対を生成するのに必要なエネルギーが小さいため、1 次電子の数が多く、ゆらぎが少なくなり、分解能がよいのが特徴である。

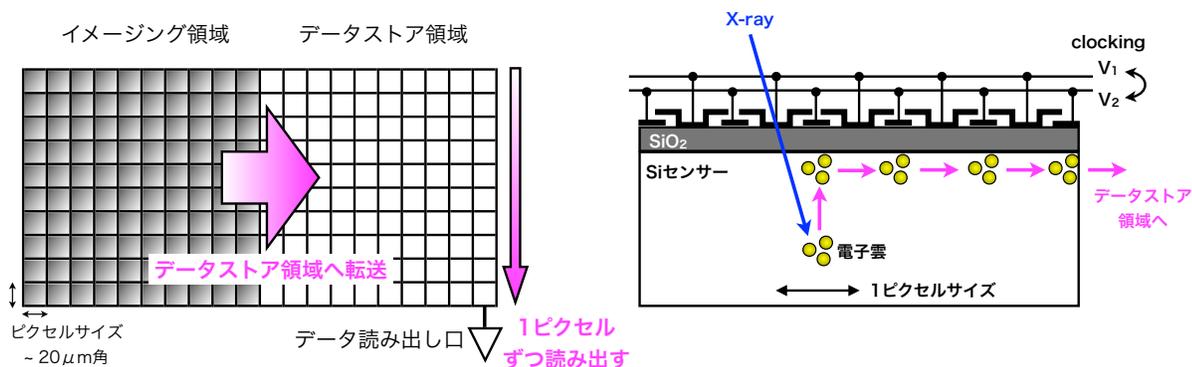


図 1.6: CCD の構造と電荷転送模式図。

1.3.5 CCD

現在の X 線天文学における主力観測機器は CCD (Charge Coupled Device)、である。CCD は半導体検出器をアレイ状にならべたもので、エネルギー分解能はもちろん、ピクセルサイズで決まる位置分解能も数十 μm と高く、良質の撮像と分光を同時に行うことが出来るのが最大の強みである。

CCD による信号検出の原理を図 1.6 に示す。CCD は露光を行うためのイメージング領域と読み出しの間データを保持しておくためのデータストア領域に分けられる。二つの領域で内部構造に違いはない。センサー上部にはピクセルごとに電極があり、電圧がかけられている。X 線により発生した電荷はその電極に吸い寄せられ、保持される。一定時間露光が完了すると、イメージング領域に蓄積された電荷をそのままデータストア領域へと平行移動させる。そして、データストア領域で保持された電荷を読み出し口から 1 ピクセルずつ順番に読み出していく。このように電荷をとなりのピクセルに移動させていくことを電荷転送という。

1.3.6 マイクロカロリメーター

入射 X 線を吸収体に吸収させて、その温度上昇を測定することにより X 線のエネルギーを測定する。エネルギー分解能は X 線により励起された photon 数のゆらぎで決まるが、photon を励起するのに必要なエネルギーが非常に小さいため、ゆらぎも小さく、数 eV (半導体検出器の 35 倍) と最高精度の分解能が出せる。温度の上昇は数 mK 程度とごくわずかなため、吸収体も極低温 (数 10 mK) にして動作する必要がある。温度の減衰時間が数 ms と長いため、時間分解能はあまりよくない。

第2章 半導体とMOSFETの基礎

近年のエレクトロニクス技術は半導体なしに成り立たない。この章では、半導体の基本的な性質について述べたあと、その応用であり、本論文で試験した素子にも使用されている MOSFET について解説する [3] [4] [5]。

2.1 半導体の性質

固体物質は絶縁体、半導体、導体の3つに分けられる。物質がどの程度電気を流すのかを電気伝導率と呼び、 $\sigma[\Omega^{-1}\text{cm}^{-1}]$ で表す (σ の逆数は比抵抗: $\rho = 1/\sigma$)。典型的には、 $\sigma = 10^{-18} - 10^{-8}$ の物質を絶縁体、 $\sigma = 10^4 - 10^6$ の物質を導体、これらの中間の物質を半導体と呼ぶ。半導体は温度、光、磁界、および微量の不純物に対して非常に敏感であるため、近年のエレクトロニクスにおける最も重要な素材の一つとなっている。Si、Ge、GaAs などが代表的な半導体であるが、以下では主に Si 半導体の性質について述べる。

2.1.1 シリコン結晶とバンド構造

孤立した原子の中では、電子は不連続のエネルギー準位を持ち、次のようなボーアモデルで説明できる。

$$E_n = \frac{-m_0 q^4}{8\epsilon_0^2 h^2 n^2} = \frac{-13.6}{n^2} [\text{eV}] \quad (2.1)$$

m_0 は自由電子の質量、 q は素電荷、 ϵ_0 は真空の誘電率、 h はプランク定数、 n は主量子数と呼ばれる正の整数である。基底状態 ($n = 1$) では -13.6 eV、第一励起状態 ($n = 2$) では -3.4 eV のように固有の値をとることが分かる。

次に、同一の原子が二つ存在する場合を考える。二つの原子が十分に離れていれば、相互作用が働かないため、どちらの原子も式 2.1 で表されるような同じエネルギー準位を持つ (これを準位が縮退していると呼ぶ)。ところが、原子間の距離が狭まるとお互いに相互作用が働くようになり、二つの原子は別々の準位を持つようになる。すなわち、2重に縮退した準位が二つに分離する。これを N 個の原子に拡張すれば、 N 重に縮退した準位が N 個の準位に分かれることになる。これらの準位は非常に接近しているため、バンドと呼ばれる連続的な準位を形成する。

図 2.1 に Si 原子でダイヤモンド状格子を形成した際の、格子間隔とエネルギー準位の模式的な関係を示す。格子間隔が十分大きいときは個々の原子は分離したエネルギー準位

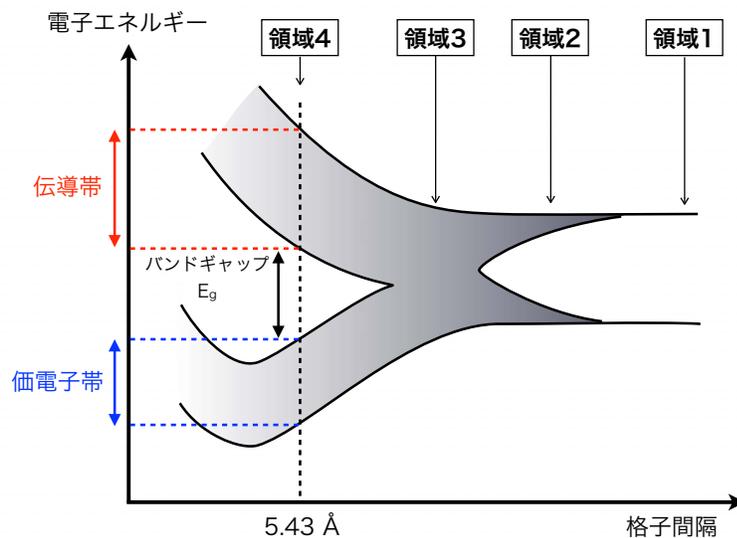


図 2.1: Si 原子を接近させて、ダイヤモンド格子を形成したときのエネルギーバンド。

を持つ(領域1)が、間隔が狭まるにつれて、縮退していた準位はバンド構造を形成し始める(領域2)。さらに距離が狭まると、異なった準位から生じていたバンドが融合して一つのバンドとなる(領域3)。格子間隔が実際のダイヤモンド構造の距離(Siで5.43 Å)に近づくとバンドは再び二つに分離する(領域4)。結晶中の電子は領域4に示された二つのバンド間の準位をとることができない。この準位を禁制帯あるいはバンドギャップ E_g (Siで1.12 eV)と呼ぶ。また、二つのバンドのうち、上側を伝導帯、下側を価電子帯と呼ぶ。

絶縁体、半導体、導電体におけるエネルギー準位の模式図を図2.2に示す。絶縁体では電子がほとんど価電子帯に存在し、エネルギーギャップが大きいので伝導帯にはほとんど電子が存在しない。半導体ではエネルギーギャップが小さいため、熱励起された電子が伝導帯に上がることがある。この状態で電界が加わると、電子が運動エネルギーを得て電流が流れる。金属のような導体では伝導帯の一部が電子で満たされているか、伝導帯と価電子帯が重なっているかであり、バンドギャップは存在しない。電界が加えられると、運動エネルギーを得てすぐ上の準位に励起され、容易に電流が流れる。

2.1.2 p型・n型半導体

半導体として機能させるには純粋な真性半導体のままでは電気伝導性が低いため、不純物を添加することで伝導性を上げることが多い。シリコン結晶に3価や5価の元素を不純物として添加して作られているのが、p型半導体およびn型半導体である。例えば、4価の元素であるシリコンにホウ素等の3価の元素を添加すると、図2.3aのように結晶内の共有結合に使われる電子が一つ足りなくなる。この電子の足りない穴(正孔)が電流の

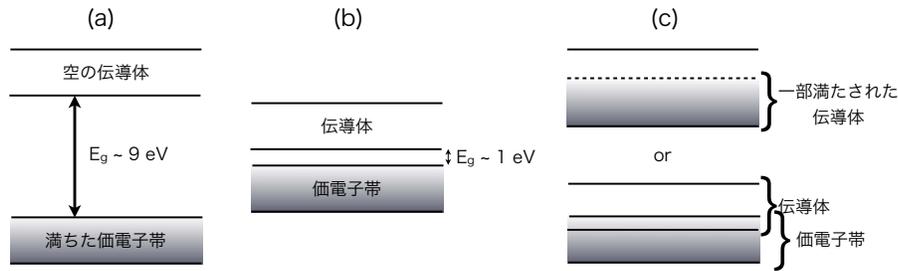


図 2.2: (a) 絶縁体のエネルギーバンド、(b) 半導体のエネルギーバンド、(c) 導体のエネルギーバンド。

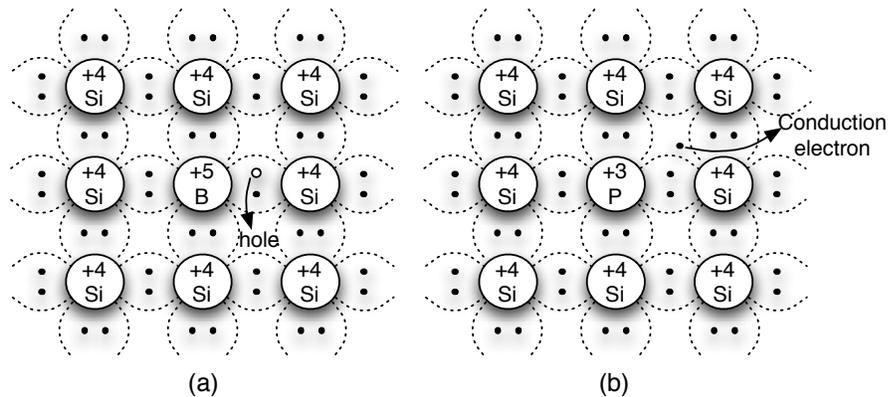


図 2.3: (a) P 型半導体、(b) N 型半導体 [6]。

担い手(キャリア)として振る舞う。この添加された 3 価の元素をアクセプターと呼ぶ。一方、シリコン結晶に 5 価の元素を添加すると、図 2.3b のように、今度は電子が一つ余る。この余った電子がキャリアの役目を果たす。添加された 5 価の元素をドナーと呼ぶ。

不純物の原子一つにつき、キャリアが一つ増えるので、添加量を調整することで伝導度を変化させることができる。

2.2 p-n 接合と空乏層

p 型半導体と n 型半導体を接合したものを考える。これを p-n 接合という(図 2.4)。p 型側では正孔の、n 型側では電子の濃度が高いため、接合面を通じて各々反対側へ拡散が起こる。すると、p 型ではの負のアクセプタイオンが、n 型ではの正のドナーイオンが取り残され、電位勾配が生じる。この電位勾配により、拡散とは逆方向にドリフト電流が発生し、最終的には拡散とドリフトがつり合う平行状態に達する。このとき接合面の周辺にキャリア密度が極端に低い空乏層が形成されている。また、このとき pn 間に生じる電位

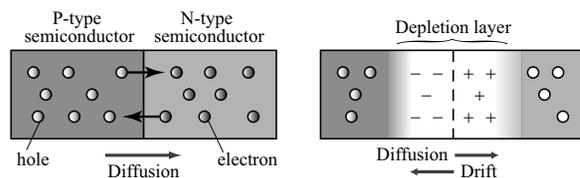


図 2.4: p-n 接合と空乏層の形成 [2]。

差を接合電圧 V_b と呼ぶ。

平行状態の p-n 接合に、n 側の電位が高くなるように外部から電圧を加えると（これを逆バイアスと呼ぶ）、接合により生じた電位勾配がよりきつくなり、空乏層がさらに広がる。逆バイアスの大きさを V 、ドナー濃度、アクセプタ濃度をそれぞれ N_D 、 N_A と書くと、p 型、n 型半導体中の空乏層厚 x_p 、 x_n は

$$x_p = \sqrt{\frac{2\epsilon(V + V_b)}{eN_A(1 + N_A/N_D)}}, \quad x_n = \sqrt{\frac{2\epsilon(V + V_b)}{eN_D(1 + N_D/N_A)}} \quad (2.2)$$

$$W = x_p + x_n = \sqrt{\frac{2\epsilon(V + V_b)}{e} \left(\frac{1}{N_D} + \frac{1}{N_A} \right)} \quad (2.3)$$

と書ける。 ϵ は半導体の誘電率、 W は全空乏層である。ここで、ドナー濃度とアクセプタ濃度が著しく異なる p-n 接合を考える。例えば、 $N_D \ll N_A$ のとき、

$$x_p = \sqrt{\frac{2\epsilon(V + V_b)}{eN_A^2}} \ll x_n = \sqrt{\frac{2\epsilon(V + V_b)}{eN_D}} \simeq W \quad (2.4)$$

であるから、空乏層は n 型側に広がっていくことが分かる。さらに、n 型半導体の比抵抗 $\rho = 1/e\mu N_D$ を使って上式を書き直すと、

$$W = \sqrt{2\epsilon\mu\rho(V + V_b)} \quad (2.5)$$

となり、空乏層厚は逆バイアスと比抵抗の平方根に比例することが分かる。

2.2.1 逆方向電流

p-n 接合したダイオードに逆バイアスをかけたときの逆方向電流は経験的に、ある温度での化学反応の速度を記述する以下の式（アレニウスの式）で書ける。

$$I = Ae^{-\frac{E_a}{kT}} \quad (2.6)$$

ここで、 E_a は活性化エネルギーである。

一方、キャリアの輸送現象として考えられる、拡散電流 I_d と生成電流 I_p は以下のように書ける。

$$I_d = e \sqrt{\frac{D_p}{\tau_p} \frac{n_i^2}{N_D}} \quad (2.7)$$

$$I_p = \frac{en_i W}{\tau_g} \quad (2.8)$$

e は電荷素量、 τ_p は過剰少数キャリアの寿命、 D_p は正孔の拡散計数、 N_D はドナー濃度、 n_i は真性半導体濃度、 W は空乏層厚、 τ_g は生成時間である。

ここで、真性半導体の濃度は次のように書ける。

$$n_i = \sqrt{N_C N_V} e^{-\frac{E_g}{2kT}} = A(kT)^{\frac{3}{2}} e^{-\frac{E_g}{2kT}} \quad (2.9)$$

N_C と N_V はそれぞれ、伝導帯の電子密度と価電子帯の正孔密度を、 E_g はバンドギャップのエネルギーを表す。温度に対する変化は指数成分の方が大きいので、近似的に

$$n_i \approx A e^{-\frac{E_g}{2kT}} \quad (2.10)$$

と書ける。ゆえに、 n_i^2 に比例する拡散電流は $\propto e^{-\frac{E_g}{kT}}$ 、 n_i に比例する生成電流は $\propto e^{-\frac{E_g/2}{kT}}$ となる。Si では $E_g = 1.1$ eV であるから、これらをアレニウスの式と比較すると、拡散電流が支配的な成分のときは $E_a \approx 1.1$ eV、生成電流が支配的な成分のときは $E_a \approx 0.55$ eV となることが分かる。

2.3 MOSFET の動作

2.3.1 MOSFET の基本構造

MOSFET とは、金属 (Metal) 、酸化膜 (Oxide) 、半導体 (Semiconductor) からなる電界効果トランジスタ (Field-Effect Transistor) である。FET はバイポーラトランジスタと異なり、電界により電荷を誘起して電流を制御する。図 2.5 に示すように、MOSFET は p(n) 型半導体基盤とそれに注入された二つの n^+ (p^+) 領域¹、(ソースとドレイン) さらに酸化膜上の金属電極 (ゲート) からなる。ゲートの材質にはポリ Si などが使われることもある。ソース・ドレインが n^+ であるものを NMOS、 p^+ であるものを PMOS と呼ぶ。これはキャリアがそれぞれ電子とホールであることに対応している。それぞれの表記の仕方を図 2.6 に示す。MOSFET の特性はドレイン・ソース間の距離 (チャンネル長) L 、奥行き方向の長さ (チャンネル幅) W などで規定される。

¹+の添字は不純物濃度が高いことを表す。NMOS の場合、p 型基板に n 型不純物を打ち込むことで n 領域を作るため、このような表記がなされる。

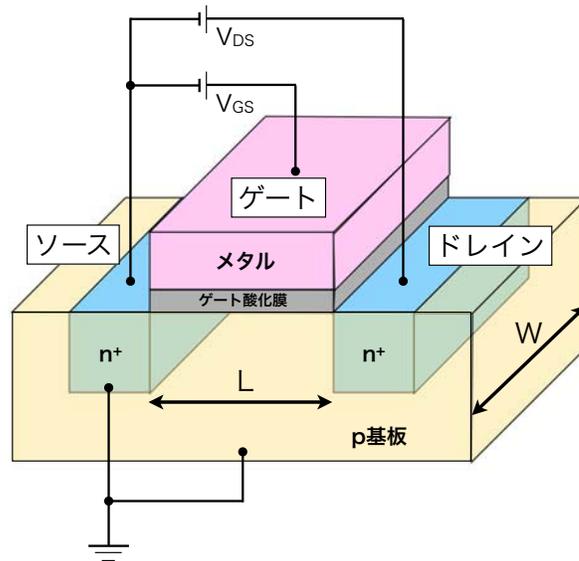


図 2.5: MOSFET (NMOS) の模式図。n と p を入れ替えると PMOS となる。また、PMOS の場合は電圧の極性が逆になる。

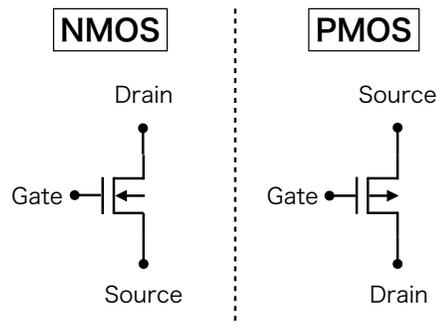


図 2.6: NMOS と PMOS の表記法。

2.3.2 キャリアの反転と閾値電圧

ゲートに印加する電圧 V_{GS} によって、酸化膜下の半導体は次の3つの状態をとる(NMOS の場合を例にして考える)。

蓄積 表面電極に負の電圧を印加すると、酸化膜の電極側には正の、半導体側には負の電荷が誘起され、p 型半導体中のキャリア(正孔)が酸化膜下に集まる。

空乏 表面電極に正の電圧を印加すると、酸化膜の電極側には負の、半導体側には正の電荷が誘起される。半導体と酸化膜の境界には電子が誘起されると共に、正孔は電極側から排斥され、酸化膜下にキャリアの少ない空乏領域が形成される。また、ゲートの反対側は電子が排斥されていない領域が残されており、これを中性領域という。

反転 空乏状態から、さらに大きな正の電圧をかけると、それにしたがって空乏領域も広がっていく。しかし、酸化膜表面に誘起される電子によって電場が遮断されるようになるため、あるところで空乏領域の成長は止まってしまう。このとき、本来少数キャリアであった電子濃度が正孔濃度よりも高くなるため、これを反転領域という。

反転領域が形成されると、ソースからドレイン間を電子が行き来できるため、電流が流れるようになる。このため、反転領域はチャンネルと呼ばれる。また、空乏状態から反転状態へ転換するとき(電子と正孔の濃度がつりあうとき)の電圧を閾値電圧(V_{th})と呼ぶ。

以上のように MOSFET はゲートに加える電圧を調整することで、スイッチのように使用することができる。デジタル回路では、このスイッチング特性を用いている。

2.3.3 電流電圧特性

前節で述べたように、印加する電圧によって MOSFET の電流、電圧特性は変化していく。その様子を詳しく見ていく。

空乏状態のとき

$V_{GS} < V_{th}$ であるから、チャンネルが形成されず、ソース・ドレイン間に電流はほとんど流れない。しかし、熱運動により、ソースの電子が基板に形成されているポテンシャルを越えてドレイン側に流れ出すことがある。このときの電流 I_{DS} はボルツマン分布で近似できて、

$$I_{DS} \approx I_0 \exp\left(\frac{V_{GS} - V_{th}}{kT/e}\right) \quad (2.11)$$

と書ける。 I_0 は $V_{GS} = V_{th}$ のときの電流値、 e は電気素量である。

反転状態のとき

チャンネルが形成されて、 V_{DS} を与えると電流が流れるようになる。このとき、 V_{DS} の大きさによってさらにリニア領域と飽和領域の二つに分けられる。

リニア領域

V_{DS} が小さい ($V_{DS} < V_{GS} - V_{th}$) とき、チャンネルはソースからドレインまでつながっている。このとき流れる電流値は近似的に

$$I_{DS} \simeq \frac{W}{L} \mu C_{OX} (V_{GS} - V_{th}) V_{DS} \quad (2.12)$$

と書けて、 V_{DS} に比例するため、リニア領域と呼ばれる。

飽和領域

V_{DS} を大きくしていくとドレイン側の反転領域が薄くなっていき、 $V_{DS} = V_{GS} - V_{th}$ のとき厚さ 0 となる。この点をピンチオフ点という。ピンチオフ点での電圧は V_{DS} を上げてほぼ一定の値をとるため、 I_D は V_{DS} に依らず、近似的に以下の式で表される。

$$I_{DS} \simeq \frac{W}{2L} \mu C_{OX} (V_{GS} - V_{th})^2 \quad (2.13)$$

したがって、 $V_{DS} > V_{GS} - V_{th}$ のとき I_D は V_{GS} のみに依存し、飽和領域と呼ぶ。アナログ回路はこの領域で動作させる。

2.3.4 バックゲート効果

多くの場合、MOSFET のソースと基板は接続されているので同電位になる。しかし、ソース・基板間に電圧が加わると、MOSFET のしきい値電圧 V_{th} が変化してしまう。例えば NMOS の場合、ソースに対して基板へ負の電圧を掛ける ($V_{SB} > 0$) と、空乏層界面の電荷 Q_{dep} が増加し、 V_{th} が上昇する。これをバックゲート効果と呼ぶ。

MOSFET を正常に動作させるためには、バックゲート効果に留意する必要がある。

2.3.5 MOSFET のノイズ

MOSFET で発生するノイズは、熱ノイズとフリッカ ($1/f$) ノイズの 2 種類に大別できる。それぞれについて以下で述べる。

熱ノイズ

電子のランダムな熱運動により導体中に電圧の変動が誘起される。これを熱ノイズと呼ぶ。抵抗 R が存在するとき、単位周波数あたりの熱雑音パワーは $V^2 = 4kTR$ [V^2/Hz] と

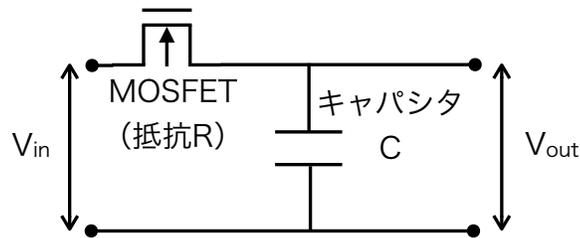


図 2.7: MOSFET を含む RC 回路。

書いて、周波数に依存しない²。MOSFET も抵抗 R と見なすことができるため、熱ノイズが発生する。

図 2.7 のように MOSFET と並列にキャパシタが接続されているときに V_{out} で観測される熱ノイズについて考える。RC 回路であるからローパスフィルタとして働き、その周波数特性は、

$$\left| \frac{V_{out}}{V_{in}} \right| = \frac{1}{\sqrt{1 + (2\pi fCR)^2}} \quad (2.14)$$

と書ける。したがって、熱ノイズを全周波数で積分したパワーは有限の値をとり、

$$P_{noise} = \int_0^{\infty} 4kTR \left(\frac{1}{\sqrt{1 + (2\pi fCR)^2}} \right)^2 df = \frac{kT}{C} [V^2] \quad (2.15)$$

となる。この表式から、抵抗値 (MOSFET の特性) によらず温度と容量だけでノイズのパワーが決まることが分かり、 kT/C ノイズと呼ばれる。抵抗値によらないのは、 R が増えると熱ノイズが増える一方で、RC 回路による周波数フィルタが狭くなるためである。また、本論文の実験では MOSFET をスイッチとして動作させ、ON/OFF の切り替えの際に kT/C ノイズが問題となるため、リセットノイズとも呼ぶ。

フリッカノイズ

MOSFET の基板と酸化膜の境界面では、シリコン結晶と酸化膜結晶の格子定数の違いから、Si 原子が格子を作れず、未結合ボンド (ダングリングボンド) が発生する。この未結合ボンドがチャンネル内の電子を補足または放出するために、ドレイン電流がランダム

²雑音のパワーは W ではなく、 V^2 の単位で表すことが多い。また、周波数に依存しないノイズをまとめて white noise と呼ぶ。

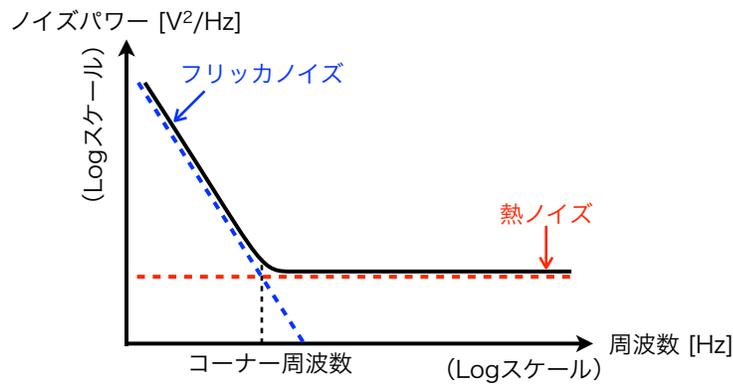


図 2.8: MOSFET のノイズスペクトル模式図。縦軸、横軸共にログスケールになっている。

で減少あるいは増加する。これをフリッカノイズと呼ぶ。単位周波数あたりのフリッカノイズパワーは

$$\Delta V_f^2 = \frac{K}{C_{OX}WL} \times \frac{1}{f} [\text{V}^2/\text{Hz}] \quad (2.16)$$

と表せる。K は製造プロセスに依存する量で、NMOS は PMOS より 3 倍ほど大きいことが知られている。これは PMOS では、酸化膜とシリコンの境界面から少し離れたところでホールが移動するためである（埋め込みチャンネル）。フリッカノイズは周波数に反比例する³ので、 $1/f$ ノイズと呼ばれることもある。

ノイズスペクトル

熱ノイズとフリッカノイズを合わせたスペクトルの模式図を図 2.8 に示す。低周波数側ではフリッカノイズが、高周波数側では熱ノイズが支配的となり、二つのノイズの交点をフリッカノイズのコーナー周波数と呼ぶ。

2.4 CMOS アナログ回路

CMOS(Complementary MOSFET) 回路とは、PMOS と NMOS を相補的に組み合わせで構成する回路のことである。以下の項で代表的な CMOS アナログ回路について解説する。

2.4.1 ソース接地 (common source) 増幅回路

ソース接地回路は MOSFET を使った、最も基本的な増幅回路である。図 2.9 a に示すようにソースを接地しておく。MOSFET を飽和領域 ($V_{in} - V_{th} < V_{out}$) で動作させると、

³周波数依存性を持つノイズをまとめて、pink noise と呼ぶ。

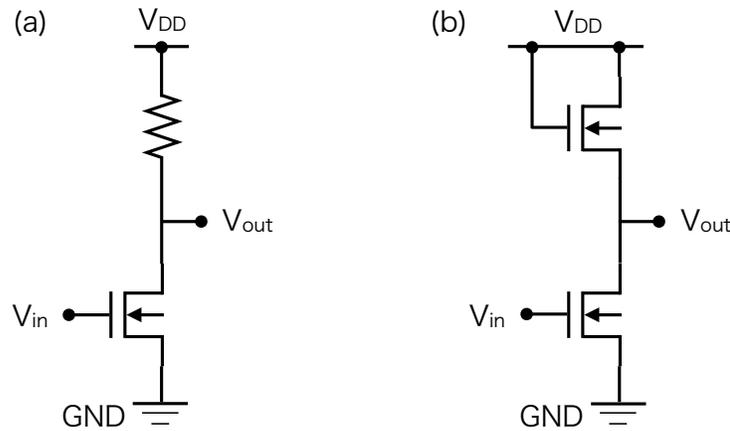


図 2.9: (a)NMOS を使ったソース接地増幅回路、(b) 抵抗に MOSFET を使った場合。

ドレイン・ソース間の電流 I_{DS} はゲートの電圧 ($= V_{in}$) を使って

$$I_{DS} = \frac{\beta}{2}(V_{in} - V_{th})^2 \quad (2.17)$$

$$dI_{DS} = \beta(V_{in} - V_{th})dV_{in} \quad (2.18)$$

と書ける。ここで、 $\beta = \frac{W}{L}\mu C_{OX}$ である。また、出力の電圧 V_{out} は

$$V_{out} = V_{DD} - RI_{DS} \quad (2.19)$$

$$dV_{out} = -RdI_{DS} \quad (2.20)$$

と書ける。式 2.18 と 2.20 より、

$$dV_{out} = -R\beta(V_{in} - V_{th})dV_{in} \quad (2.21)$$

なる電圧利得を得ることができる。

2.4.2 ドレイン接地 (source follower) 回路

ドレイン接地回路は図 2.10a に示すように、ドレインを接地した回路である。ゲートから入ってきた電圧 (source) を追従する (follow) 出力になるため、source follower (SF) 回路とも呼ばれる。実際の回路では、入出力特性の良さと実際の抵抗値精度を考えて、図 2.10b のように同じ性質の MOSFET を抵抗として使用することが多い。ここでは、図 2.10b について考える。

まず、ゲートに V_{in} がつながっている MOSFET について考える。PMOS の極性に注意すると、

$$V_{SG1} = V_{out} - V_{in} \quad (2.22)$$

$$V_{SD1} = V_{out} \quad (2.23)$$

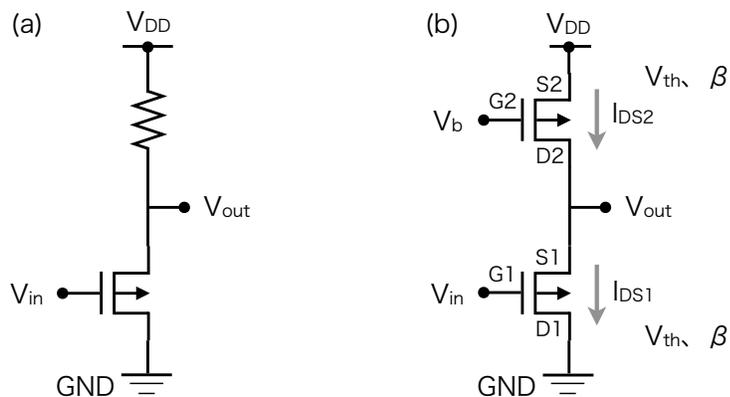


図 2.10: (a)PMOS を使ったドレイン接地回路、(b) 抵抗に MOSFET を使った場合。

と書けるので、閾値電圧を V_{th} とすると

$$V_{SG1} - V_{th} - V_{SD1} = (V_{out} - V_{in}) - V_{th} - (V_{out}) \quad (2.24)$$

$$= -V_{in} - V_{th} \quad (2.25)$$

$$< 0 \quad (2.26)$$

したがって、飽和領域で動作する条件 $V_{SG1} - V_{th} > V_{SD1}$ を満たしている。ゆえに、

$$I_{SD1} = \frac{1}{2}\beta(V_{SG1} - V_{th})^2 = \frac{1}{2}\beta(V_{out} - V_{in} - V_{th})^2 \quad (2.27)$$

が成り立つ。次に、ゲートに V_b がつながっている MOSFET について考える。 $V_{SG2} = V_{th}$ とすれば、飽和領域で動作する条件 $V_{SG2} - V_{th} < V_{SD2}$ をみたすので、

$$I_{SD2} = \frac{1}{2}\beta(V_{SG2} - V_{th})^2 = \frac{1}{2}\beta(V_{DD} - V_b - V_{th})^2 \quad (2.28)$$

$$= \frac{1}{2}\beta(V_{DD} - 2V_{th})^2 \quad (2.29)$$

と書ける。以上より、出力側に電流が流れ出さなければ、 $I_{SD1} = I_{SD2}$ なので、これを V_{out} について解くと、

$$V_{out} = V_{in} + V_{DD} - V_{th} \quad (2.30)$$

となり、出力は入力にオフセットを加えたものになることが分かる。今は PMOS の場合を考えたが、NMOS で構成した場合、オフセットは $-V_{th}$ と負の値になる。

SF 回路はゲインが 1 であるが、入力インピーダンスが無限大 (ゲートが絶縁体)、出力インピーダンスが非常に小さいことが特徴である。すなわち入力信号に対する応答がよく、出力より後段の回路をドライブしやすいので、信号を取り出すときのインピーダンス整合に使われる。

第3章 SOIPIX

この章では、最新の CMOS センサーである SOI 技術を利用した pixel sensor (SOIPIX) について説明したのち、我々が開発している X 線天文学用 SOIPIX の最終目標を述べる。

3.1 SOIPIX の原理

3.1.1 SOI 技術を用いた CMOS 回路

SOI とは Silicon-On-Insulator の略であり、Si ウェハ－の上に酸化膜 (SiO_2) を作り、その上に別の Si 薄膜 (SOI 層) 形成する技術である [7]。図 3.1 に bulk-CMOS 回路と SOI-CMOS 回路の模式図を示す。bulk-CMOS 回路は Si ウェハ－の上に直接回路を作りこむのに対し、SOI-CMOS 回路は SOI 層に回路を作る。それにより個々のトランジスタが酸化膜で完全に絶縁され、寄生容量の大幅な減少、回路の高速化・省電力化が実現できる。PC やゲーム機用の CPU ではすでに SOI の技術が使われている。

3.1.2 SOI ウェハ－の製造法

不完全な結晶である酸化膜の上に完全な Si 結晶を作るのは簡単でなく、特殊な技術を要する。現在使われている SOI ウェハ－の製造法は大きく分けて、張り合せ法、SIMOX 法、そして Smart-Cut 法と呼ばれる 3 種類があるが、ここでは本研究で用いた素子に使われている Smart-Cut 法について解説する。

Smart-Cut 法は、フランスの SOITEC 社の登録商標である UNIBOND SOI ウェハ－に用いられている製造方法であり、日本では信越半導体 (株) が SOITEC 社からライセンスを受けて製造を行っている。図 3.2 に Smart-Cut 法による SOI ウェハ－の製造工程を示す。まずは Si ウェハ－を 2 枚用意し、1 枚の表面に酸化膜 (SiO_2 絶縁層) を形成する (a)。そして、その表面に水素イオンを打ち込み (b)、これをもう 1 枚の Si ウェハ－と熱処理により接合させる (c)。接合したウェハ－の内、水素イオンを注入されたウェハ－は水素脆化現象が起きるため、注入された面が剥がれやすくなる。これを剥がし、洗浄、研磨し、500nm 程度の厚さにして 1 枚の SOI ウェハ－が完成する (d)。

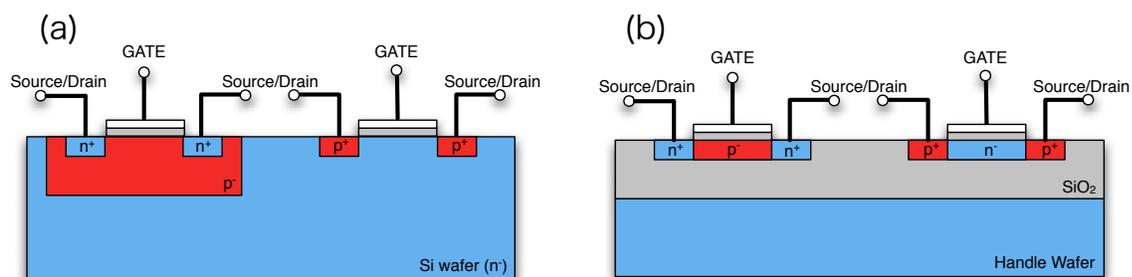


図 3.1: (a) 従来型のバルク CMOS、(b) 新型の SOI-CMOS [6]。

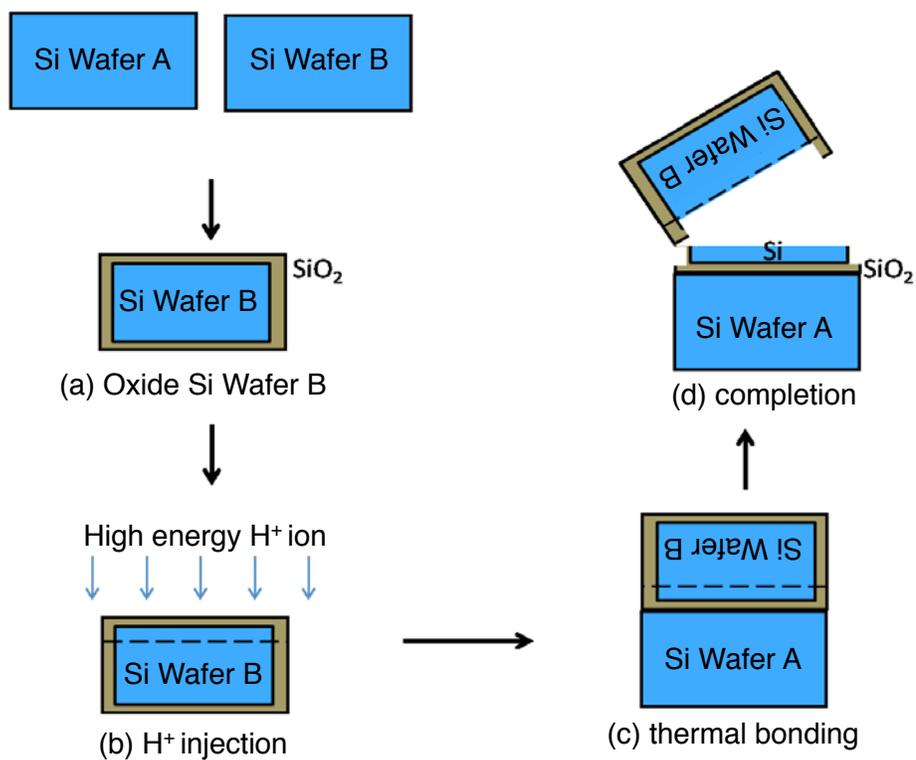


図 3.2: Smart Cut 法による SOI ウェハーの製造工程 [6]。

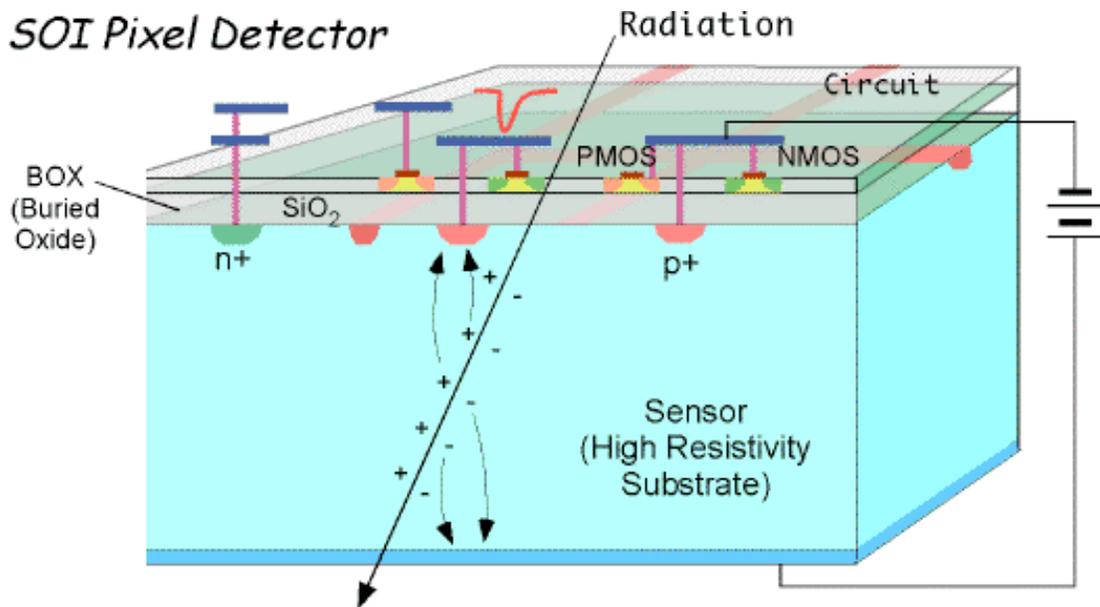


図 3.3: SOIPIX 検出器の構造。

3.1.3 SOIPIX

SOI ウェハにおいて、通常は使用しない酸化膜下の Si 部を半導体検出器として利用することで、センサー・読み出し一体型の放射線用 CMOS センサーを実現したものが SOI PIXel sensor (SOIPIX) である [10]。その模式図を図 3.3 に示す。SOI 技術により、高比抵抗 Si のセンサー部と低比抵抗 Si の回路部という逆の性質のウェハを一体化することが出来るのが SOIPIX の最大の特徴である。

CMOS センサーとしては、センサー部と回路部を別々に作成し、それを金属バンプにより機械接合したハイブリッド CMOS センサー [8] が存在する。それに対する SOIPIX の利点は、回路部の寄生容量が少なく、高速かつ低消費電力であること、放射線耐性が高いことである。衛星軌道上では使用できる電力が限られているため、低消費電力であることは非常に重要な意味を持つ。また、高エネルギーの宇宙線に常にさらされるため、数年単位での連続稼働を考えると、放射線耐性も欠かせない。このように、SOIPIX は衛星軌道上で使用する X 線天文学用検出器の要求と合致する。

3.1.4 BPW によるバックゲート効果の抑制

SOIPIX は基板となる Si に高い逆バイアスを印加するため、2.3.4 で述べたバックゲート効果が無視できない。そこで、図 3.4 のように、CMOS 回路の直下にあたるセンサー部分に薄い p 層を形成してその電位を一定に固定することで、バックゲート効果を抑制している。この p 層のことを BPW (Buried P-Well) と呼ぶ [9]。BPW の有無による MOSFET の特

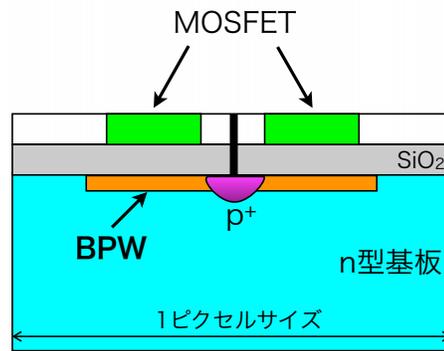


図 3.4: BPW の配置を示した模式図。

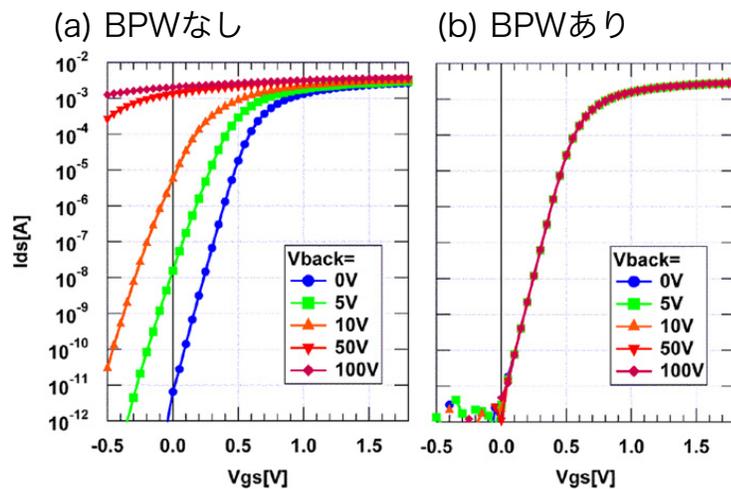


図 3.5: BPW の有無による MOSFET の特性変化。横軸はゲート・ソース電圧、縦軸はドレイン・ソース電流を表す。(a)BPW がないとき、(b)BPW があるとき [9]。

性変化の様子を図 3.5 に示す。BPW がないと、逆バイアスの大きさに応じて、MOSFET の電流電圧特性が変化しているのに対し、BPW があると変化しないことが分かる。

3.2 X 線天文学用 SOIPIX の開発

3.2.1 開発の動機と目標

現在の X 線天文衛星に搭載されている主力検出器 CCD は、電荷転送しながら読み出すその構造上、全ピクセルを読むのに時間がかかるため時間分解能はあまりよくない。例えば、Suzaku 衛星に搭載されている CCD (XIS: X-ray Imaging Spectrometer) は、4 つの読み出し口から $24.4 \mu\text{s}/\text{pixel}$ で読み出すので、全ピクセル (1024×1024) の読み出しに

表 3.1: 次世代撮像分光器に求められる性能。

位置分解能	エネルギー分解能	時間分解能	エネルギー帯域
~ 30 μ pixel	~ 2% FWHM @6keV	$\leq 10 \mu$ s	0.5 - 40 keV

6.7s にかかってしまう¹。周期の早い天体は ms 単位で光度が時間変動するため、CCD では正確な測定ができない。また、X線の強度が強いと、データストア領域への転送を行っている間に別の信号が無視できなくなる、「out of time events」も発生してしまう。もうひとつの問題は、宇宙線と呼ばれる高エネルギー荷電粒子によるバックグラウンド（以後、NXB: Non X-ray Background）である。CCD 自体の感度は空乏層厚で決まり、10 keV 以上の X 線も検出可能であるが、宇宙空間では 10 keV 以上で NXB が支配的となってしまう、有効な観測ができなくなっている。宇宙線を止めるシールドで検出器を取り囲めば原理的には NXB を減らすことが可能だが、実際には現実的でない厚みが必要となり、衛星に載せて運用するのは不可能である。

以上を踏まえ、次世代の X 線天文学用撮像分光器は、CCD と同程度の位置・エネルギー分解能をもちながら高時間分解能であり、低い NXB を達成して広いエネルギー帯域のデータを同時に取得できることが求められる（表 3.1）。それを実現するのが CMOS センサーである。CMOS センサーは CCD と違い、通常の CMOS LSI と同じプロセスで製造するため、各ピクセルごとに読み出し回路とトリガーを備え付けることができる。これにより、信号が入射したピクセルからトリガーを出力し、そのピクセルだけを読むことが可能になり、時間分解能は ~ 10 μ s（1 ピクセルの読み出し時間）にまで向上する。

我々は CMOS の中でも前節に示したようなメリットを持つ SOI-CMOS とそれを使った SOIPIX に着目し、X 線天文学用 SOIPIX の開発を進めている。SOI-CMOS を用いた X 線天文学用検出器の最終形態を図 3.6 に示す。検出器本体は各ピクセルにトリガー機能を備え、（X 線、宇宙線に関わらず）信号が入射するとそのタイミング信号とヒットパターンが出力できるようになっている。さらに、ピクセル内トリガーを用いた高速読み出しは単に時間分解能の向上だけにとどまらず、検出器周囲をシールドカウンターで囲うことで NXB の除去も可能にする。NXB はエネルギーが高く、検出器全体を突き抜けるので、NXB が入射した場合には、CMOS センサーとシールドカウンターの両方がほぼ同時に反応する。そこで CMOS センサーのトリガーとシールドカウンター信号の反同時計数をとることで、NXB を取り除くことができる。これにより感度が大幅に上昇し、観測帯域は 40 keV にまで広がる。

¹イメージング能力を犠牲にすることで読み出し速度を上げる「P-sum モード」も存在するが、それでも 8ms の時間がかかる。

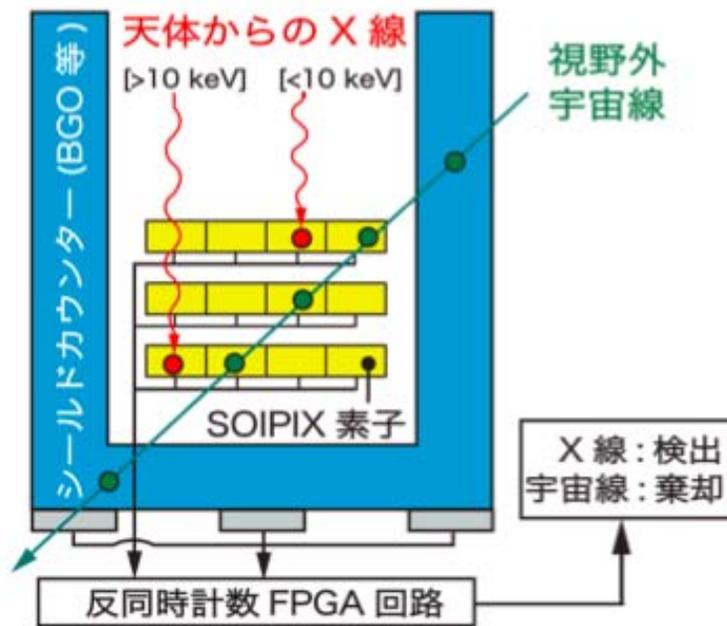


図 3.6: SOIPIX を用いた X 線天文学用検出器の最終形態。

3.2.2 開発の現状

これまでの開発の流れを図 3.7 に示す。SOIPIX グループは 2005 年に (KEK 高エネルギー加速器研究機構) でスタートし [11]、京都大学は 2008 年より参加している。KEK が開発した INTPIX2、INTPIX3 の性能評価試験を行い、SOIPIX が X 線を撮像分光できることを確かめた [12]。そしてその経験をもとに、京都大学が主導となって、X 線天文学用 SOIPIX のプロトタイプとなる XRPIX1 を完成させた。この XRPIX1 の性能評価が本研究の主題である。素子の詳細な説明は第 4 章で行う。また、将来ピクセル内部に ADC を組み込むことを考案しており、SOI プロセスによる ADC として XRPIX-ADC を開発、すでにプロセスが完了している。

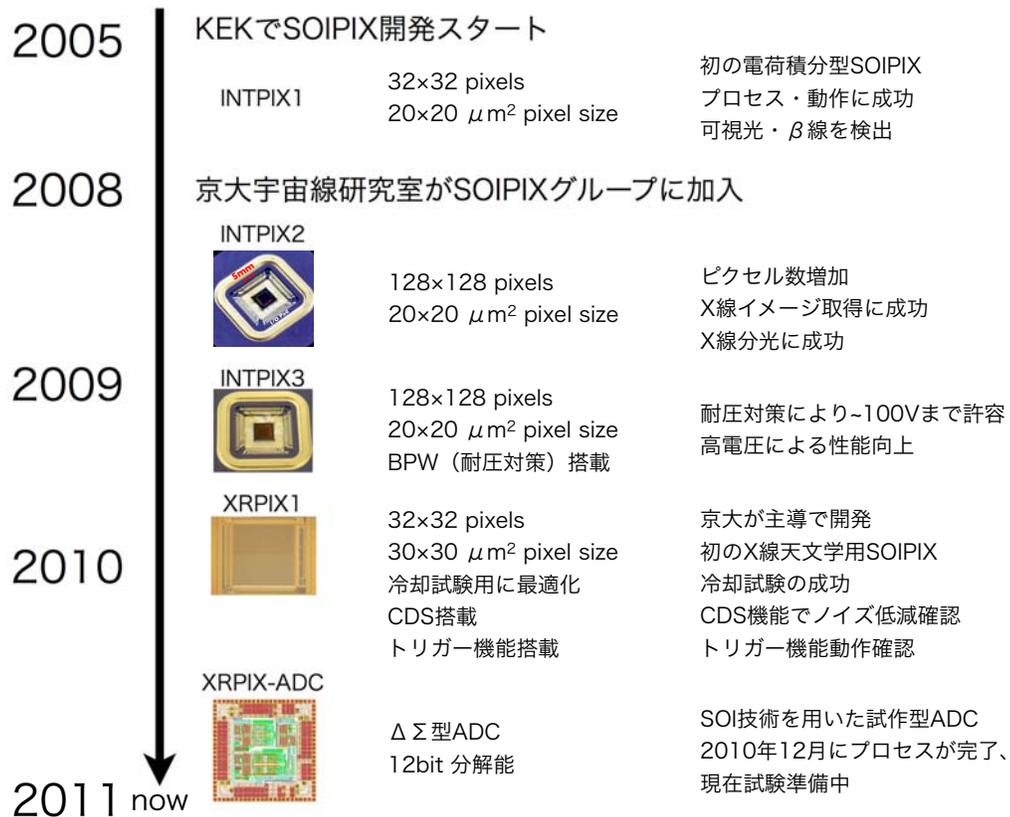


図 3.7: SOIPIX 開発の現状。

第4章 XRPIX1の概要と実験システム

この章では、本論文で主題となるXRPIX1の詳細な仕様と、実際に素子の試験を行った環境について述べる。

4.1 素子の仕様

4.1.1 概観

XRPIX1は京都大学が主導し、KEK、A-R-Tec(株)と共同で設計開発した初のX線天文学用SOIPIXである。チップの製造はOKIセミコンダクタ宮城(株)のCMOS SOI 0.2 μm プロセスで行った。扱いやすいようセラミックパッケージに搭載し、ワイヤーボンディングした素子の写真を図4.1aに示す。チップのサイズは2.4 mm角、一つのピクセルサイズは30.6 μm 角であり、全部で $32 \times 32 = 1024$ 個のピクセルを持っている(図4.1b)。ただし、1024個のピクセルはSOI層に組みこまれているトランジスタとキャパシタの種類の違いにより、4ブロック(1ブロックあたり $16 \times 16 = 256$ ピクセル)に分割される(図4.1c)。これはXRPIX1が試験用素子であり、どのトランジスタ/キャパシタの組み合わせが最適かを調べるためである。ブロックごとの詳細を表4.1に示す。測定やシミュレーションから、Source/Body Tie型のトランジスタが低温動作に適していることが分かっており、44Mが本命のブロックである。厚みは $\sim 260 \mu\text{m}$ で、逆バイアスを裏面から均一にかけると底面に200 nmのAlスパッタリングを施している。ピクセル内回路の設計はINTPIXをベースとしているが、ノイズを低減するためのCDS(Correlated Double Sampling)機能と反同時計数を実現するためのトリガー機能を搭載している点が新しい。

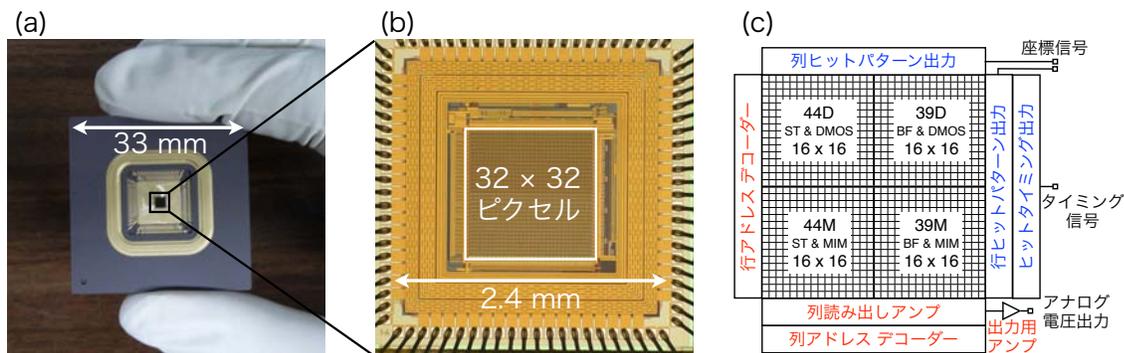


図 4.1: (a)XRPIX1のパッケージ写真、(b)顕微鏡で撮影した素子部の拡大写真、(c)XRPIX1の機能ブロック図。ピクセルアレイは4つの領域に分けられる。

表 4.1: XRPIX1におけるトランジスタとキャパシタの組み合わせ。

	トランジスタ						キャパシタ				
	アナログ部			デジタル部			サンプル部		CDS部		トリガー部
	BF	ST	BT	BF	ST	BT	MIM	DMOS	MIM	DMOS	MIM
44M		○	○	○			100 fF		100 fF		16 fF
44D		○	○	○				110 fF		110fF	100 fF
39M	○			○			100 fF		100 fF		16 fF
39D	○			○				110 fF		110fF	100 fF

BF = Body Floating 型 ST = Source Tie 型 BT = Body Tie 型

MIM = Metal Insulator Metal DMOS = Depletion Type Mosfet

4.1.2 CZ基板とFZ基板

XRPIX1の検出器部分は、はじめに比抵抗が $700 \Omega \cdot \text{cm}$ であるような Si ウェハー (CZ 基板) でプロセスされていたが、その後比抵抗が $10 \text{ k}\Omega \cdot \text{cm}$ の Si ウェハー (FZ 基板) でもプロセスされた。以後、それぞれを CZ、FZ と呼ぶことにする。SOI 層の CMOS 回路デザインはどちらも同じである。比抵抗が高くなることにより、低い逆バイアスで厚い空乏層が得られることが期待できる。図 6.13 に逆バイアスに対する空乏層厚の広がり を式 2.5 から計算で求めたものを示す。CZ では 100 V でも $150 \mu\text{m}$ 程度にしか空乏化しないのに対し、FZ ではわずか 22 V で完全空乏化することが期待できる。本研究では、CZ、FZ 両方のテストを行った。

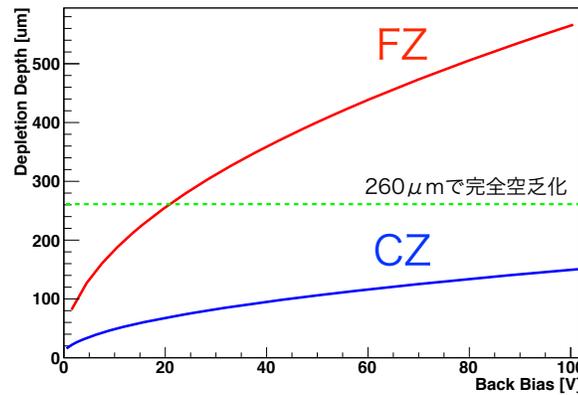


図 4.2: 空乏層厚の計算値。青が CZ 基板、赤が FZ 基板の場合を表す。

4.1.3 レイアウト

XRPIX1 のチップ全体レイアウトを図 4.3a に示す。ピクセルアレイの周囲に、アナログ信号の出力バッファとトリガー信号の出力バッファが備わっている。また、チップの外縁部には素子に表側から逆バイアスがかかるための VDET リングと、順バイアスがかかるための VBIAS リングが備わっているが、本修士論文の実験では使用しない(裏面の Al スパッタリングから逆バイアスをかけている)。

44M の 1 ピクセルレイアウトを図 4.3b に示す。主な機能部には色を付けてある。信号電荷を収集するセンスノードは中央に一つ存在し、その周囲に $20.9\mu\text{m} \times 20.9\mu\text{m}$ の BPW が存在する。トリガー部分は隣のピクセルに若干はみだす形となっている。

4.1.4 CDS 機能付き信号読み出し回路

XRPIX1 は一定時間電荷を蓄積して読み出すという動作を繰り返すが、たまった電荷をリセットする際にセンサー部に kT/C ノイズが発生する。ゲインを大きくするためにはセンサー部の容量を小さくする必要があるが、 kT/C ノイズは名前の通り容量に反比例するため逆に増えてしまう。そこで、この kT/C ノイズを減少させるために考案されたのが CDS 機能である。

XRPIX1 ピクセル内の CDS 機能を搭載した信号読み出し回路を図 4.3 (赤点線で囲った領域) に示す。信号経路の間のキャパシタとリセットスイッチが CDS の役割を果たす。CDS によるノイズキャンセリング動作は以下のようにになっている (図 4.4)。

1. RST_CDS_VTH はあらかじめオフにしてある。RST_PD_VRST と RST_CDS_VRST をオンにして、NSENS と N02 の電圧をそれぞれ VB_PD_RST と VB_CDS_RST に固定する(これをリセットという)。また、ソースフォロア (SF1 と SF2) を介して

いる N01 および N03 の電圧はそれぞれオフセット (V_{SF1} と V_{SF2}) が足されたものになる。

2. RST_PD_VRST をオフにする。このとき発生した kT/C ノイズ (V_{N1}) が電圧として NSENS および N01 に加わる。
3. RST_CDS_VRST をオフにする。このとき発生した kT/C ノイズ (V_{N2}) が N02 に加わる。
4. 信号 (V_{SIG}) が入ってくると、CDS キャパシタにかかる電圧が保持されるように N02 が変化する。すなわち、NSENS から N03 の全ての端子に V_{SIG} の信号が加わる。最終的に取り出す信号は N03 にかかる電圧である。

CDS により、 V_{N1} が N02 より後ろに加わらないことが分かる。ただし、 V_{N2} はキャンセルできないことに注意しなければならない (センサー部の kT/C ノイズが CDS 部の kT/C ノイズに置き換わると考えれば良い)。したがって、センサー部容量よりも CDS 容量が十分大きいことが必要である。XRPIX1 で使用している CDS キャパシタの容量は 100 fF、センサー部の容量は ~ 10 fF (設計値) なので、常温 (298K) ではノイズ (RMS) を $640 \mu\text{V}$ から $200 \mu\text{V}$ にまで低減できる。ゲイン $15 \mu\text{V}/e$ (設計値) を使って電子換算すると、 $42e^-$ から $13e^-$ への減少となる。ただし上で述べたセンサー部容量とゲインは設計値なので、実際の値は第 6 章で X 線照射試験を行って算出する。

4.1.5 トリガー機能

第 3 章で述べた高速読み出しと反同時計数を実現するためには、いつ信号が入射したかと、そのヒットピクセル位置情報を出力するトリガー機能が必要となる。そこで、XRPIX1 ではこのトリガー回路の試作型を実装した。トリガー信号は 2 種類からなり、

- ヒットタイミング出力。各ピクセルで基準電圧値を超えたか (ヒット) の判定をし、それを全 OR で外部に出力する。すなわち、どれか一つのピクセルでもヒットすれば、ヒットタイミング信号が出力される。
- ヒットパターン出力。どのピクセルでヒットが起きたか、Row と Column への射影を出力する。

である。

各ピクセルに備わっているトリガー回路を図 4.3 (青点線で囲った領域) に示す。XRPIX1 のトリガー回路は二つの反転増幅器で構成され (インバータチョッパ型コンパレータ)、その動作は以下のようにになっている (図 4.5)。

1. RST_CDS_VTH、RST_COMP1、RST_COMP2 をオンにして、リセットを行う。このとき、RST_CDS_VTH はオン、RST_CDS_VRST はオフになっている。

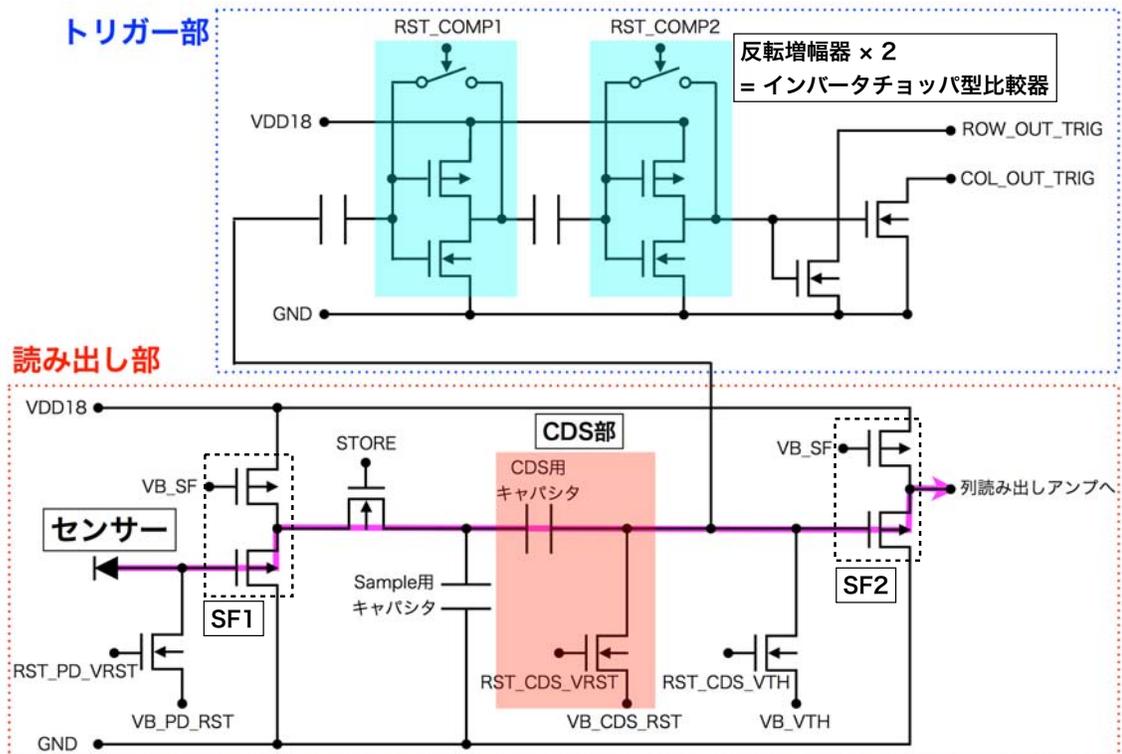


図 4.3: XRPIX1 チップ内の回路。赤点線で囲った部分が CDS 機能つき読み出し回路を、青点線で囲った部分がトリガー回路である。回路の動作と本質的に関係ない端子は省略してある。

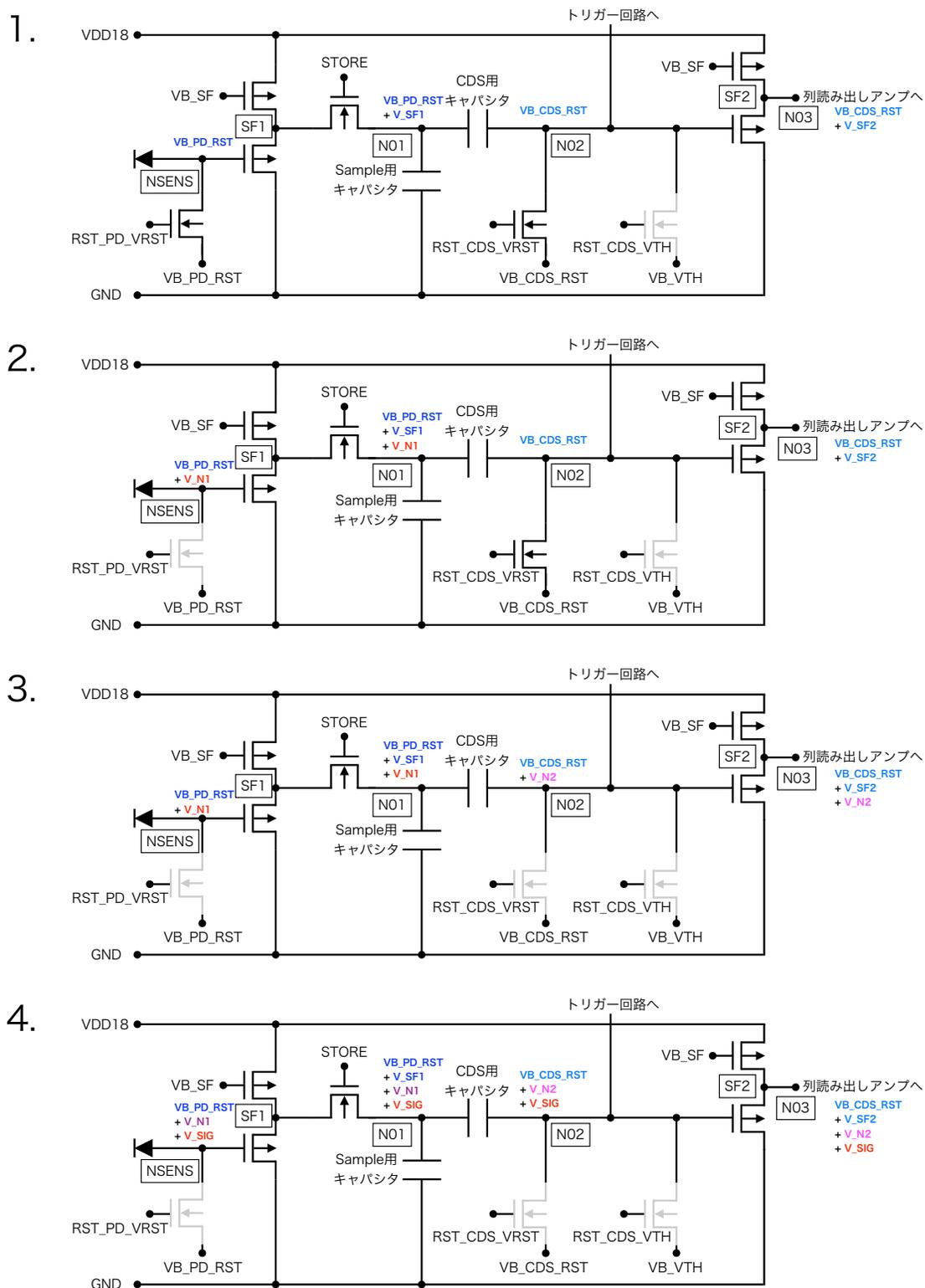


図 4.4: CDS 機能の動作。いくつかの端子の電圧を NSENS、N01、N02、N03 で表している。また、トリガー回路は省略している。

2. RST_COMP1 をオフにする。リセットノイズ V_{N1} が発生。
3. RST_COMP2 をオフにする。COMP1 で発生したリセットノイズ V_{N1} は C02 によりキャンセルされ、代わりに V_{N2} がノイズとなる (CDS と同じ働き)。
4. RST_CDS_VTH をオフにし、RST_CDS_VRST がオンにする。入力側電圧は $V_{B_CDS_RST}$ となる。C01 にかかっている電圧が保持されるので、N10 は $-(V_{B_VTH} - V_{B_CDS_RST})$ が加算される。また、出力側電圧は

$$V_{TH2} + V_{N2} \times A_2 - (V_{B_VTH} - V_{B_CDS_RST}) \times A_1 \times A_2$$

となるが、 $A_2 (= A_1)$ が十分大きければ前の 2 項を無視することができ、出力は実質、 $-(V_{B_VTH} - V_{B_CDS_RST}) \times A_1 \times A_2$ となる。 $V_{B_VTH} - V_{B_CDS_RST}$ が比較の基準電圧となる。

5. 信号が入ると、入力側電圧は $V_{SIG} + V_{B_CDS_RST}$ 、出力側電圧は実質、

$$(V_{SIG} - (V_{B_VTH} - V_{B_CDS_RST})) \times A_1 \times A_2$$

となる。したがって、

$$V_{SIG} > (V_{B_VTH} - V_{B_CDS_RST}) \text{ ならば HI}$$

$$V_{SIG} < (V_{B_VTH} - V_{B_CDS_RST}) \text{ ならば LOW}$$

と判定される。

このようにアナログ信号がデジタル信号に変換されていることが分かる。ユーザーは $V_{B_CDS_RST}$ と $V_{B_CDS_VTH}$ を適当な値に設定することで、任意の基準電圧を決めることができる。

4.1.6 制御信号とタイミングダイアグラム

XRPIX1 の信号読み出しにおける制御の流れを図 4.6 に示す。各信号の役割は以下の通りである。

デジタル信号 (名前に X が付くものは負論理であることを表す)

- RST_PD_VRST
Vsense ノード電圧を $V_{B_PD_RST}$ の電位に設定するためのリセットスイッチ。
- RST_CDS_VTH
N02 を V_{B_VTH} の電位に設定するためのリセットスイッチ。
- RST_CDS_VRST
N02 を $V_{B_CDS_RST}$ の電位に設定するためのリセットスイッチ。

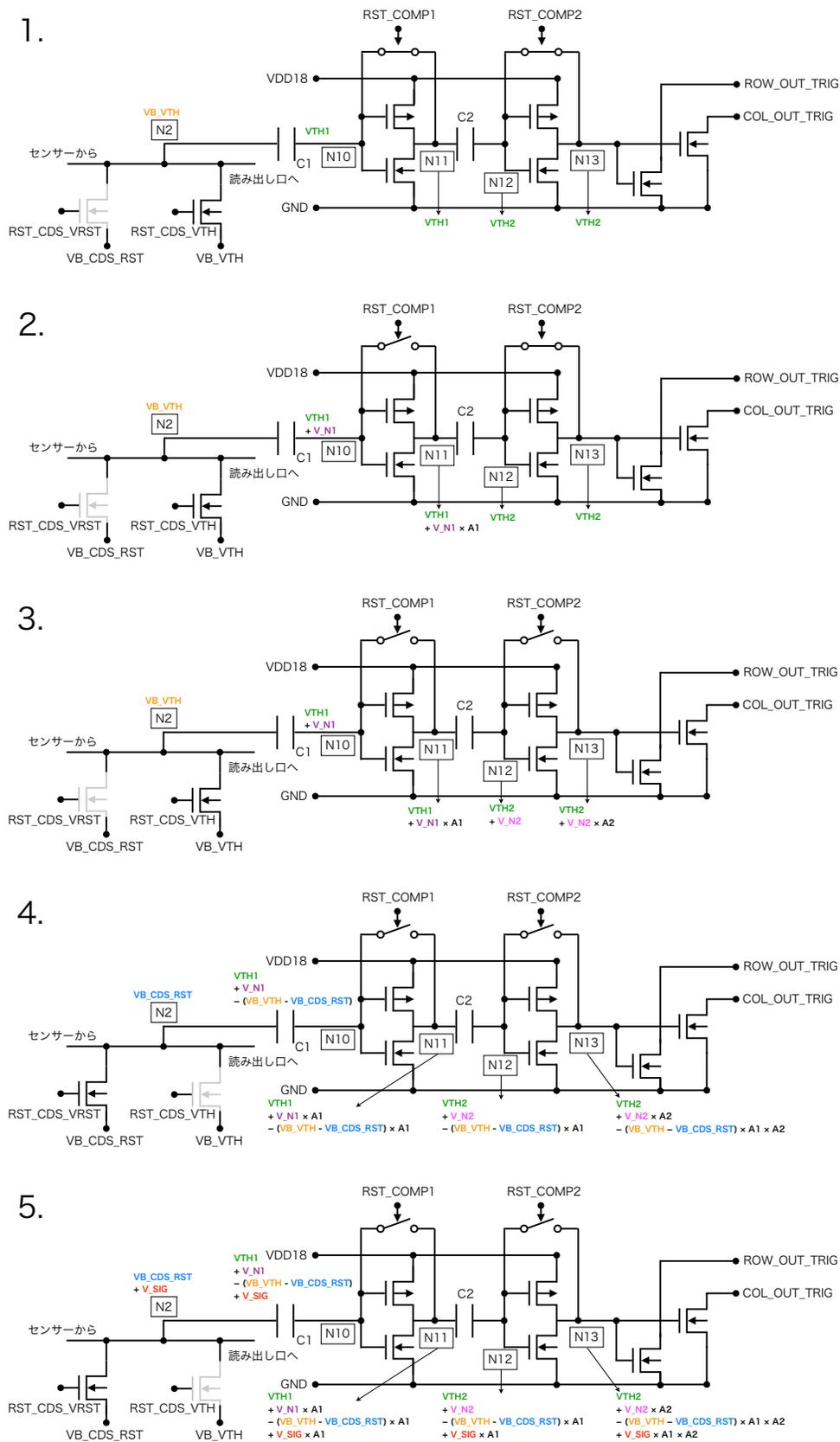


図 4.5: トリガー回路の動作。いくつかの端子の電圧を N02、N010、N11、N12、N13 で表している。また、読み出し回路を一部省略している。

- RST_COMP1
比較器の1段目をリセットするためのスイッチ (HI: リセット動作、LOW: 判定動作)。
- RST_COMP2
比較器の2段目をリセットするためのスイッチ (HI: リセット動作、LOW: 判定動作)。
- EN_TRIG_OUT
トリガ生成回路の出力 enable 信号。
- STORE
STORE をオン/オフするための信号。オンの間、Sample キャパシタに信号が積分される。オフにすることでセンサー部から切り離し、ためた信号を保持する。
- RA[5:0]
Row Address 信号。5 bit で 0 から 32 までの行を指定する。
- RA[5:0]
Column Address 信号。5 bit で 0 から 32 までの列を指定する。
- EN_X_DEC32ROW
Row Address の enable 信号。信号名に X が付くものは負論理であることを表す (以下同様)。
- EN_X_DEC32COL
Column Address の enable 信号

アナログ信号

- VB_PD_RST
Vsense ノードのリセット電圧。RST_PD_VRST がオンになったとき、Vsense がこの電圧値にリセットされる。
- VB_VTH
トリガー (コンパレータ) の基準電圧値。
- VB_CDS_RST
CDS のリセット電圧。RST_CDS_VRST がオンになったとき、CDS がこの電圧値にリセットされる。
- TRIG
比較器 (トリガー) の出力。
- AOUT
アナログ出力信号。各ピクセルの信号はこの端子から出力される。

RST_CDS_VRST が LOW になってから STORE を LOW にするまでの間が 1 回の露光時間に対応しており、今後はこの時間を積分時間と呼ぶことにする。

本研究ではトリガー機能は動作の確認段階であり、第 6 章の X 線を使った試験ではトリガー機能を使用しない。そこで、信号の有無に関わらず、全てのピクセルを積分時間終了後に順番に読み出すという動作を行っている。このとき、他のピクセルを読み出している間は STORE を LOW にして信号を保持し、全ピクセルの読み出しが完了したあとに

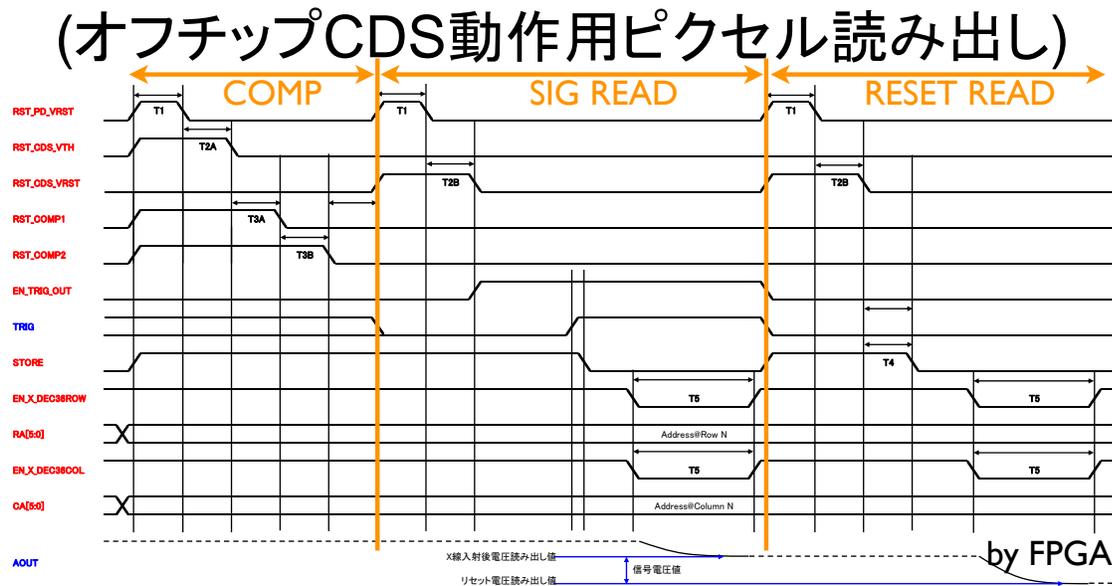


図 4.6: 信号読み出しのタイミングダイアグラム。

リセットをかけている。リセットしてから全ピクセルを読み終えるまでの1サイクルを今後、1フレームと呼ぶことにする。有効な露光時間は積分時間×フレーム数で求めることができる。

トリガー機能のタイミングダイアグラムを図4.7に示す。また、各信号の役割は以下の通りである。

デジタル信号

- RST_X
トリガーのリセット信号
- SFT_X_TRIG
トリガー信号読み出し用 DFF 動作制御 (HI: ラッチモード、LOW: データ読み出しモード)
- SCLK_TRIG
トリガー信号読み出し用クロック入力
- DCLK_TRIG
トリガー信号の出力
- SOUT_TRIG_COL
COL 方向に射影したデジタルパターン出力
- SCLK_TRIG_ROW
ROW 方向に射影したデジタルパターン出力

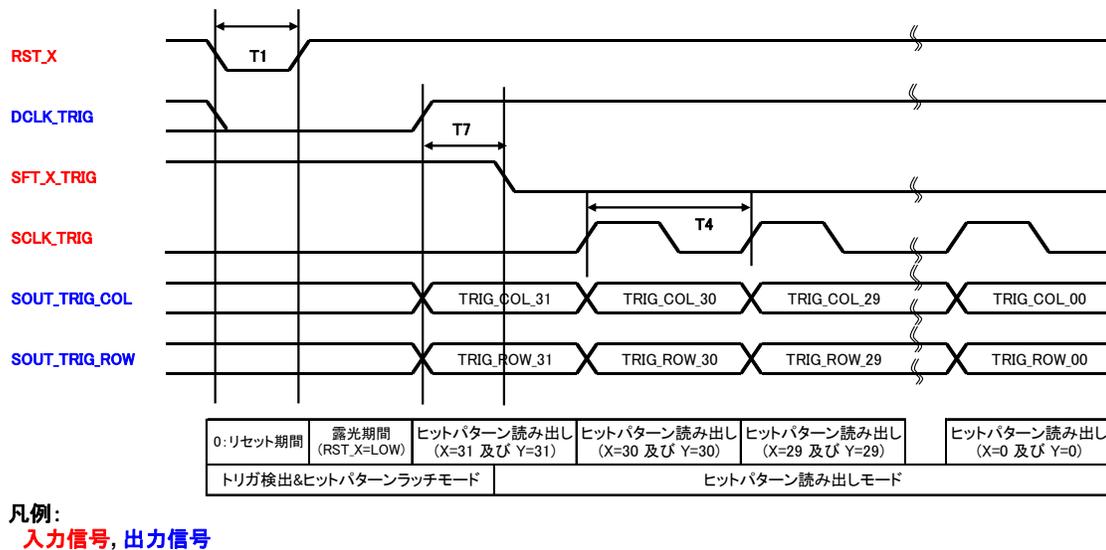


図 4.7: トリガーのタイミングダイアグラム。

4.2 DAQ

DAQ(Data AcQuisition system) はハードウェア (読み出しボード) とソフトウェアに分けられる。以下の項でそれぞれについて解説する。

4.2.1 読み出しボード

読み出しボードの役割は、素子の動作制御と外部へのデータ出力である。読み出しボードはさらに、素子に依らない共通のメインボードである SEABAS (Soi EvAluation BoArd with Sitcp) と素子に合わせて設計された SUB ボードに分けられる (図 4.8)。

SEABAS[13] は、素子制御用の User FPGA¹とネットワークでのデータ転送用の SiTCP FPGA が搭載されている。User FPGA ではユーザーが試験したい素子に合わせてデジタル回路を組み、素子の動作を自由に制御できる。4.1.6 項で述べた XRPIX1 信号制御のための FPGA プログラムは INTPIX 用に廣瀬穰氏 (阪大) が作成したものをベースに、武田彩希氏 (総研大) が XRPIX1 用に大幅に変更したものを使用した。SiTCP FPGA は User FPGA で制御された出力信号をイーサネットで転送できる形式に変換するものである。LAN ケーブルで計算機とつなぐことで、簡単にデータのやりとりができるようになっている。その他にも、ADC や DAC などが搭載されていて、User FPGA による制御で、自由に組み合わせて使うことができる。ADC の分解能は 12 bit であり、1 チャンネルの幅は $244 \mu\text{V}^2$ である。

¹Field-Programmable Gate Array の略称。SRAM+DFB の組が 1 万個ほど並んでおり、ハードウェア記述言語を書き換えることで、ユーザーが自由にデジタル回路を構成することができる。

²ADC の分解能は 12 bit、レンジは 0 から 1V であるため、最小単位は $\frac{1}{2^{12}} = 244 \times 10^{-6} \text{ V}$ 。



図 4.8: データ読み出し用ボード。

素子ごとのハードウェアの個性はSUBボードによって吸収される。したがって、ユーザーは素子に合わせたSUBボードを設計すればよい。SUBボードは素子を装着するソケットとSEABASに接続するための端子、その他の入出力端子からなり、FPGAからの制御信号を素子に伝え、信号をSEABASに繋ぐ役割を果たす。また、素子にかかる逆バイアス電圧もSUBボード上の端子から供給する。本研究ではXRPIX1用のSUBボードを作成し、それをを用いて試験を行った。

実際の試験で素子の性能を評価するためには、読み出しボードのゲインを測定しておく必要がある。そこで、素子の出力端子からADCで変換されるまでの回路ゲインを求めるための予備実験を行った。素子は搭載しない状態で、定電圧を入力し、入力電圧の変化に対する出力電圧の変化を測定したところ、ゲインは0.984であった。したがって、ADCの1チャンネルの幅は、実質 $244/0.984 = 248 \mu\text{V}$ となる。以後の測定ではこの値を用いる。

4.2.2 データ取得用ソフトウェア

DAQ(Data Acquisition system)ソフトウェアは小野俊氏(元東工大)と広瀬穰氏(阪大)がROOTライブラリ(C++) [14]を用いてINTPIX用に開発したものに、劉周強氏(京大)がXRPIX用に改良を加えたものである。イーサネットを通じてSEABASボードと通信するようになっており、積分時間や取得フレーム数などの制御信号を設定すると同時に、送られてくるデータをファイルに格納する役目を果たす。1フレームの画像とスペクトルや時間変化が数秒毎に画面に表示され、素子が正常に動作しているか、すぐに確認出来るようになっている。実際の画面を(図4.9)に、その説明を以下に示す。

1. DAQ スタートボタン
2. 取得するフレーム数の設定と、現在のフレーム数

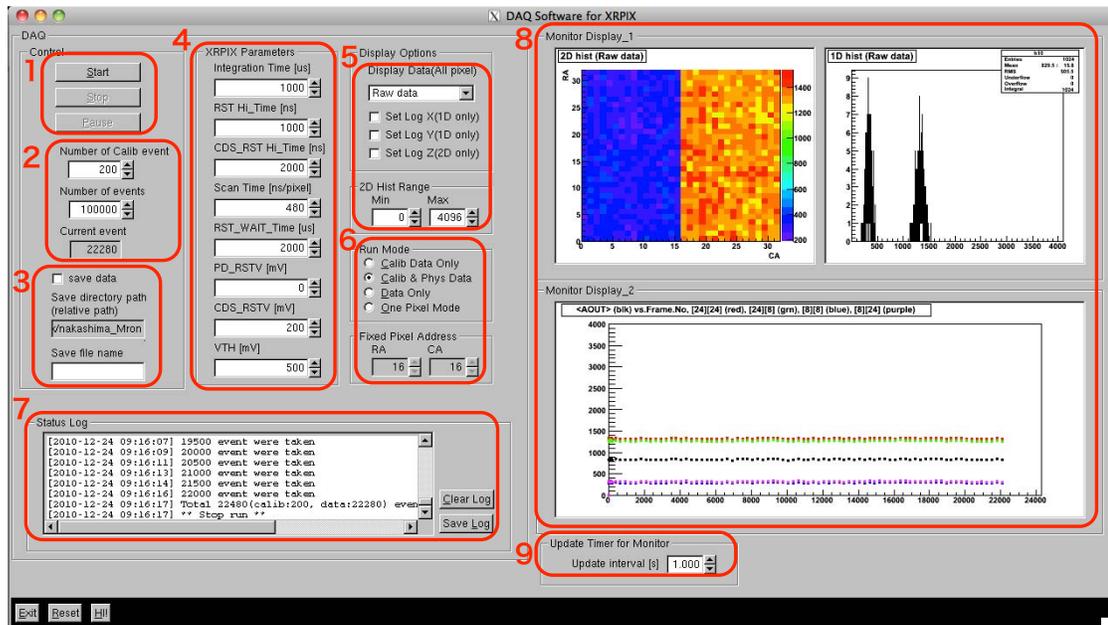


図 4.9: DAQ ソフトウェア。

3. データ保存の設定

4. 各種制御パラメータの設定。上から、1フレームの積分時間、リセット信号がONになる時間（ノード部、CDS部）、1ピクセルあたりのスキャンタイム、データ取得後リセットするまでの時間、リセット電圧の設定（ノード部、CDS部、トリガー基準電圧）

5. 画面に表示するデータの種類の設定

6. データ取得モードの設定

7. データ取得ログ

8. データのクイックルック画面。2次元イメージ（左上）、スペクトル（右上）、ライトカーブ（下）

9. クイックルック画面のアップデートインターバル

本論文では、このソフトウェアを利用してデータを取得し、その後ROOTを用いて詳しいデータ解析を行っている。

4.2.3 動作確認

XRPIX1の素子及びDAQが正常に動作するかどうか、可視光のレーザーを当てて試験した。逆バイアスは5Vをかけ、周りを暗幕で囲っておく。「CR」の文字が書かれたネガ

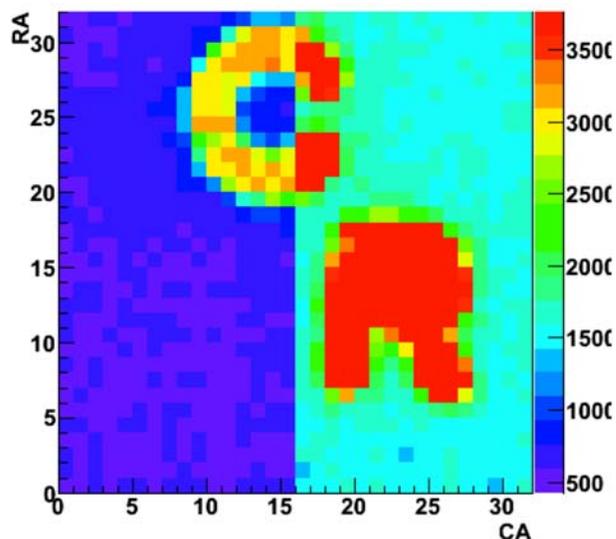


図 4.10: 可視光イメージ。

マスクを施し、レーザーを当てたときの画像を図 4.10 に示す (有効観測時間は 1 ms)。「CR」の文字部分(レーザーが透過している部分)の出力が大きくなっており、素子・DAQともに正常に動作していると考えられる。左右で出力が違うのは、ブロックの違い(39シリーズと44シリーズ)によるものである。

4.3 実験環境

図 4.11 に実験環境の全体図を示す。実験環境は電源系、真空冷却系、X線照射系からなる。以下の項で各部分について説明する。

4.3.1 電源系

回路全体への電源供給には KENWOOD PWR36-1 トランジスタ電源を用いた。また、素子へ逆バイアスかける装置は KEITHLEY2410 ソースメータを用いた。ソースメータは電圧を加えるだけでなく、素子に流れる電流を 0.01nA の精度で計測することができる。

4.3.2 真空冷却系

真空槽は大阪真空機器製作所(株)の特注品である。そこに、ロータリーポンプ(アルカテル社製)とターボ分子ポンプ(大阪真空機器製作所社製)が接続されている。ロータリーポンプの真空到達度は $\sim 10^{-4}$ torr、ターボ分子ポンプは $\sim 10^{-8}$ torr となっており、

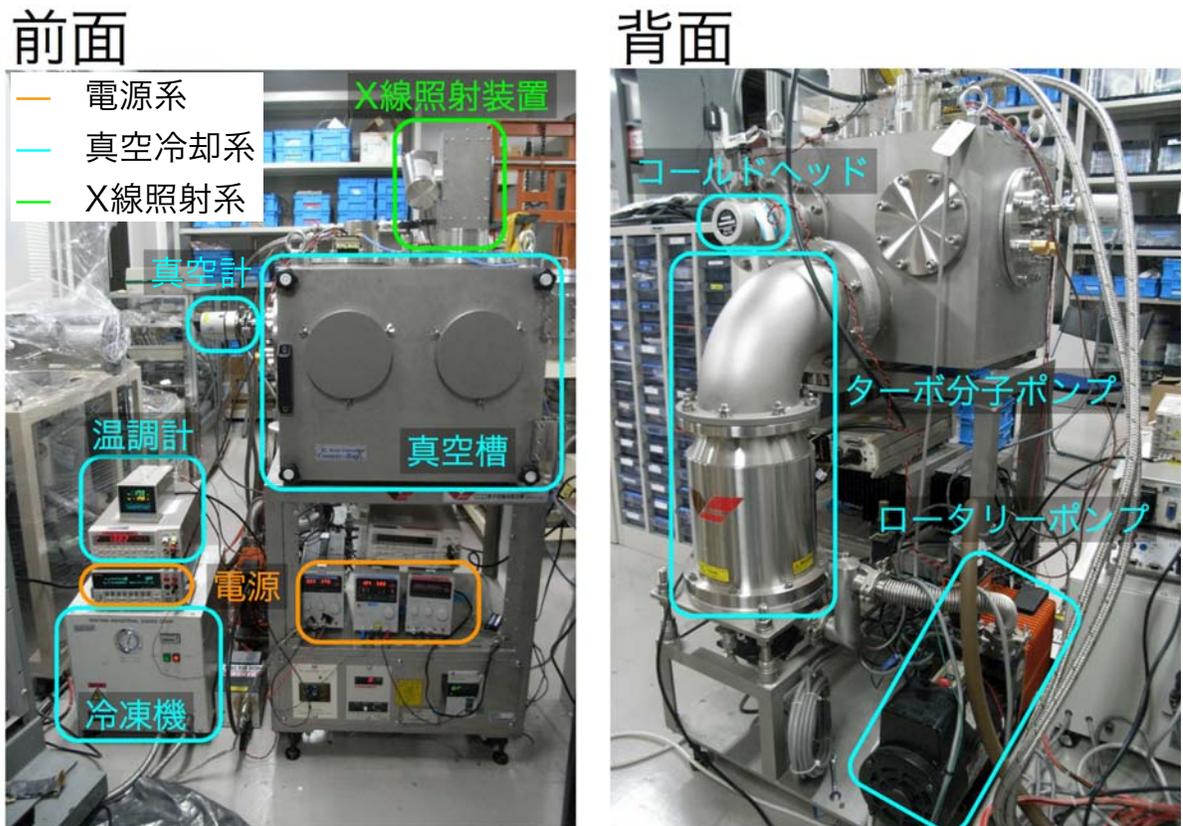


図 4.11: 実験システム全体図。

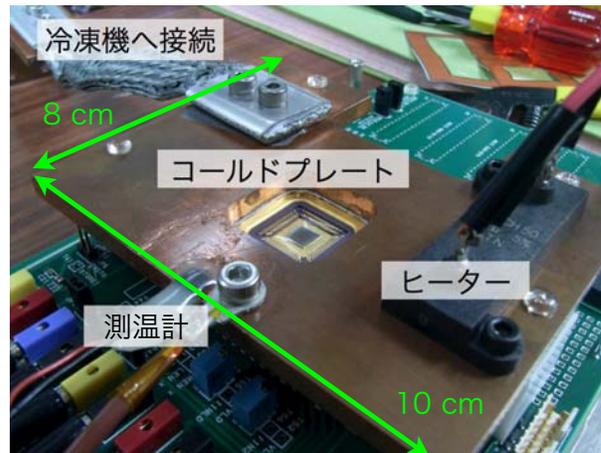


図 4.12: コールドプレートの写真。プレート本体は厚み 5mm の銅製である。また、素子とプレートの間には、薄いインジウムの板が挟まれている。

ターボ分子ポンプは大気圧よりも低い状態から動作させなくてはならない。よって始めにロータリーポンプを稼働して 0.1 torr 以下にしたあと、ターボ分子ポンプを稼働させる。

冷却には岩谷瓦斯のクライオミニ(コンプレッサー: CA201、コールドヘッド: P301)を用い、コールドヘッドの先に、素子を冷却するためのコールドプレートが接続されている。コールドプレートは銅で出来た自作の治具で、温度計とヒーターが付いている(図 4.12)。また、密着度を高くし熱伝導を良くするため、素子とコールドプレートの上に薄いインジウム板を挟んである。温度計は YOKOGAWA7563 デジタル温度計を、温調計は CHINO PB1000 を用いた。

予備試験として、ダミー素子にアラルダイト(エポキシ系接着材)を用いて直接白金抵抗を貼り付け、通常の試験同様にセットアップしたのちに、真空を引いて冷却する試験を行った。真空の到達度と素子の冷却能力を実際に測定したものを図 4.13 に示す。素子の温度はおおよそ -50、また真空度は -50 における飽和水蒸気圧 4.8×10^{-2} torr を十分に達成していることがわかる。

4.3.3 X線照射系

X線の照射源には、 ^{241}Am 、 ^{109}Cd の密封線源と Kevex X-ray K5039SW と自作治具を組み合わせた X線発生装置を用いた。

^{241}Am は 13keV、18keV の特性 X線を、 ^{109}Cd は 22.1keV と 24keV の特性 X線を当てるために使う。密封線源を使用する際は、素子の上に穴の空いたプラスチックシート(自作)を被せ、その上に線源を置いている(図 4.14)。

X線発生装置は Kevex X-ray K5039SW (1次 X線発生装置)、2次 X線発生用ターゲットボックス、高圧電源制御装置からなる(図 4.15)。Kevex X-ray K5039SW の中には電

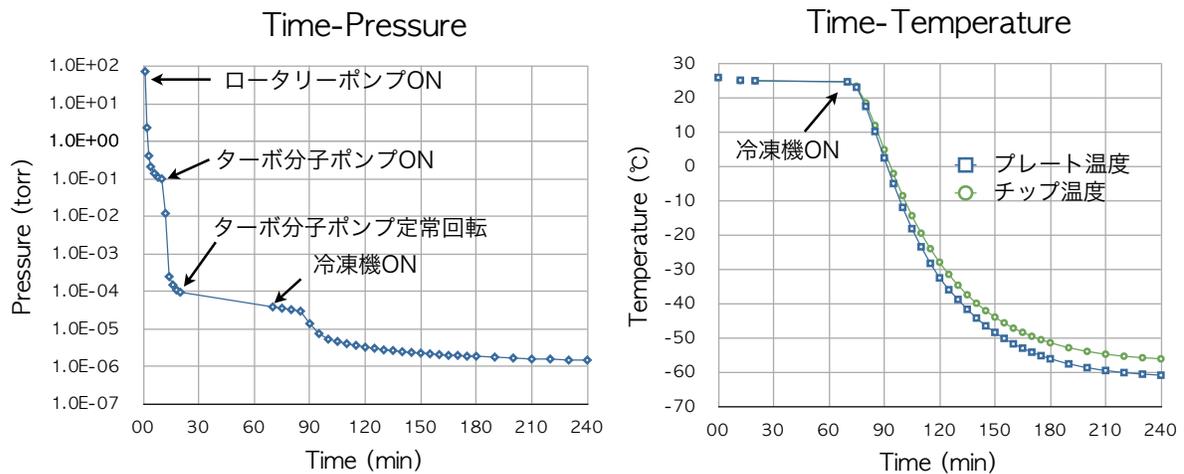


図 4.13: 真空度と温度の時間変化。

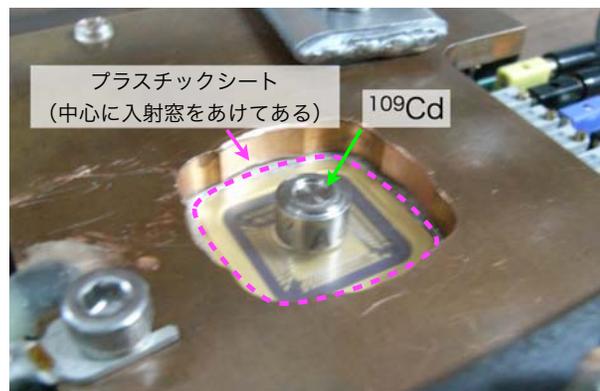


図 4.14: 線源を使用する際のセットアップ。

子銃と、1次ターゲット (タングステン) が封入されている。電源電圧を調整することで、タングステンの特性 X 線と制動放射が出るようになっている。ターゲットボックスは手作りのもので、中に2次ターゲットを固定できるようになっている。2次ターゲットに適切な素材を選ぶことで、さまざまなエネルギーの X 線を出すことが可能である。本論文の実験では、Mo の上に Cu を張り合わせたものが用い、8.04 keV (Cu-K α) と 17.44 keV (Mo-K α) の特性 X 線を同時にらせるようにした。また、6.7 節の実験では Fe 単体を 2次ターゲットにした 6.40 keV の特性 X 線も使用している。1次 X 線発生装置にかけることのできる最大の電圧、電流はそれぞれ、50 kV、10 mA となっている。今回は Mo の特性 X 線を出す必要があるため、電圧は 30 kV で稼働させた。電流は必要に応じて適切な値にしている。例として、30 kV、0.1 mA で稼働させて、CdTe 検出器 (図 4.16) を使って取得した Cu+Mo のスペクトルを図 4.17 に示す。

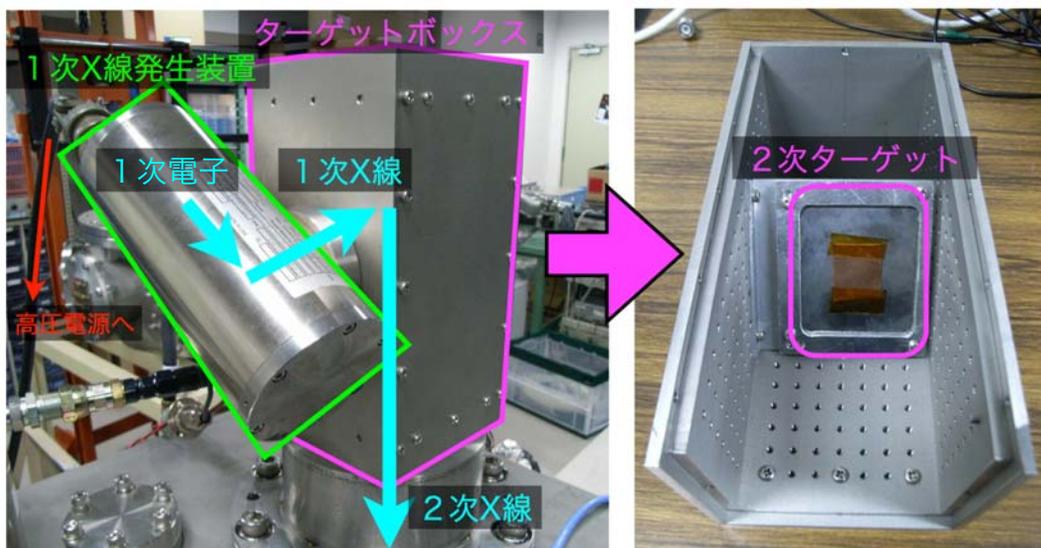


図 4.15: X 線照射系。

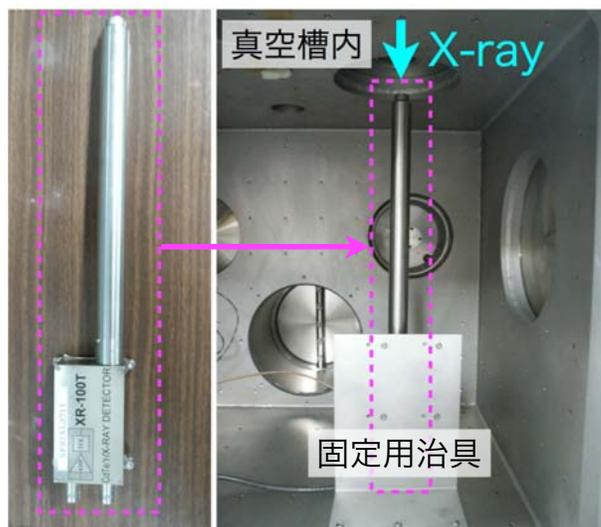


図 4.16: 使用した CdTe 検出器とセットアップ。

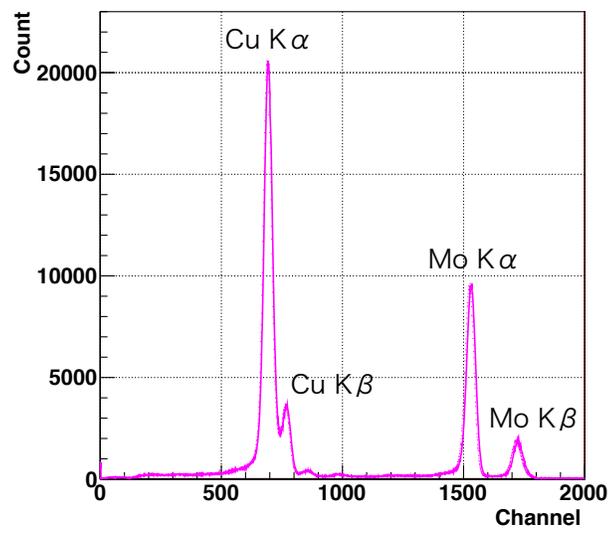


図 4.17: CdTe 検出器で取得した X 線ジェネレータのスペクトル。

第5章 XRPIX1の基本性能試験

X線照射試験を行う前に、X線を当てない状態でのXRPIX1の出力特性を調べる試験を行った。その結果をこの章で述べる。

5.1 ダイオード特性

5.1.1 I-V プロット

XRPIX1におけるセンサー部Siのダイオード特性を調べるため、ソースメーターを用いて素子の裏面(VBACK端子)から正の電圧(逆バイアス)をかけ、素子に流れる電流(リーク電流)を測定した。このとき、素子のエッジ部分(VBIAS端子)はGNDに接続し、素子のその他の端子には電圧を加えていない。

逆バイアスおよび温度を変化させながら電流値を測定した結果を図5.1に示す。CZでは、逆バイアスが大きくなるにつれて、緩やかにリーク電流が大きくなっていき、120V付近で急激に増加する。これはダイオードの降伏電圧に対応していると考えられる。また、温度が下げることで、電流値を抑えることが出来ている。一方、FZにおいては、12Vと24Vで増加率が大きくなる傾向が見える。これは荒れたチップ側面および底面に空乏層が到達してリーク電流が増えてしまった可能性が考えられるが、現状ではFZにおいて空乏層厚の正確な評価ができておらず(6.4節)、確認はできていない。電流の流れすぎで素子が破損するのを防ぐために、逆バイアスは50Vにとどめている。

5.1.2 アレニウスプロット

2.2.1節で示したように、ある温度 T で半導体に流れる電流 I は経験的に以下のアレニウスの式で書ける。

$$I = Ae^{-\frac{E_a}{kT}} \quad (5.1)$$

そして、拡散電流が主のときは $E_a = 1.1$ eV、生成電流が主のときは $E_a = 0.55$ eVとなる。

前節の結果を用いて、今度は横軸を $1/kT$ 、縦軸を電流値にとったグラフを図5.2に示す。これをアレニウスプロットという。式5.1から分かるように、アレニウスプロットをexponentialでフィットした場合の指数は活性化エネルギーに対応する。実際にフィットを行った結果、活性化エネルギーは0.55 eV以下となり、XRPIX1のリーク電流は生成電流が支配的であると考えられる。

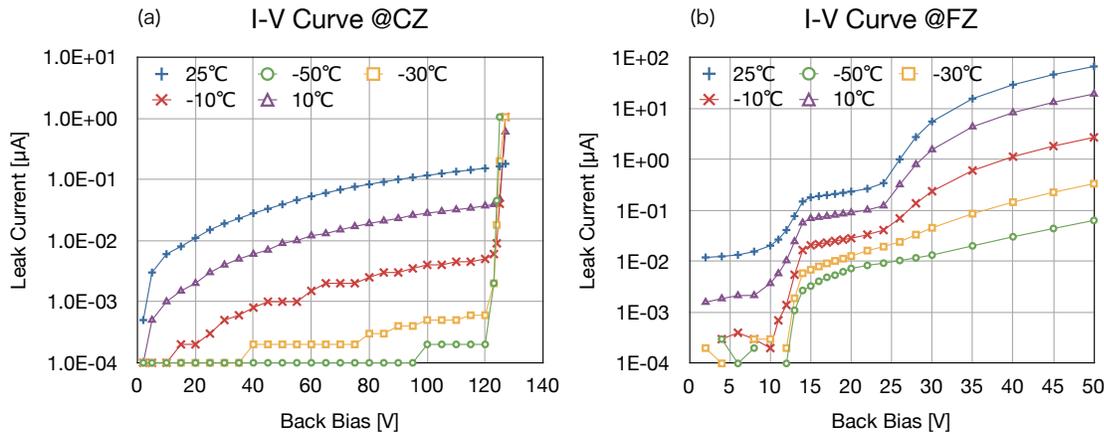


図 5.1: 横軸を逆バイアス電圧、縦軸を測定した電流値にとった I-V プロット。(a)CZ 基板、(b)FZ 基板。

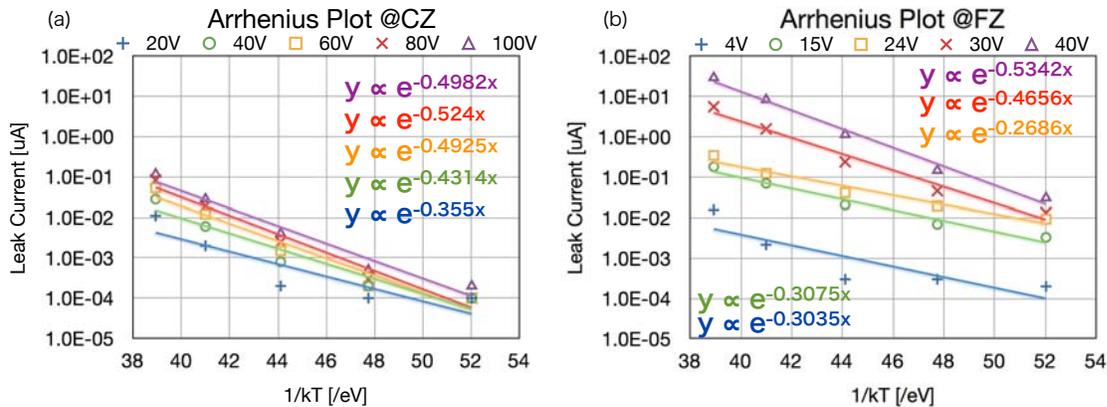


図 5.2: アレニウスプロット。図中の式の y はリーク電流を、 x は温度の逆数をあわらす。(a)CZ 基板、(b)FZ 基板。

5.2 回路ゲインの測定

センサーからの信号経路にはソースフォロア (SF) や列読み出し用アンプ、チップ出力用アンプが存在し、これらの出力ゲインが 1 でない可能性がある (図 5.3)。そこで回路ゲインを評価するための測定を行った。

SF2 から output まで

まず、SF2 から output までの回路ゲインを測定する。そのためには CDS のリセット電圧 (VB_CDS_RST) を変化させながら、出力の変化を測定し、その変化率を求めれば良い。このとき、CDS のリセットスイッチ (RST_CDS_VRST) を常に ON にすることで、SF2 の直前の電位を V_CDS_RST に固定し、リーク電流など CDS より前段の影響を受けなくすることができる (図 5.3)。データは、ある入力電圧に対して全ピクセルを順番に読み出す動作を 1 000 フレーム行うことで取得した。AD 変換された出力 (PH: Pulse Height) には ADU (Analog Digital Unit) という単位を用いる。1 ADU は ADC の 1 チャンネル幅であり、4.2.1 節で述べたように、実効的には $248 \mu\text{V}$ に対応する。解析には各ブロックにおける全ピクセル、全フレームの平均値を使用する。

例として、常温 (25 度) の CZ に逆バイアス 20 V を印加した状態で測定した 44M のデータを図 5.4 に示す。出力電圧が入力電圧より高くなっているのは、式 2.30 に示されるように SF で一定のオフセット電圧が加わるからである。グラフを直線で fit し、その傾きからゲインを求めた。CZ、FZ の各ブロックごとに結果をまとめたものを表 5.1、5.2 に示す。温度依存性を見るため、常温と -50 度の 2 パターン試験を行った。さらに、バックゲート効果による影響を調べるため、複数の逆バイアスで測定を行っている。

結果、CZ と FZ で大きな差は無く、冷却してもほとんど回路ゲインが減少しないことが分かった。さらに、逆バイアスを高くしてもバックゲート効果による回路ゲイン減少はほとんどみられない。設計時のシミュレーションでは、SF 単体の回路ゲインは 0.94 となっており、測定結果とコンシステントである。このことから、列読み出しアンプとチップ出力用アンプのゲインはほぼ 1 であると考えられる。

SF1 を含めた回路全体ゲイン

上述の測定では SF1 のゲインは測定できていない。しかし、SF1 と SF2 は全く同じ構造であるから、そのゲインも同じと考えられる。列読み出しアンプとチップ出力用アンプのゲインは 1 と見積もられたから、測定した SF2 から output までのゲインを二乗することで、回路全体ゲインを求めることができる。たとえば、 -50 度における CZ の逆バイアス 100 V、44M で $(0.917)^2 = 0.840$ である。以後、回路全体のゲインは表 5.1、5.2 の 2 乗の値を用いる。

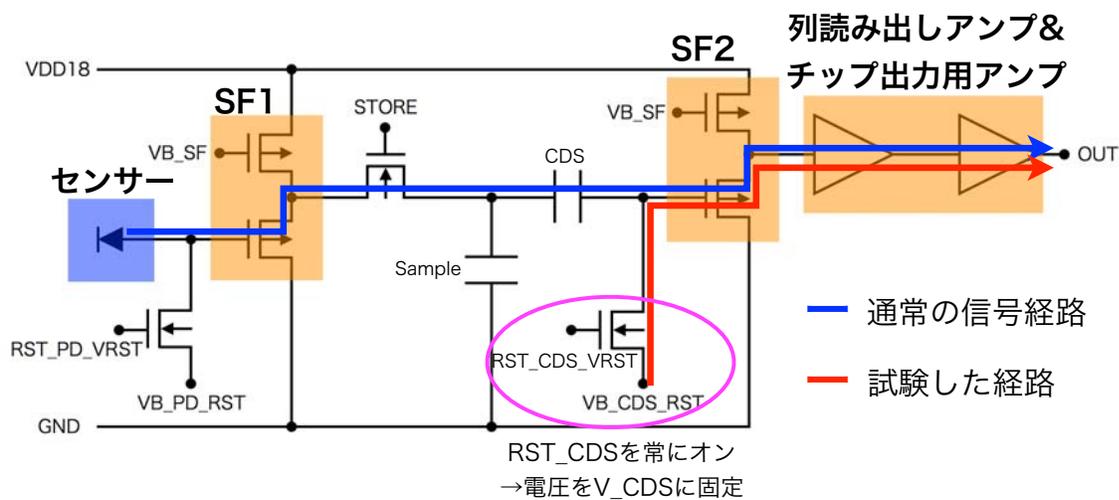


図 5.3: 回路ゲインの測定経路。必要な端子のみを記述しており、一部省略されている。

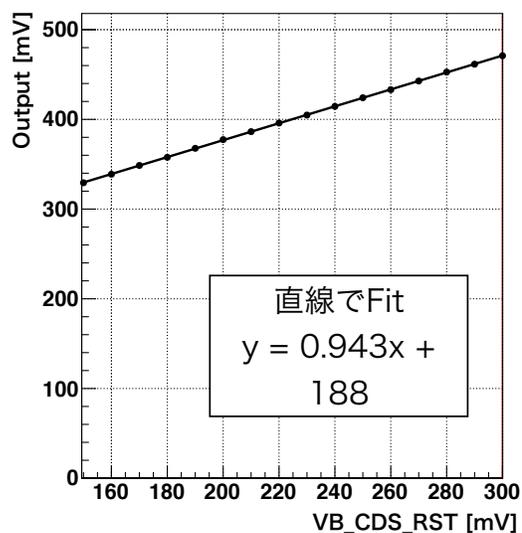


図 5.4: 逆バイアス 20V、44M における SF2 から output までの回路ゲイン測定結果。横軸は入力電圧、縦軸は出力電圧。出力は $1\text{ADU} = 248\mu\text{V}$ を使って電圧値に変換している。fit 結果の y は Output を、 x は VB_CDS_RST を表す。

表 5.1: CZ 基板における SF2 から output までの回路ゲイン。

	44M		44D		39M		39D	
	常温	-50 度						
20 V	0.943	0.919	0.944	0.919	0.942	0.937	0.942	0.936
50 V	0.944	0.918	0.944	0.918	0.942	0.935	0.942	0.934
100 V	0.944	0.917	0.945	0.918	0.940	0.929	0.940	0.928

表 5.2: FZ 基板における SF2 から output までの回路ゲイン。

	44M		44D		39M		39D	
	常温	-50 度						
10 V	0.935	0.862	0.934	0.862	0.937	0.881	0.937	0.881
20 V	0.936	0.903	0.935	0.902	0.939	0.928	0.938	0.928
30 V	0.936	0.916	0.935	0.916	0.937	0.941	0.937	0.941

5.3 ペDESTAL特性

5.3.1 常温でのペDESTAL測定

XRPIX1 は X 線が入射していないときでも、リセット電圧やリーク電流に起因して、つねに一定の出力がある。これをペDESTALと呼ぶ。このペDESTALの特性を調べるための試験を行った。

試験は真空槽内で完全に遮光し、X 線も照射しない状態で行う。データの取得は 4.1.6 節で述べたように、一定時間露光を行ったのち、1 ピクセルずつ順番に読み出し、全ピクセルの読み出しが終わった後にふたたび露光を始めるという方法をとる。DAQ の設定は表 5.3 のようにした。以後の試験では、特に断りがないかぎりこの設定を使う。素子は CZ を用い、常温 (25 度) で逆バイアスを 20 V かけて 5 万フレーム分のデータを取得した。

まずは各ピクセルにおける出力の全フレーム平均値を 2 次元マップにしたものを図 5.5

表 5.3: XRPIX1 の DAQ 設定。

積分時間	1.0 ms
1 ピクセルの読み出し時間	480 ns/pixel
センサー部のリセット電圧	0 mV
CDS のリセット電圧	200 mV
RST Hi_Time	1000 ns
CDS_RST Hi_Time	2000 ns

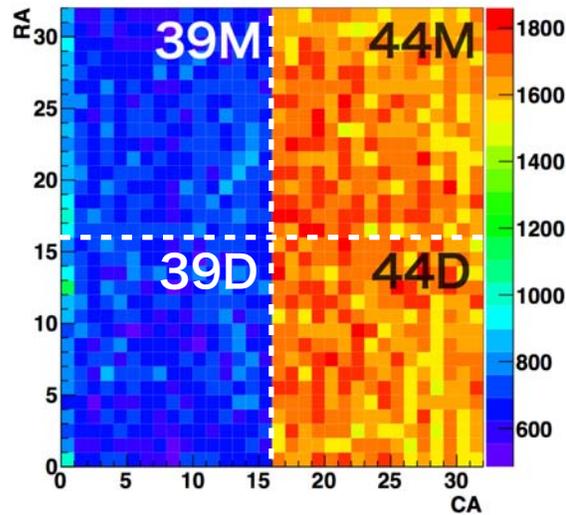


図 5.5: 常温での出力平均マップ。横軸と縦軸はそれぞれ column アドレスと row アドレスに対応し、カラーバーの単位は ADU。

に示す。44 シリーズと 39 シリーズで出力が違っており、これは SF のオフセットの違いによるものであると考えられる。

次に、44M 中の 1 ピクセル (CA=20、RA=20) に着目し、出力の時間変化 (ライトカーブ) とヒストグラムを表したものを図 5.6 に示す。ライトカーブの特性は、非常に早く変化する「ノイズ成分」と、ゆっくりと時間変化する「オフセット成分」に分けて考えることができる。出力が大きく上がっているフレームが二つ存在するが、これについては後で議論する。ヒストグラムに着目すると、ガウシアン状に広がって分布していることが分かる。この平均値がオフセット成分 (の時間平均) に、広がりがノイズ成分とオフセット成分の時間変化に対応すると考えられる。

最後に、44M の全ピクセルを使ったライトカーブとヒストグラムを図 5.7 に示す。ライトカーブは 1 フレームのピクセル平均値をとり、その時間変化をみたものである。したがって、ブロック全体の傾向を見ることができる。1 ピクセルのライトカーブと同様に、オフセット成分がゆっくりと上昇していくのが分かる。また、出力が大きく上がっているフレームはブロック全体で出力が上がっていることを意味し、これを bad frame と名付ける。bad frame は測定ごとに出る時間や数が変わり、割合は全体のフレーム数の 1% 以下である。このようなフレームが生じる理由は分かっていない。ヒストグラムを見ると、細かい山がいくつも重なって、全体にガウシアン状に分布している。細かい山は 1 ピクセルのヒストグラムに対応し、オフセット成分がピクセルごとに違うためにこのような分布を作ると考えられる。

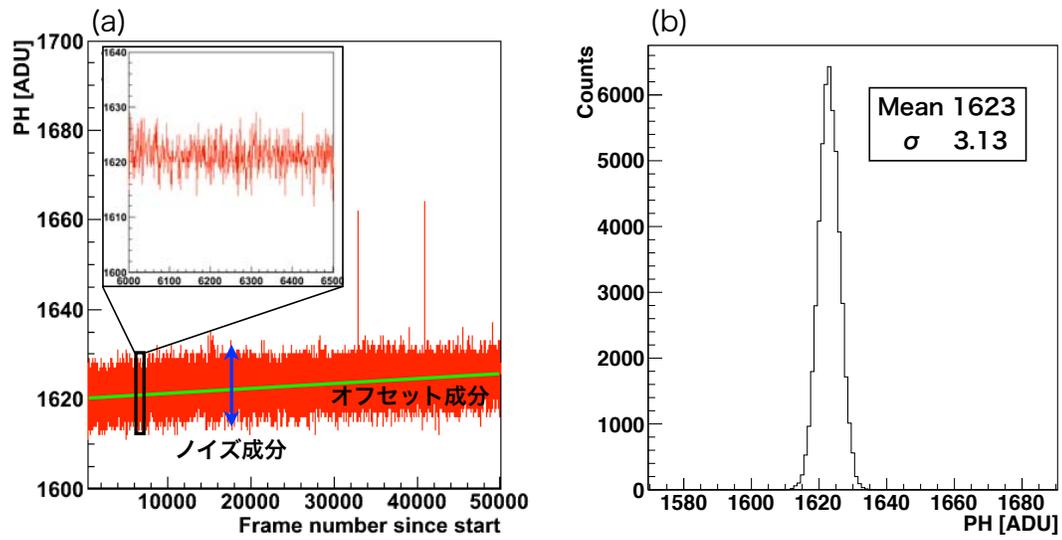


図 5.6: 1 ピクセル (CA=20, RA=20) のデータ。(a) ライトカーブ。緑線でオフセット成分を、青線でノイズ成分をあらわしている。また、6000-6500 フレームのデータを拡大して挿入している。(b) ヒストグラム。

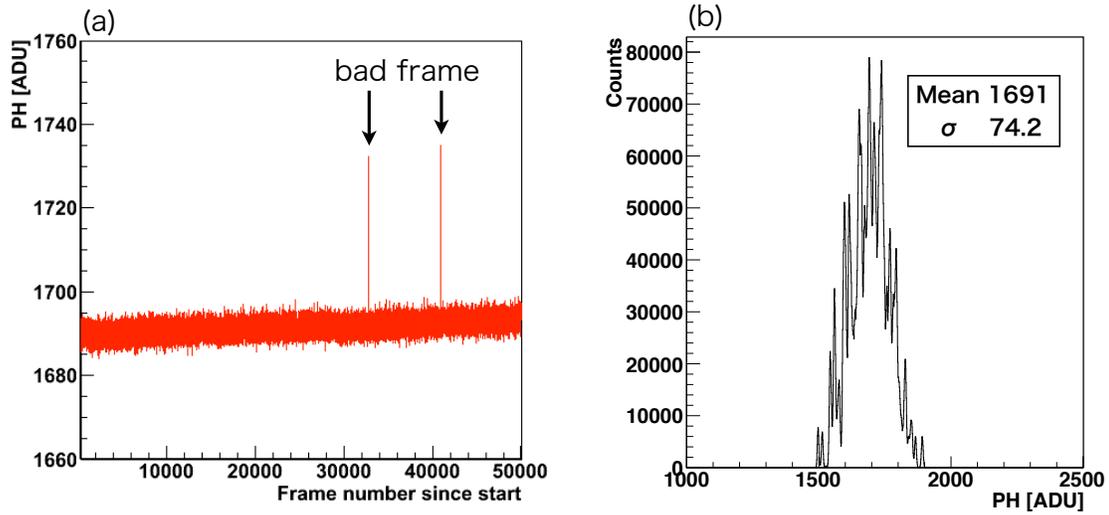


図 5.7: 44M の全ピクセルを使ったデータ。(a) 1 フレームごとにピクセル平均を計算してプロットしたライトカーブ。(b) ヒストグラム。

5.3.2 ピクセルごとのオフセット成分推定

前節の結果から、各ピクセルは固有のオフセット成分 $PH_{0ij}(f)$ (添字の i, j はそれぞれ Column、Raw のアドレスを、 f はフレームを表す) と、ノイズ成分 $\Delta PH_{ij}(f)$ ($\langle \Delta PH_{ij} \rangle_f = 0$) を持つことが分かった。すなわち、あるピクセルのあるフレームにおけるペDESTAL $PH_{ij}(f)$ は

$$PH_{ij}(f) = PH_{0ij}(f) + \Delta PH_{ij}(f) \quad (5.2)$$

と書ける。

もし、各ピクセル、各フレームの $PH_{0ij}(f)$ を算出できれば、それを $PH_{ij}(f)$ から引くことで、オフセット成分の時間変化とピクセル間でのオフセット成分のばらつきを補正することができる。本論文では、あるピクセルにおいて、着目するフレームの前後 101 フレーム (自分自身を含める) の出力平均をとることで早く変化するノイズ成分を打ち消し、 $PH_{0ij}(f)$ を推定した。すなわち、

$$PH_{0ij}(f) \simeq \frac{1}{101} \sum_{f'=f-50}^{f+50} PH_{ij}(f') \quad (5.3)$$

とする。ただし、bad frame のような明らかに出力が大きいデータは平均の計算に含めないようにする。

上で述べた計算方法で各 $PH_{0ij}(f)$ を求め、それを各ピクセル、各フレームの生出力から差し引いて作成した 44M のライトカーブとヒストグラムを図 5.8 に示す。ライトカーブを見ると、オフセット成分を引いているため、平均出力は 0 となり、時間変化も補正されていることが分かる。また、ヒストグラムも同様に平均が 0 となり、ピクセル間のオフセット成分のばらつきが補正されて綺麗なガウシアンとなっていることが分かる。これを以後、ゼロピークと呼ぶ。ゼロピークの幅は各ピクセルにおけるノイズ成分の平均値と考えられ、これを読み出しノイズと定義する。

5.3.3 bad frame

前節でオフセット成分の時間変化を補正したライトカーブを算出したので、続いて以下の方法で bad frame の除去を行う。まず、5.8a のようなオフセット成分を差し引いたライトカーブを作成し、フレーム間の平均値と標準偏差 (σ_{frm}) を算出する。そして、平均値から $3\sigma_{\text{frm}}$ 以上出力が離れているフレームを bad frame と判定し、解析でそのフレーム使用しないようにする。図 5.8a から bad frame を除去したライトカーブが図 5.9 である。

5.3.4 bad pixel

5.3.2 項で求めた読み出しノイズは、各ピクセルのノイズ成分の平均値である。したがって、ノイズが大きいピクセルが存在すると、全体の読み出しノイズも劣化してしまう。そ

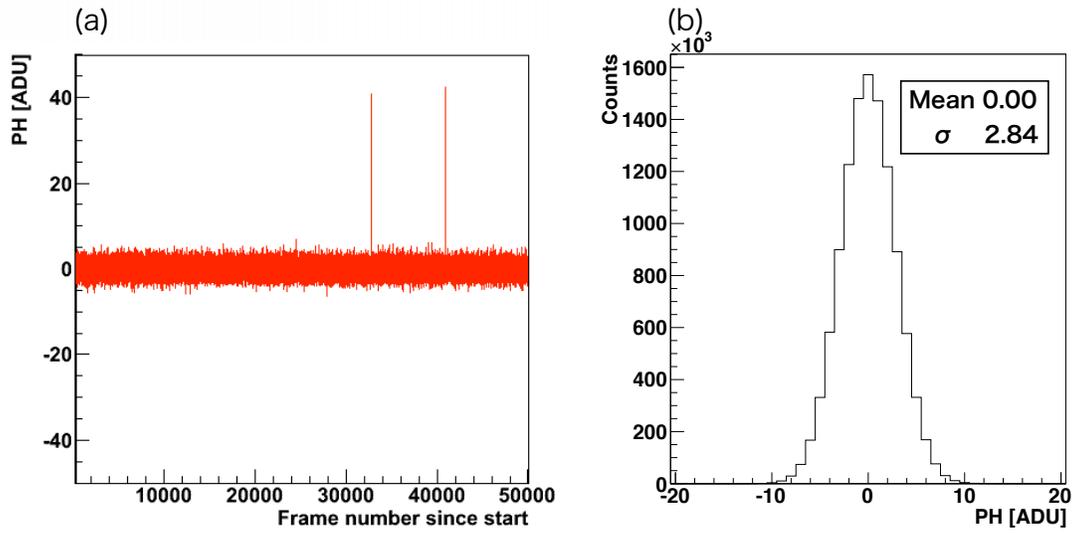


図 5.8: オフセット成分を引いた後の44Mのデータ。(a)1フレームごとにピクセル平均を計算してプロットしたライトカーブ。(b)ヒストグラム。

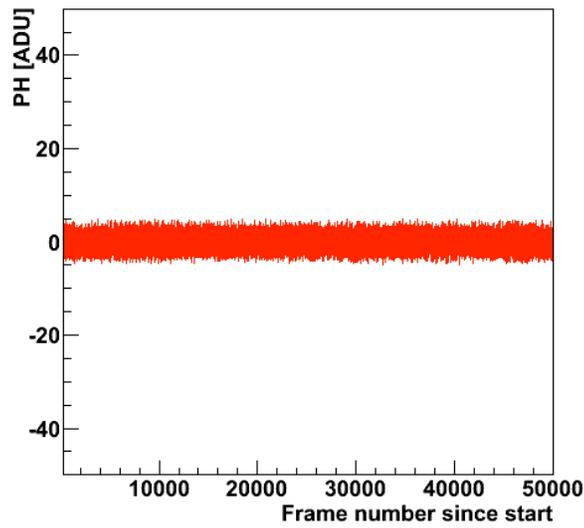


図 5.9: bad frame を除去したライトカーブ。

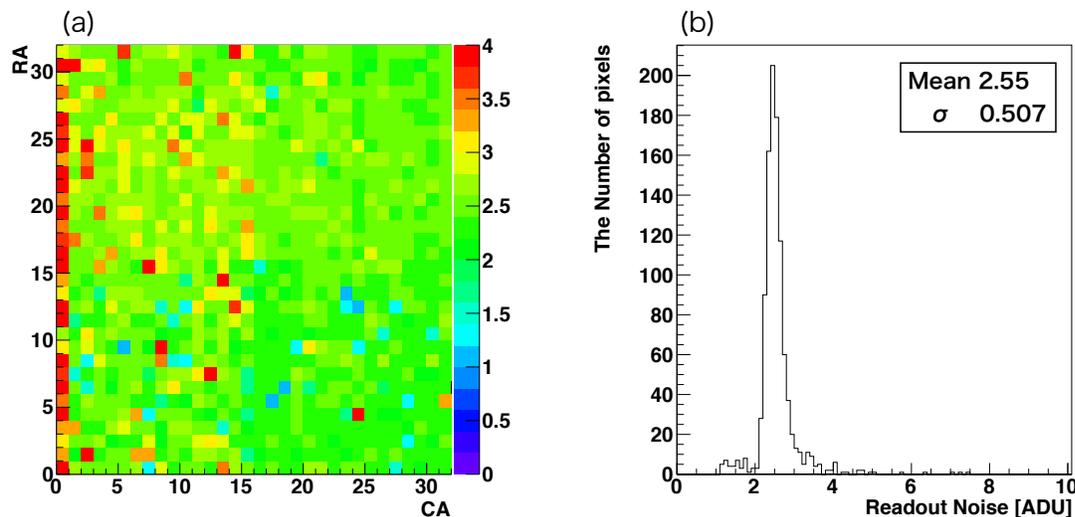


図 5.10: (a) ピクセルごとに読み出しノイズの大きさを示した 2 次元マップ、カラーバーの単位は ADU。(b) ある読み出しノイズの値を持つピクセル数を表したヒストグラム。

ここで各ピクセルで読み出しノイズがどの程度ばらついているかを調べる。

5.3.2 項で示した方法を用いて各ピクセルごとにペDESTALを引いたあとのヒストグラムを作成し、ゼロピークの広がりを計算した。その結果を表した 2 次元マップとヒストグラムを図 5.10 に示す。読み出しノイズが大きいピクセルがいくつか存在することが分かる。これを bad pixel と名付ける。特に一番左端のピクセルはほとんどが bad pixel である。これは、チップを機械的に切り出しているため、チップの端が荒れた構造になっていることが原因と考えられる。この影響を避けるため、チップの外周 1 ピクセル分は今後の解析に使用しないこととする。また、39 シリーズで bad pixel が多いことも分かる。

bad pixel の特性を見るため、そのようなピクセルひとつ、 $(CA, RA) = (7, 15)$ における出力のヒストグラムおよびライトカーブを図 5.11 に示す。ライトカーブが大きく変動しており、結果、2 つのガウシアンが重なったような形をしている。この理由は不明である。

図 5.10b に示したノイズヒストグラムの平均と標準偏差 (σ_{pix}) を算出し、平均値よりも $3\sigma_{\text{pix}}$ 以上ノイズが大きいピクセルを bad pixel と判定して、解析でそのピクセルを使用しないようにする。

5.3.5 冷却時のペDESTAL測定

前節までと同じ条件で、今度は -50 度にまで冷却してペDESTALの測定を行った。まず、各フレームごとに出力のピクセル平均をとったライトカーブを図 5.12 に示す。ペDESTALの時間変動がほぼ無くなっているのが分かり、この測定では bad frame も出ていない。次に、44M における生のヒストグラムを図 5.13a, b に示す。分布は常温とほぼ同じだが、平均値と標準偏差のどちらも下がっており、これはリーク電流が減少したことに起因

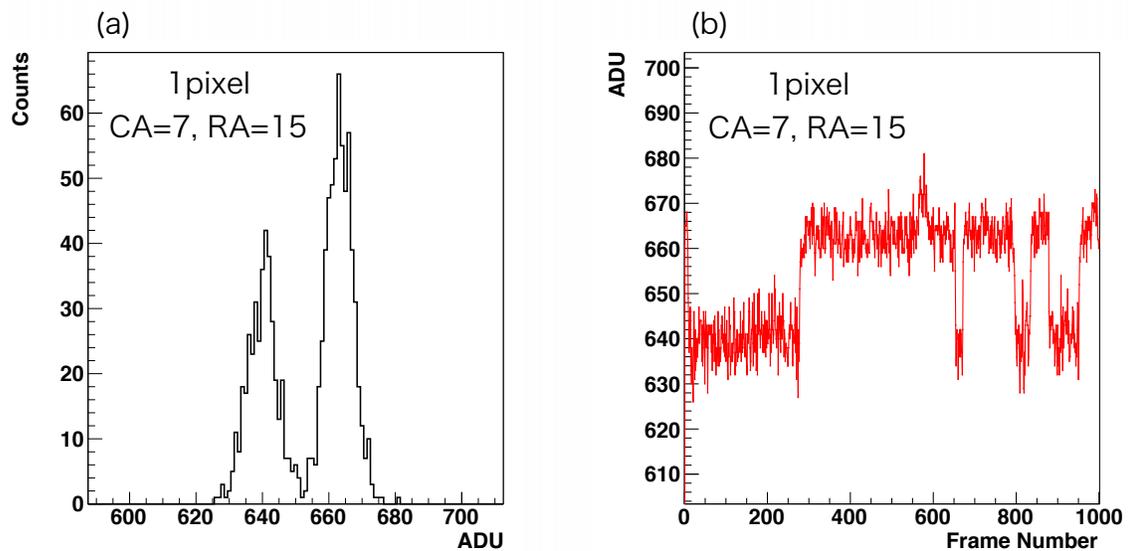


図 5.11: バッドピクセルの例: $(CA, RA) = (7, 15)$ の 1 ピクセルのみを解析した結果。(a) ヒストグラム、(b) ライトカーブ。

すると考えられる。そして、 $PH0_{ij}(f)$ の推定値を計算し、差し引いたヒストグラムを図 5.13c に示す。生のヒストグラムで示したように、ばらつきが少なくなっており、読み出しノイズが下がっていることが分かる。

全体のノイズがどう変化したかを調べるため、ノイズマップとノイズマップを作成した (図 5.14)。常温時と比べて、全体にノイズが下がり、bad pixel もほとんどなくなっているのが分かる。

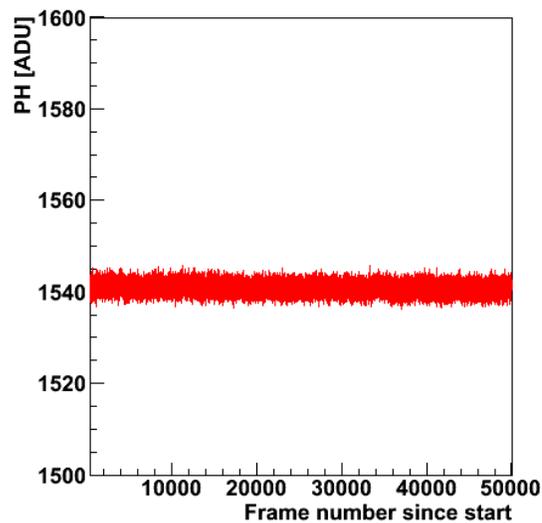


図 5.12: 冷却時の 44M における 1 フレームのピクセル平均出力の変動。

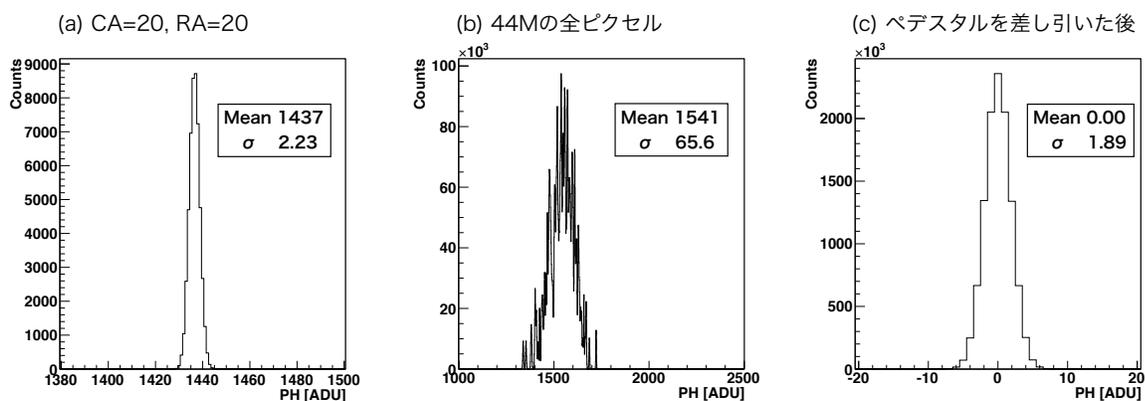


図 5.13: 冷却時の出力。(a) 1 ピクセル (CA=20、RA=20) の出力ヒストグラム、(b)44M のピクセルを全て足し合わせたヒストグラム。(c) オフセット成分を差し引いたあとの 44M のヒストグラム。

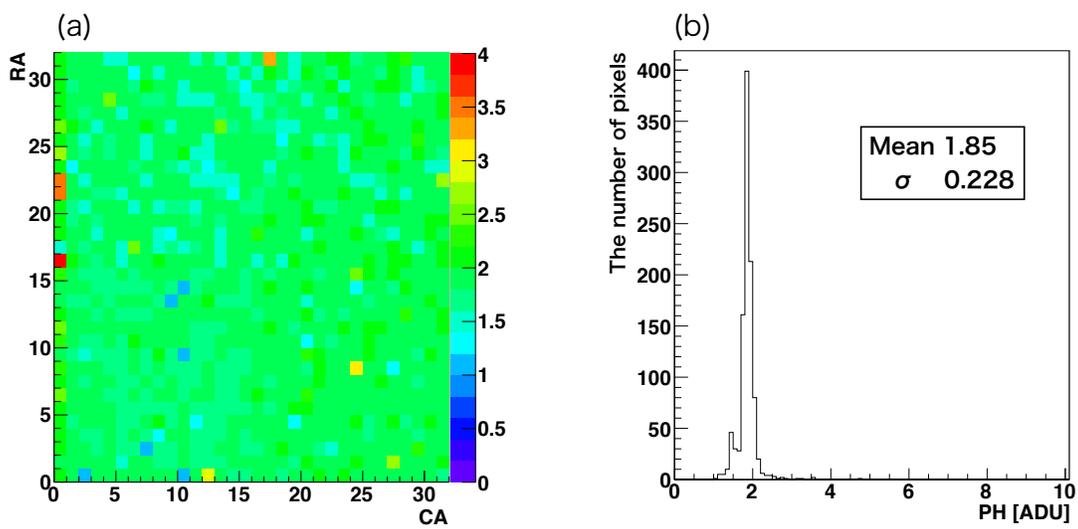


図 5.14: 冷却状態のときの、(a) ピクセルごとに読み出しノイズの大きさを示した 2 次元マップ、カラーバーの単位は ADU。(b) ある読み出しノイズの値を持つピクセル数を表したヒストグラム。

第6章 XRPIX1のX線照射試験

XRPIX1にX線を照射して実験を行い、素子の性能を測定した。その結果をこの章で述べる。

6.1 解析プロセス

第5章で行ったペDESTAL特性の研究をもとに、解析は以下の手順で行う。

(1) オフセット成分の推定

5.3.2項で行ったように、それぞれのフレームにおける各ピクセルの $PH0_{ij}(f)$ 推定値を算出する。すなわち、各ピクセルにおいて、解析したいフレームの前後101フレームのペDESTAL時間平均を計算し、その結果を推定値とする。この平均計算の過程で、X線信号が入射するなどして明らかに出力値が高いピクセルデータは計算に含めないこととする。

(2) オフセット成分の差し引き

それぞれのフレームにおける各ピクセルのペDESTALから、さきほど計算した $PH0_{ij}(f)$ を差し引く。これにより、オフセット成分のピクセル間ばらつき、および時間変動が補正される。

(3) bad frame の選定

5.3.3項で行ったように各フレームごとに出力平均を計算する。その値を使ってフレーム間の平均値と標準偏差(σ_{frm})を求める。平均値よりも $3\sigma_{frm}$ 以上出力が離れたフレームをbad frameと判定し、以後の解析ではそのフレームを使用しない。

(4) bad pixel の選定

5.3.4項で行ったように、各ピクセルごとに読み出しノイズを計算し、その平均値とばらつき(標準偏差: σ_{pix})を求める。平均値よりも $3\sigma_{pix}$ 以上ノイズが大きいピクセルをbad pixelと判定し、以後の解析ではそのピクセルを使用しない。

(5) 出力の作成

bad pixel、bad frameを除いた残りのデータでイメージやヒストグラムを作成する。

以上で述べた一連の流れを「プロセス」と呼ぶことにする。

CZ 逆バイアス=100V プロセス後

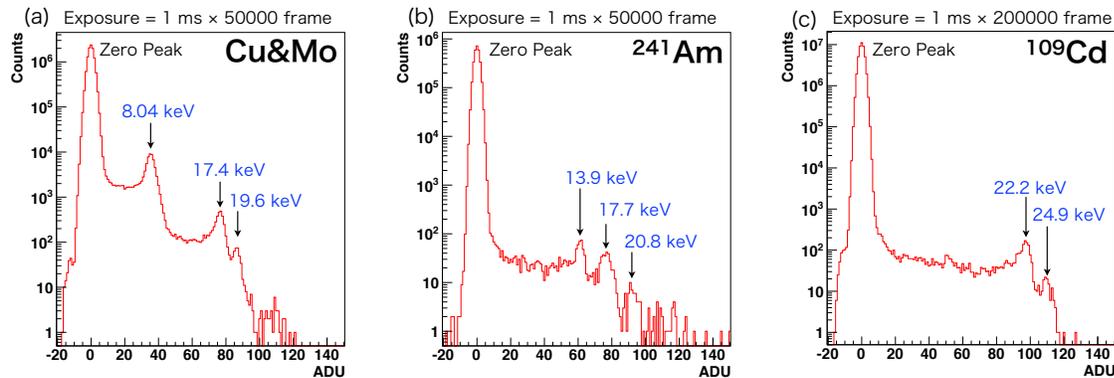


図 6.1: CZで取得したX線スペクトル。(a)ジェネレーター (CuとMo) を当てて50 s露光したとき、(b) ^{241}Am を当てて50 s露光したとき、(c) ^{109}Cd を当てて200 s露光したとき。

6.2 X線照射・ゲイン測定

6.2.1 ^{241}Am 、 ^{109}Cd とCu、Moの特性X線スペクトル

冷却状態(-50度)でGeneratorからのCuとMoの特性X線、ならびに ^{241}Am 、 ^{109}Cd からのX線を照射し、素子の出力を調べた。プロセスを行ったそれぞれのスペクトルを図6.1 (CZ)と図6.2 (FZ)に示す。逆バイアスはCZで100V、FZで20Vである。また、1msの露光を5万回(^{109}Cd は20万回)行っている。一番高い山は5.3.2項で述べたゼロピークであり、読み出しノイズに対応する。ゼロピークより右側にガウシアンのかたちをしたピークが見えており、それぞれの特性X線に対応していると考えられる。エネルギー較正は6.2.3項で行う。

6.2.2 マルチピクセルイベントとその補正

前項でX線の分光ができていることを確認したが、低エネルギー側にテールをひいているような構造が見られ、特にFZで顕著である。CCDのX線照射試験では、発生した電荷が複数のピクセルにまたがってしまうマルチピクセルイベント¹(図6.3)により、低エネルギー側にテールができることが分かっている。したがって、XRPIX1でもこのようなマルチピクセルイベントが発生していることが考えられる。空乏層の深い位置で1次電子雲が出来ると広がりも大きくなるため、空乏層が厚いFZでよりマルチピクセルイベントの割合が大きくなると考えられる。

そこで、このマルチピクセルイベントを評価するために、次のような解析を追加する(図6.4)。

¹チャージシェアリングと呼ばれることもある。

FZ 逆バイアス=20V プロセス後

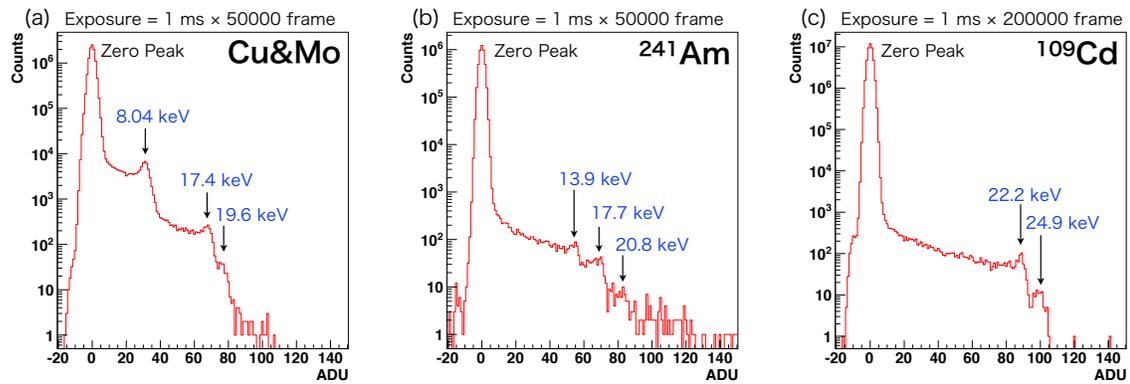
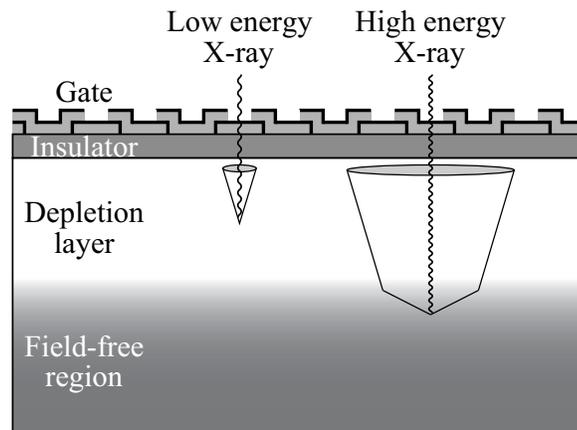


図 6.2: FZで取得した X線スペクトル。(a) ジェネレーター (Cu と Mo) を当てて 50 s 露光したとき、(b) ^{241}Am を当てて 50 s 露光したとき、(c) ^{109}Cd を当てて 200 s 露光したとき。



Front-illuminated CCD

図 6.3: CCD における 1 次電子雲の広がり [2]。

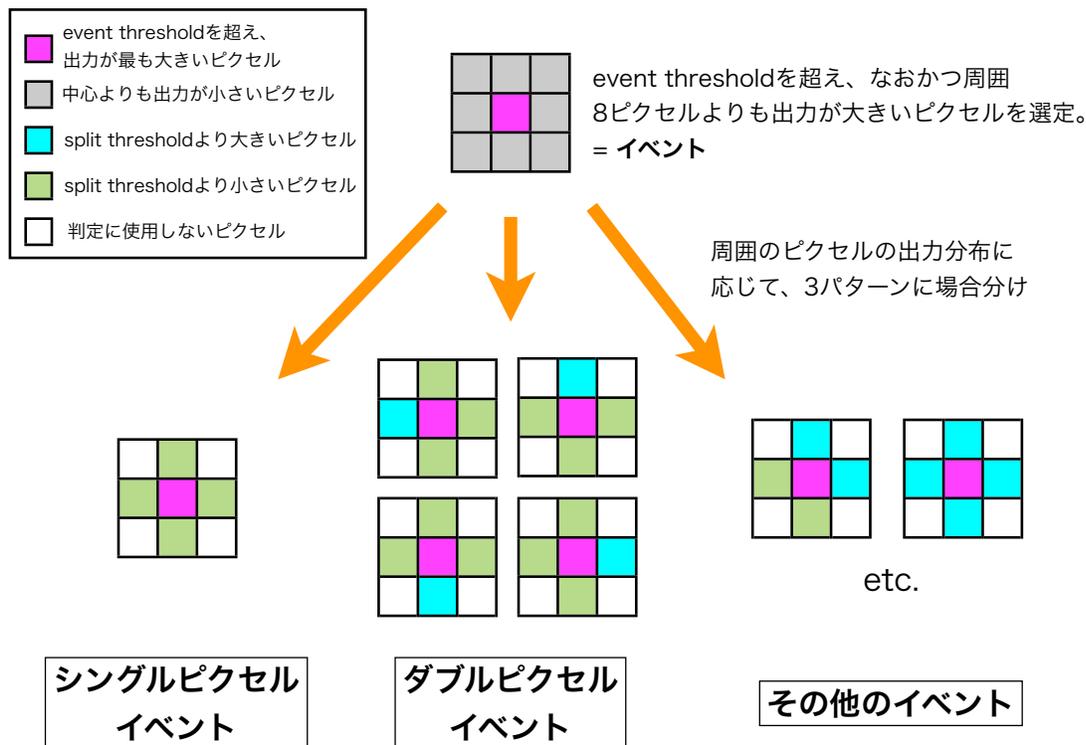


図 6.4: イベントセレクションの模式図。

(1) イベントの抽出

あるピクセルに着目する。そのピクセルの出力値があらかじめ設定したイベント閾値 (event threshold) よりも大きい、かつ隣り合った周囲 8 ピクセルの出力値よりも大きいとき、このようなピクセルを X 線による「イベント」と定義する。

(2) シングルピクセルイベントの判定

抽出したイベントに隣り合う上下左右のピクセルの出力値が全て、あらかじめ設定したスプリット閾値 (split threshold) よりも小さいとき、これを「シングルピクセルイベント」と定義する。シングルイベントは X 線によって入った電荷が Charge Sharing を起こさず、全て 1 つのピクセルに入ってきた出力に対応する。したがって、中心ピクセルの出力値のみを使う。

(3) ダブルピクセルイベントの判定

抽出したイベントに隣り合う上下左右のピクセルの出力値のうち、どれか 1 つのみがあらかじめ設定したスプリット閾値 (split threshold) よりも大きいとき、これを「ダブルピクセルイベント」と定義する。これは X 線によって入った電荷がを広がり、2 つのピクセルにまたがった場合に対応する。したがって、中心ピクセルの出力値に split threshold を超えたピクセルの出力値を足し上げた値を正しい出力値として使う。

表 6.1: ^{109}Cd を照射したときのカウントレート (単位は counts/pixel/frame)

	シングルピクセル	ダブルピクセル	その他	合計
CZ (100V)	5.43×10^{-5}	3.59×10^{-5}	0.491×10^{-5}	9.51×10^{-5}
FZ (20V)	2.30×10^{-5}	4.37×10^{-5}	5.68×10^{-5}	12.4×10^{-5}

(4) その他のイベント

シングルピクセルイベント、ダブルピクセルイベントのどちらにも判定されなかったイベントは「その他のイベント」と定義する。この中には周囲2つ以上のピクセルが split threshold を超えたときが含まれる。X線 CCD による結果の類推から3つ以上のピクセルにまたがるマルチピクセルイベントも存在しうするため、本来はこのようなイベントも判定し、データとして仕様すべきである。しかし今は読み出しノイズが大きく、3つ以上のピクセルを足し上げると分解能を非常に悪くしてしまうため、本研究では解析に含めないことにする。

以上で述べた一連の流れを「イベントセレクション」と呼ぶことにする。ここで、判定の可否は event/split threshold の取り方に大きく依存することに注意する必要がある。どちらもノイズの大きさを最小値が制限され、event threshold は取得したいエネルギーの最小値に、split threshold は分散した電荷をどこまで細かく拾うかに対応する。分散した電荷をもれなく拾うためには、split threshold をできるだけ小さくしたほうがよいが、読み出しノイズよりも十分に大きくなければ正確な評価ができない。本論文では、event threshold として 15 ADU を、split threshold として読み出しノイズの3倍の値を使った。

例として、図 6.1 と 6.2 のスペクトルに対してイベントセレクションを行ったものを図 6.5、図 6.6 にそれぞれ示す。赤がシングルイベント、青がダブルイベント、黒がその二つを足し合わせたものである。その他については図中に含めていない。CZ、FZ 共に、エネルギーが大きい X 線ほどマルチピクセルイベントの割合が大きくなっているのが分かる。また、その他のイベント数は CZ で高々5%なのに対し、FZ では最大で 45%の割合を占めており、FZ で3ピクセル以上に広がるイベントが多いことを表している。

^{109}Cd の測定において、シングルピクセルイベント、ダブルピクセルイベント、その他のイベントに対するカウントレートと、それらの合計をまとめたものを図 6.1 に示す。イベントを総計したカウントレートは FZ の方が CZ の 1.30 倍高く、感度が高いと言える。

6.2.3 ゲインの算出

前節のイベントセレクションにより得られたスペクトルをガウシアンでフィッティングし、その中心値を求めることで、エネルギー較正を行った。例として、44M で較正を行ったものを図 6.7 に示す。fit の傾きの単位は ADU/keV である。そして、 $1\text{ADU}=248\ \mu\text{V}$ であること、Si の平均電離エネルギーが $3.65\ \text{eV}/e^-$ であることより、X線が作った電子1

CZ 逆バイアス=100V イベントセレクション後

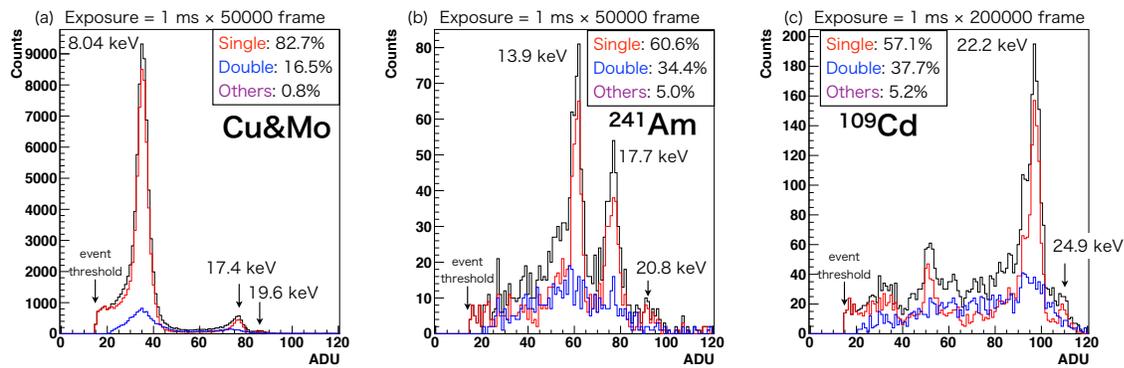


図 6.5: CZにおけるイベントセレクション後のスペクトル。赤がシングルピクセルイベントを、青がダブルピクセルイベントを、黒が二つを足し合わせたものを表す。(a)ジェネレーター (CuとMo)、(b) ^{241}Am 、(c) ^{109}Cd 。

FZ 逆バイアス=20V イベントセレクション後

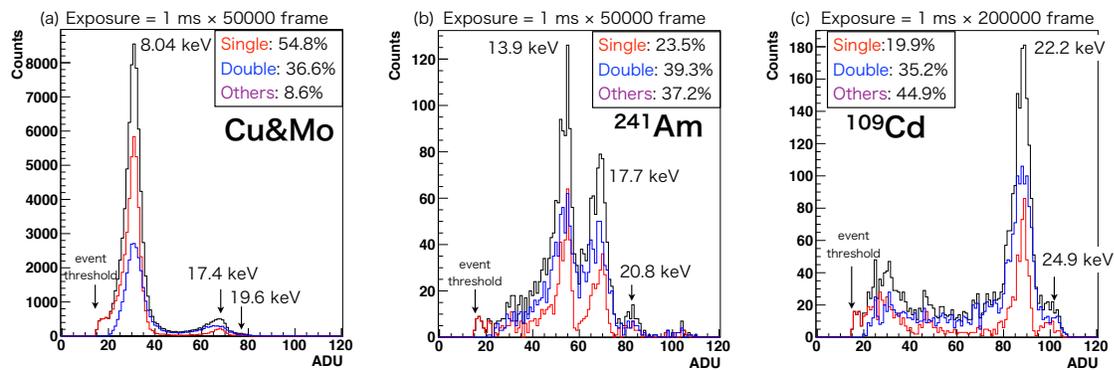


図 6.6: FZにおけるイベントセレクション後のスペクトル。赤がシングルピクセルイベントを、青がダブルピクセルイベントを、黒が二つを足し合わせたものを表す。(a)ジェネレーター (CuとMo)、(b) ^{241}Am 、(c) ^{109}Cd 。

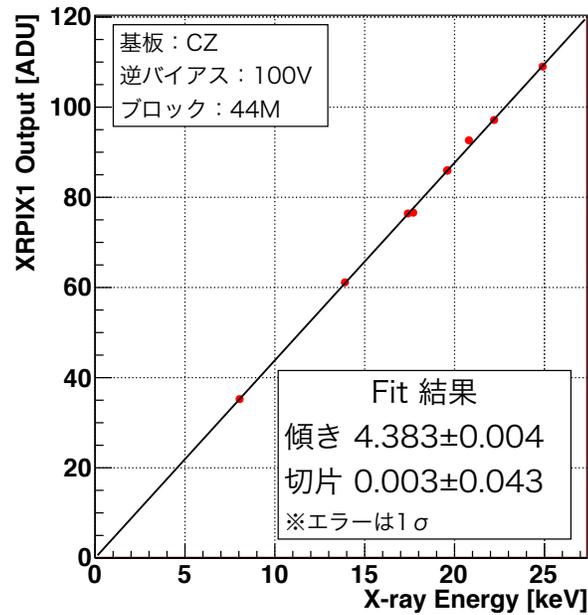


図 6.7: CZ、44M におけるゲインのキャリブレーション結果。

表 6.2: 全体ゲインと読み出しノイズ。

		44M	44D	39M	39D
CZ (100V)	ゲイン [$\mu\text{V}/e^-$]	3.97	3.68	4.09	3.73
	読み出しノイズ [e^-]	101	110	95.3	106
FZ (20V)	ゲイン [$\mu\text{V}/e^-$]	3.60	3.43	3.70	3.41
	読み出しノイズ [e^-]	103	110	95.1	104

個が最終的に何 μV の電圧に変換されるか (素子全体ゲイン: $\mu\text{V}/e^-$) を計算することができる。具体的には以下の式で表される。

$$(\text{素子全体ゲイン}) = (\text{fit の傾き}) \times 248 \div \frac{1000}{3.65} [\mu\text{V}/e^-] \quad (6.1)$$

ブロックごとに計算した素子全体ゲインを表 6.2 に示す。また、 ^{109}Cd のスペクトルを取得した際のゼロピークをガウシアンで fit することで読み出しノイズを求め、素子全体ゲインを用いて電子換算したものも併せて示している。

6.2.4 ピクセル間ゲイン差の測定

前節では各ブロックで平均化されたゲインを求めたが、各ピクセル毎に読み出し回路が備わっているため、実際にはピクセル間でゲインがばらついている可能性がある。それを調べるため、Generator を用いて X 線を $1 \text{ ms} \times 40 \text{ 万フレーム}$ 照射し、各ピクセルごとに

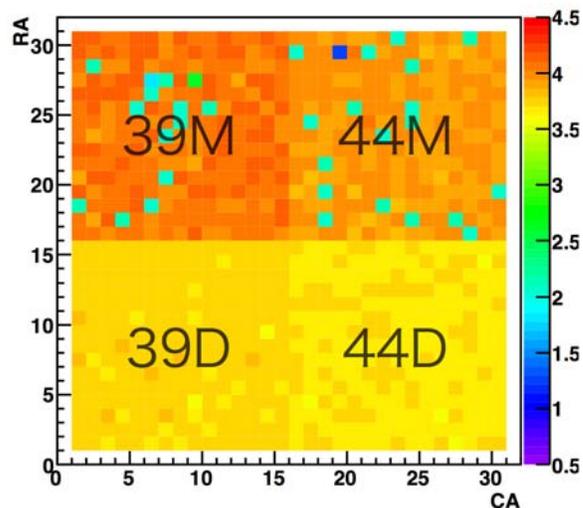


図 6.8: ゲインマップ。

ゲインを算出した。前節と異なり、1ピクセルごとの解析ではCuの特性X線でしか十分な統計が得られないため、Cuの輝線中心値と原点(オフセット成分を差し引いているため、X線信号が0のとき出力も0)を用いてゲインの算出を行っている。また、イベントセレクションはせずに、プロセスのみ行ったスペクトルに対してフィッティングを行っている。以上のようにしてCZで試験を行い2次元マップとして表したものを図6.8に、各ブロックごとに、あるゲインを持つピクセル数をヒストグラムにしたものを図6.9に示す。

図6.8を見ると、Mシリーズでゲインが約半分となっているピクセルがいくつか存在する。このようなピクセルを一つ取り出してスペクトルとライトカーブを描いたものを図6.10に示す。スペクトルには二つの輝線構造が見受けられ、低いエネルギーの輝線をフィットしたために、ゲインを小さく算出してしまったと考えられる。また、ライトカーブを見ると途中でペDESTAL出力が大きくなる時間があり、その時間にゲインが下がっている傾向が見られる。そして、このようなピクセルは試験のたびに場所や数が変わり、無作為に表れる。

問題の特定のために、同じ条件でX線照射を行わずにペDESTALを40万フレーム取得したところ、いくつかのピクセルで同様にペDESTAL出力が途中で大きくなる現象が見られた。したがって、X線照射に起因する問題はなく、長時間露光する際に起こる、素子の特性と考えられる。しかし、ペDESTALが大きくなるとゲインが下がる理由についてはまだ不明である。

図6.9は各ブロックで最も大きいゲイン分布の山の周辺をみたものである。したがって、Mシリーズで見られるゲインが小さいピクセルは含まれていない。ヒストグラムの平均値を調べると、6.2.3で算出したゲインとコンシステントである。またばらつき(標準偏差)はDシリーズの方が小さく、1%以下と非常に均一であることがわかる。

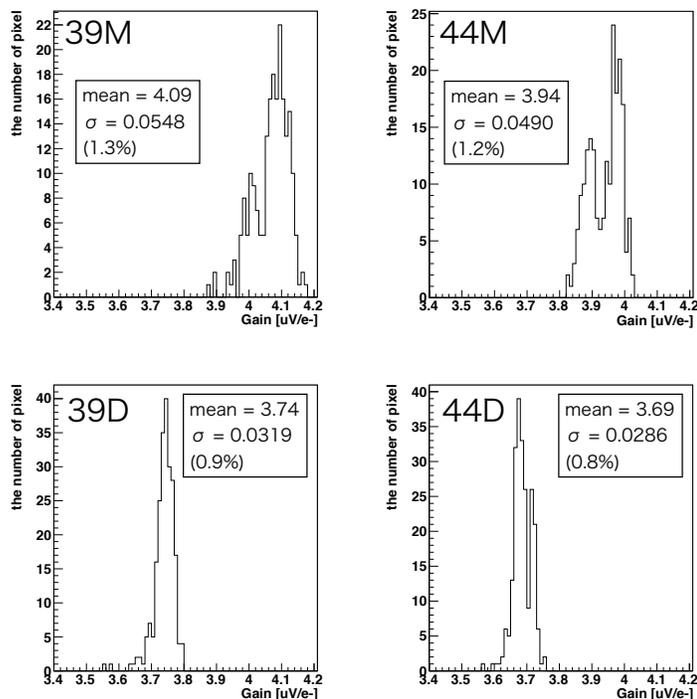


図 6.9: 各ブロックごとのゲインヒストグラム。

表 6.3: シングルピクセルイベントにおける各輝線のエネルギー分解能 (FWHM)

	8.04 keV (Cu-Kα)	13.9 keV (²⁴¹ Am)	22.2 keV (¹⁰⁹ Cd)
CZ (100V)	1.23 keV (15.3%)	1.08 keV (7.77%)	1.07 keV (4.81%)
FZ (20V)	1.33 keV (16.5%)	1.22 keV (8.81%)	1.24 keV (5.59%)

6.2.5 エネルギー分解能

図 6.5 におけるシングルピクセルイベントのみをガウシアンでフィッティングし、各エネルギーにおける分解能を算出した。その結果を表 6.3 に示す。CZ では 8.04 keV で 15.3%、13.9 keV で 7.77%、1.07 keV で 4.81%。FZ では 8.04 keV で 16.5%、13.9 keV で 8.81%、1.07 keV で 5.59% を達成し、INTPIX の結果 (4.2 keV FWHM @8 keV [12]) から、約 3.4 倍向上した。

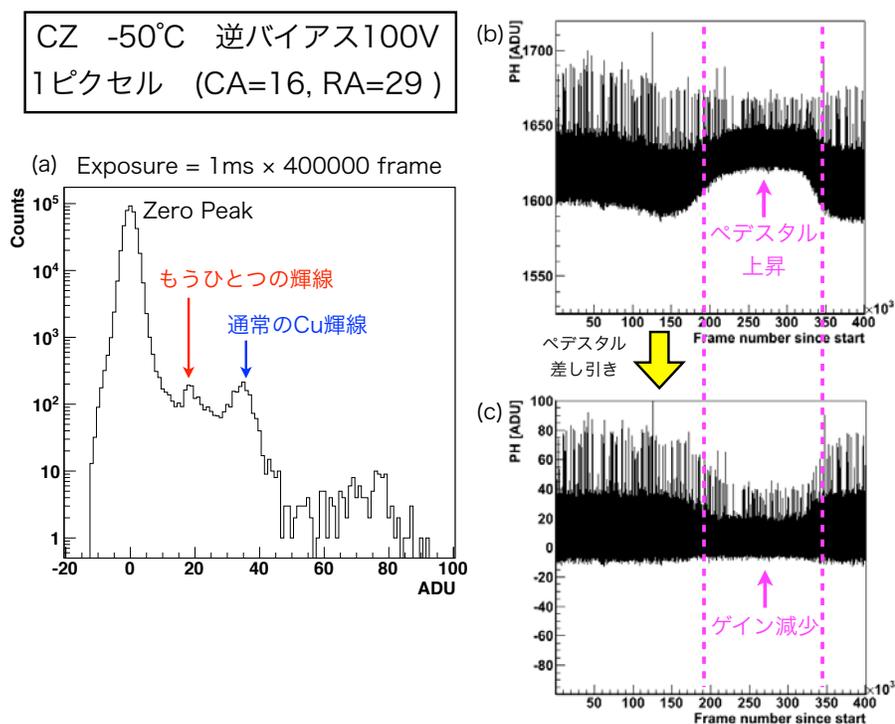


図 6.10: ゲインが低いピクセルのスペクトルとライトカーブ。(a) ペダスタルを引いたあとのスペクトル、(b) 生出力のライトカーブ、(c) オフセットを引いて、ペダスタルの時間変化を補正したライトカーブ。

表 6.4: センサー部容量。

	44M	44D	39M	39D
CZ (100V)	33.9	36.6	33.7	36.9
FZ (20V)	37.3	39.1	38.3	41.6

6.3 センサー部容量の算出

6.2.3 項で求めた素子全体ゲイン G [$\mu\text{V}/e^-$] から、センサー部の容量 C_{sen} を計算することができる。回路のゲインを A_{cir} 、電荷素量を e とすれば、

$$C_{\text{sen}} = \left(\frac{G}{eA_{\text{cir}}} \right)^{-1} \quad (6.2)$$

の関係式が成り立つ。例えば -50 度まで冷やした CZ において、逆バイアス 100V のとき 44M の素子全体ゲインは $3.97 \mu\text{V}/e^-$ 、回路ゲインは 0.840 であるから、センサー部容量は

$$C_{\text{sen}} = \left(\frac{3.97 \mu\text{V}/e^- \times 10^{-6}}{1.6 \times 10^{-19} \text{ C} \times 0.840} \right)^{-1} \times 10^{15} = 33.9 \text{ fF} \quad (6.3)$$

と計算できる。同様に各ブロックについて計算した結果を表 6.4 に示す。CZ は -50 度で逆バイアス 100V、FZ は -50 度で逆バイアス 20V である。

D シリーズの方がわずかに容量が大きくなっているが、これは配線の違いから寄生容量が若干違うことに起因していると考えられる。また、空乏層が厚くなる分、FZ の方が容量が小さくなることが予想されるが、測定結果では FZ の方が高くなっている。この原因はまだはっきりしていない。

センサー容量の逆バイアス依存性を見るために、44M において、逆バイアスに対するセンサー部容量をプロットしたものを図 6.11 に示す。またシミュレーションによる寄生容量の値も同時に記載している。シミュレーションで考慮したのは、BPW-NSUB 間、BPW-BPW 間(隣合う BPW 間)、配線、MOSFET の寄生容量である。このうち、BPW-NSUB 間のみが逆バイアス依存性を持つ。実測値とシミュレーションの合計値と比較すると、その値と傾向がよく一致している。このことから、容量の 2/3 以上は BPW の影響であることが分かる。

6.4 空乏層厚の測定

6.4.1 測定方法

空乏層厚を測るもっとも単純な方法は、あらかじめ絶対強度が分かっている X 線を素子に照射し、その検出された割合を見るやり方である。X 線源の絶対強度は、例えば、あら

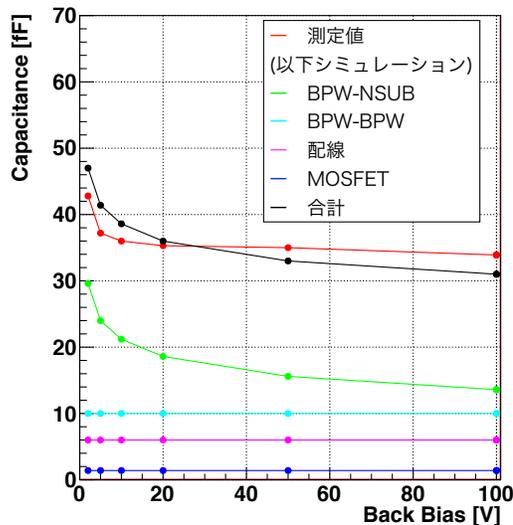


図 6.11: センサー部容量の逆バイアス依存性。

かじめ検出効率が分かっている市販の CdTe 検出器を用いて測定すればよい。しかし、この方法を用いる場合、CdTe 検出器の受光面積と XRPIX1 の受光面積を規格化する必要があり、X 線源からの距離を一致させる必要があることなどから不定性が大きいため、別の方法を用いた。

まず、X 線発生装置を用いて Cu-K α と Mo-K α の 2 色特性 X 線を作り、それを常温、大気中においた CdTe 検出器で測定して、Cu に対する Mo の強度比 (Mo/Cu) を測定する。これを A とする。X 線発生装置で作った 2 つの特性 X 線の絶対強度比は A を検出効率で補正すれば求まる。CdTe の検出効率数は、Cu で 0.95、Mo で 1.00 である²。また、発生装置から検出器までの距離は 5cm あり、大気による吸収を考慮すると、透過率は Cu で 0.946、Mo で 0.994 である。以上より、絶対強度比は

$$A \times \frac{0.95 \times 0.946}{1.00 \times 0.994} = 0.951 \times A \quad (6.4)$$

となる。次に、おなじ X 線を今度は真空冷却状態の XRPIX1 で測定し、同様に強度比を測定する。これを B とする。XRPIX1 の量子効率是不明なので、Cu、Mo の量子効率をそれぞれ、 Q_{Cu} 、 Q_{Mo} とおく。また、SOI 層の回路部における吸収も考慮する必要がある。メタル (主に Al) が $1.875 \mu\text{m}$ 、絶縁層 (主に SiO₂) が $5.725 \mu\text{m}$ 存在するので、Cu、Mo の透過率はそれぞれ、0.935、0.993 となる。大気による吸収は、真空 ($\sim 10^{-6}$ torr) にしているため、Cu、Mo 共に透過率はほぼ 1 である。したがって、絶対強度比は

$$B \times \frac{Q_{\text{Mo}} \times 0.935}{Q_{\text{Cu}} \times 0.993} = 0.941 \times B \times \frac{Q_{\text{Mo}}}{Q_{\text{Cu}}} \quad (6.5)$$

²エネルギーの低い Cu の方が検出効率が低いのは、CdTe 検出器の入射窓に Be 膜が張られており、低エネルギー X 線は吸収を受けるためである。

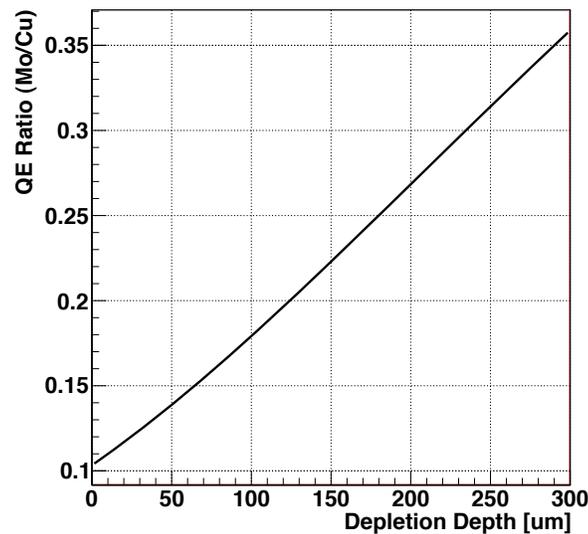


図 6.12: 量子効率の比と空乏層厚の関係。

となる。これらより、以下の関係式が成り立つ。

$$0.951 \times A = 0.941 \times B \times \frac{Q_{\text{Mo}}}{Q_{\text{Cu}}} \quad (6.6)$$

$$\therefore \frac{Q_{\text{Mo}}}{Q_{\text{Cu}}} = 1.01 \times \frac{A}{B} \quad (6.7)$$

この式より、 A と B を測定すれば、XRPIX1における量子効率の比を求められるのが分かる。一方、空乏層厚に対する量子効率の値は反応断面積³から計算で求めることができる。Cu-K α (8.04 keV)とMo-K α (17.4 keV)に対する空乏層厚み D [μm]のSiの量子効率は

$$\text{Cu} - \text{K}\alpha : Q_{\text{Cu}} = 1 - \exp\left(-\frac{D}{71.05}\right) \quad (6.8)$$

$$\text{Mo} - \text{K}\alpha : Q_{\text{Mo}} = 1 - \exp\left(-\frac{D}{687.7}\right) \quad (6.9)$$

と書ける。この式を用いて、空乏層厚に対する量子効率の比 $Q_{\text{Mo}}/Q_{\text{Cu}}$ をプロットしたものを図 6.12 に示す。このグラフより、量子効率の比から空乏層厚を求めることができる。

6.4.2 空乏層の逆バイアス依存性

前項の測定方法を用いて、空乏層厚の測定を行った。まず、CdTe 検出器を用いてジェネレーターからのスペクトルを取得し (図 4.17)、Cu と Mo の K α 輝線をガウシアンで fit し

³ここでは NIST X-Ray Form Factor, Attenuation, and Scattering Tabulation (<http://www.nist.gov/pml/data/ffast/index.cfm>) を参照した。

て輝線強度比を算出する。このとき、XRPIX1 のダブルピクセルイベントでは $K\beta$ 輝線を分離できないことを考慮して、強度の計算に $K\beta$ のカウント数も含めた。結果、 $A = 0.445$ であった。続いて、XRPIX1 でも同様に輝線強度比を算出した。逆バイアスを変化させながら測定し、シングルピクセルイベントとダブルピクセルイベントを足し合わせたスペクトルに対しフィッティングを行った結果を表 6.5 に示す。以上の結果より、式 6.7、6.8、6.9 を使って算出した空乏層厚を逆バイアス値に対してプロットしたものを図 6.13 に示す。図中の赤線は比抵抗が一定 (CZ で $700 \Omega\cdot\text{cm}$ 、FZ で $10 \text{ k}\Omega\cdot\text{cm}$) として、式から算出した理論値を示している。

CZ について考察する。100 V で空乏層厚は $140 \mu\text{m}$ に達した。測定値は赤の理論値と比べておおよその傾向は合っているが、逆バイアスが低い側ではデータが高く、逆バイアスが高い側ではデータが低い。この理由の一つとして、比抵抗が深さ方向に対して一定でない可能性が挙げられる。すなわち、空乏層が薄い側で比抵抗が大きく、厚い側で比抵抗が小さいと考えられる。そこで、定量的に評価するために比抵抗を厚みの一次関数でモデル化してフィッティングを行ったものが黒線である。フィット結果は $\rho = -5.53D + 1417$ となり、浅い位置では比抵抗が 2 倍ほど大きく、 $130 \mu\text{m}$ で $700 \Omega\cdot\text{cm}$ に一致するという結果を得た。この結果は今後製造メーカーと議論していく予定である。

FZ について考察すると、測定値が赤の理論値よりも大きく下回っている。一方、一宮亮氏 (KEK) が逆バイアスに対するセンサー部の容量の変化を直接測定した結果では、10 V で $\sim 140 \mu\text{m}$ 、20 V で $\sim 200 \mu\text{m}$ 、30 V で $\sim 240 \mu\text{m}$ に達していることが報告されており、我々の結果と矛盾する。X 線照射による測定では、マルチピクセルイベントにより Mo の輝線が 3 ピクセル以上に広がってしまい、現状の解析では強度比を小さく見積もっている可能性が考えられる。今後ノイズを下げて 3 ピクセル以上に広がるマルチピクセルイベントを解析に含めることが出来れば、より正確な値を測定できると考えている。

表 6.5: XRPIX1 における輝線強度比 (Mo/Cu) の測定結果。

	CZ						FZ					
	5V	10V	20V	50V	80V	100V	5V	10V	15V	20V	25V	30V
Cu* ($\times 10^4$)	5.09	6.38	7.92	9.44	10.3	10.8	8.22	9.63	10.5	11.2	12.1	13.5
Mo* ($\times 10^3$)	3.45	4.53	6.16	8.11	10.1	11.0	6.99	8.02	8.96	11.0	13.3	16.3
B ($\times 10^{-2}$)	6.78	7.10	7.78	8.60	9.81	10.2	8.51	8.33	8.56	9.74	11.0	12.1

* 単位は Counts。積分時間は 1 ms で、20 万フレーム取得している。

6.5 リーク電流の測定

5.1 節で見たように、センサー部には温度と逆バイアスに依存したリーク電流が流れており、それが露光時間中に積分されるため、ペDESTAL に影響を及ぼす。すなわち、リー

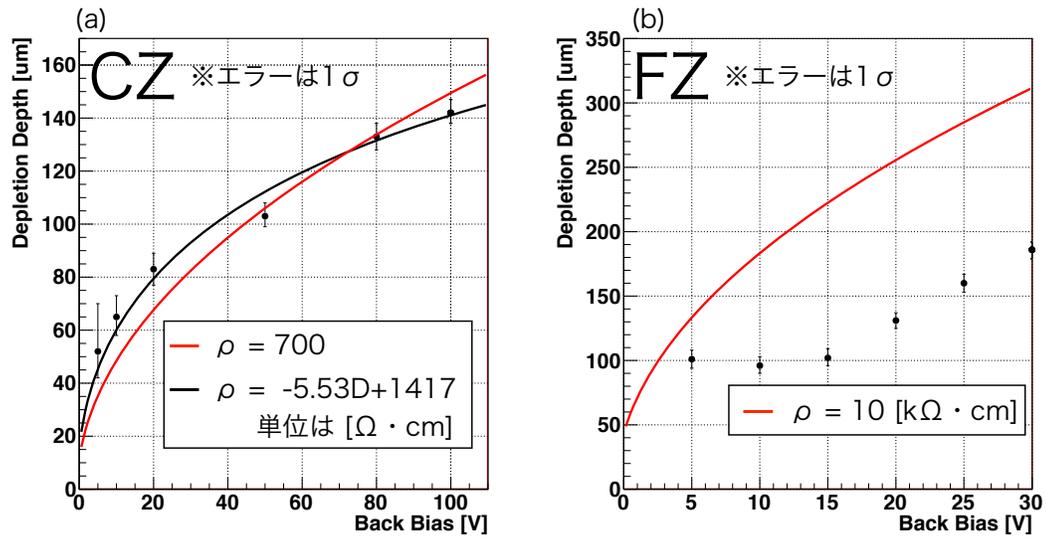


図 6.13: 空乏層厚の逆バイアス依存性。(a)CZ における測定結果、(b)FZ における測定結果。

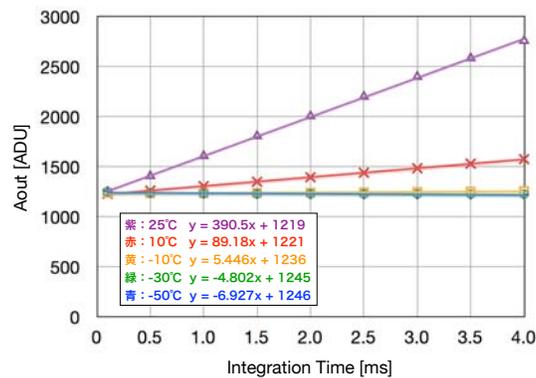


図 6.14: 逆バイアス 20 V、44M における出力電圧の積分時間依存性。

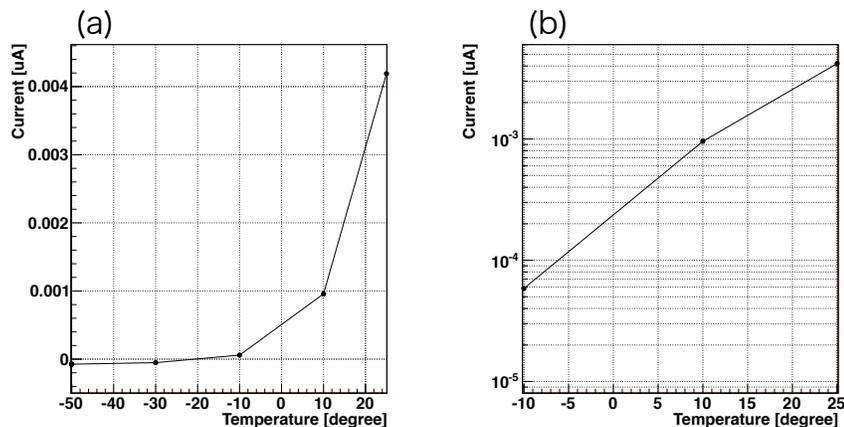


図 6.15: リーク電流量の温度依存性。(a) 縦軸リニアスケール。(b) 縦軸ログスケールで、 -10 度から 25 度までをプロット。

ク電流の揺らぎが読み出しノイズを大きくする原因となる。リーク電流が大きいほど揺らぎも大きくなり、読み出しノイズが増えてしまうと考えられる。そこで、このリーク電流量を定量的に評価するための試験を行った。

素子から一定のリーク電流が流れているとすると、出力電圧と積分時間は比例関係にあり、その傾きがリーク電流量に対応していると考えられる。そこで積分時間を変化させながら出力電圧の測定を行った。例として、逆バイアスを 20V かけた状態で 44M について測定したグラフを図 6.15 に示す。温度と逆バイアスが高いほど、リーク電流量が大きいことが分かる。また、 -30 度以下で傾きがほぼ 0 になることも分かる。グラフを直線で fit し、リーク電流量を求めたところ、 25 度で 391 ADU/ms/pixel 、 -50 度で $-6.93 \text{ ADU/ms/pixel}$ であった。低温で傾きが負となる結果は再現性があり、常温時とは逆方向のリーク電流が素子の中に存在することを示唆する。

6.2 節と同じ方法で常温、 20V での素子全体ゲインを求めると、 $3.79 \mu\text{V}/e^-$ であった。この値を使って上で述べたリーク電流を電子換算すると、 $2.55 \times 10^4 e^-/\text{ms/pixel}$ となる。よって、その揺らぎを平方根で評価すると、 $160 e^-/\text{ms/pixel}$ となる。

1 ピクセルあたりのリーク電流量が求まったので、全ピクセルで積分したときのリーク電流の求める。ピクセル数は 1024 、 1C あたりの電荷量は 6.24×10^{18} 個であるから、 25 度におけるアンペアに換算した電流量は

$$\frac{2.55 \times 10^4 \times 10^3 \times 1024}{6.24 \times 10^{18}} = 4.18 \times 10^{-9} [\text{A}] \quad (6.10)$$

と書ける。これを各温度に対し計算しプロットしたものを図 6.15 に示す。5.1 節で測定した I-V プロットと比較すると、 25 度において I-V プロットの方が $\sim 7 \times 10^{-3} \mu\text{A}$ ほど大きい。この節での測定はピクセルからのリーク電流に対応しているから、その差分はチップのエッジ部分を通る電流に対応すると考えられる。

6.6 読み出しノイズ低減のための考察

この節の試験はCZを用い、逆バイアスを20Vにして行う。試験に先立ち、6.2節の方法を用いて44Mの素子全体ゲインを求めておいた。結果、常温で $3.79 [\mu\text{V}/e^-]$ 、-50度で $3.82 [\mu\text{V}/e^-]$ である。さらに、6.3節と同じようにセンサー部容量を求めると常温で39.6 fFであった。

6.6.1 回路部のノイズ切り分け

今後、読み出しノイズを改善していくためには、回路内のどの部分がどれくらいノイズに寄与しているかを切り分けることが必須である。そのための試験を行った。

XRPIX1素子中の回路には入力電圧を与えることのできる端子がいくつか存在する。この試験で用いた入力端子と経路を図6.16に示す。A,B,C,Dの各端子からそれぞれ、センサーからの信号、200 mV、800 mV、800 mVの電圧を入力している。そして出力を通常時と同じようにDAQし、プロセスを行ってゼロピークの幅からノイズを算出する。このとき、回路内の動作を工夫してデータを取得する必要がある。試験した動作環境を表6.6にまとめた。全部で7種類のデータを取得している。これらのノイズを個々に算出し、その差分をとることでノイズの切り分けを行った。具体的な方法と結果を以下に述べる。

センサー部のkT/Cノイズ

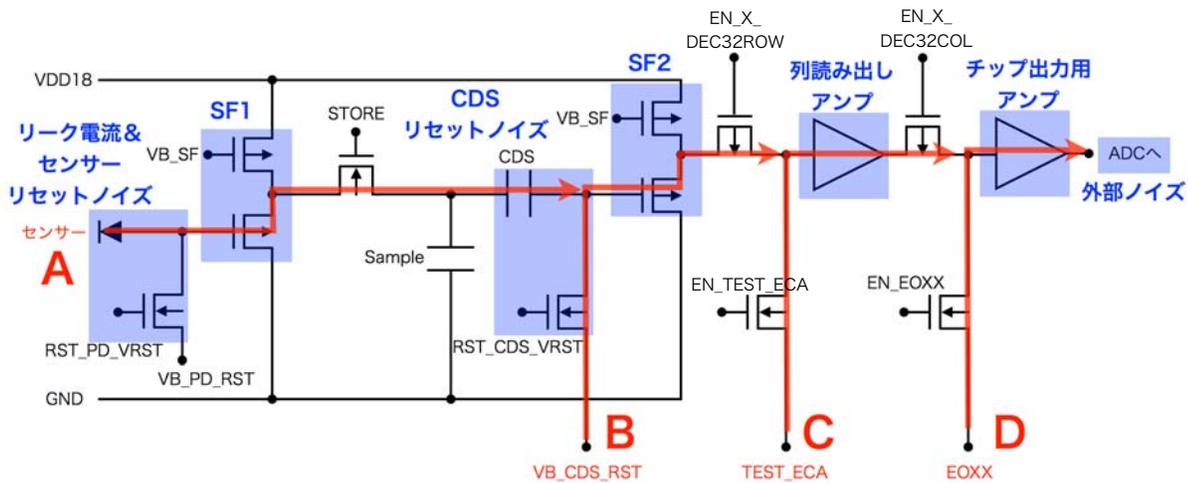
A-2の動作は、CDS機能をoffにすることに対応している。よって、A-1とA-2の差分はセンサー部のkT/Cノイズに対応すると考えられる。これを計算すると、 $\sqrt{208^2 - 191^2} = 82.3 e^-$ となる。一方、センサー部容量は39.6fFなので、25度におけるkT/Cノイズの理論値は $81.2 e^-$ であり、測定値とコンシステントである。これはCDS機能が正常に働いていることを示している。

リーク電流によるノイズ

A-1とA-3の差分はリーク電流の差に原因があると考えられる。これを計算すると、 $\sqrt{191^2 - 102^2} = 162 e^-$ となる。一方、6.5項の結果から求められるリーク電流によるノイズは $160 e^-$ であり、二つの結果はコンシステントである。

CDS用キャパシタのkT/C

Bの測定ではSTOREを常にLOWにすることで、STOREより前の回路の影響を無くしている。そして、B-1ではRST_CDS_VRSTを通常動作と同じくリセット動作させているのに対し、B-2ではリセット動作が行われない。したがって、B-1とB-2の差分をとることにより、CDS用キャパシタのkT/Cノイズを求めることができる。これを計算すると、 $\sqrt{99.3^2 - 70.3^2} = 70.1 e^-$ となる。一方、CDSキャパシタの容量は100fFなので、25度におけるkT/Cノイズの理論値は $51.1 e^-$ であり、測定値の方がやや高めに出ている。



デジタル信号 (スイッチ) の通常動作

RST_PD_VRST : フレーム毎にリセット	EN_X_DEC32ROW : 常にLOW
RST_CDS_VRST : フレーム毎にリセット	EN_X_DEC32COL : 常にLOW
※リセットの順番はPD→CDS	EN_TEST_ECA : 常にLOW
STORE : 積分時間のあいだHI	EN_EOXX : 常にLOW

図 6.16: ノイズ切り分け試験で使用した信号経路。赤色で電圧入力端子と信号経路を、青色でノイズ発生源と思われる箇所を示している。回路図は必要な端子のみを示した。

SF のノイズ

B-2 は SF2 を通るのに対し、C は通らない。したがって、その差分は SF2 のノイズに対応すると考えられる。これを計算すると、 $\sqrt{70.3^2 - 69.1^2} = 13.0 e^-$ となる。また、SF2 と SF1 は同じ構造であるから、SF1 でも同程度のノイズが存在すると考えられる。

列読み出しアンプのノイズ

C は列読み出しアンプを通るのに対し、D は通らない。したがって、その差分は列読み出しアンプのノイズに対応すると考えられる。これを計算すると、 $\sqrt{69.1^2 - 61.5^2} = 31.4 e^-$ となる。

チップ出力用アンプと素子外のノイズ

D のノイズ $61.5 e^-$ はチップ出力用アンプのノイズと素子外 (SEABAS の ADC に入力されるまでの間) のノイズの合計である。素子の出力は、SUB ボードから SEABAS を介して ADC に入力されるため、経路が長いためにノイズが乗ってしまうと考えられる。また、素子の出力に対して ADC のレンジの一部しか使用していないため、量子化ノイズも大きくなってしまっている。現在は 1ADU が $65.4 e^-$ に対応する。

表 6.6: ノイズ切り分けのための測定方法と結果。

入力	番号	回路の動作*	ノイズ [†] (e ⁻)
A	1	25 度で通常動作させる。	191
	2	センサーと CDS のリセットの順番を入れ替える (RST Hi_Time=1 μ s、CDS_RST Hi_Time=2 μ s)。	208
	3	-50 度で通常動作させる。	102
B	1	STORE を常に LOW (off)	99.3
	2	STORE を常に LOW (off)、RST_CDS_VRST を常に HI (on)	70.3
C	—	EN_TEST_ECA を常に HI (on)、EN_X_DEC32ROW を常に HI (off)	69.1
D	—	EN_EOXX を常に HI (on)、EN_X_DEC32COL を常に HI (off)	61.5

* 記述がない信号線については通常動作させている。また特に断りがない限り、温度は 25 度である。

[†] 素子全体ゲイン (25 度 : 3.73 [μ V/e⁻]、-50 度 : 3.76 [μ V/e⁻]) を使って電子換算している。

6.6.2 ノイズ低減に向けた対策

前節でノイズ源が特定できたので、その対策を考える。センサー部 kT/C ノイズとリーク電流によるノイズは現状でも CDS 機能と冷却により低減できている。CDS 用キャパシタの kT/C ノイズに関しては、キャパシタの容量をできる限り大きくすればよい。容量を 2 倍にすれば、ノイズは $1/\sqrt{2}$ にすることができる。

SF と読み出しアンプによるノイズは周波数特性がある程度分かっているので、素子外の回路にフィルター回路を設置して信号よりも高周波数の成分をカットすることができれば減らすことができると考える。素子外のノイズに関しては、素子からの出力直後にアンプを置いて、信号を増幅させれば、経路の途中での影響を低減させることができる。また、ADC の入力レンジと出力を最適化して量子化ノイズを減らす効果もある。

ノイズを減らすもう一つの方法は、センサー部容量を小さくして素子全体のゲインを向上させることである。これにより、SF や読み出しアンプのゲインをはじめ、暗電流以外のすべてのノイズは信号に対して相対的に小さくなる。ゲインが 2 倍になればノイズは $1/2$ となるので、その効果は大きい。6.3 節の結果から、今は BPW が寄生容量の大半を占めていると考えられる。したがって、BPW の面積を減らせば、センサー部容量を小さくすることができる。

以上の考察をもとに、CDS 容量を大きくして BPW 面積を小さくした新しい素子と、素子の出力直後に増幅用アンプを備えたサブボードを現在設計中である。また、プロセスが完了した XRPIX-ADC ($\Delta\Sigma$ 型 ADC) を用いれば、ADC 直前に組み込まれているフィルター回路によって全体のノイズの高周波成分をカットできると考えている。

6.7 シングルピクセル試験

ノイズ切り分けの結果をもとに、支配的なノイズである kT/C ノイズを抑える読み出し方法を考案し、1つのピクセルのみを読み出す方式で素子の分光性能の限界を調べる試験を行った。その詳細をこの節で述べる。

6.7.1 読み出し方法の変更

前節までは、露光が完了したあとに一度だけ各ピクセルの電圧値をスキャンし、ペDESTアル推定値と各スキャンにおける電圧値の差から X 線による信号を測定していた。この方法の場合、各スキャンの間にリセット動作が入るため、 kT/C ノイズが問題となる。そこで新しい読み出し方式では、一回の露光の間、短い間隔で何度も電圧値をスキャンする方法をとる。すると、X 線信号が入射した場合には、図 6.17 に示すようにライトカーブにエッジが立つ。このエッジの前後の電圧値の差を取ることで、 kT/C ノイズの影響を受けずに X 線信号値を測定することが可能になる。また、図 6.17 から電圧値が一定の値となるべきところでも値が数 ADU ばらつくことが分かる。この高周波ノイズの影響を取り除くために、いくつかのサンプルを用いて平均化した電圧値を使ってエッジ前後の差分を取ることにする。この方式では同一ピクセルのスキャンを繰り返す必要があるため、全ピクセルをスキャンするには長い時間がかかってしまう。よって一つのピクセルのみを読み出すこととする。

詳細な読み出し・解析手順を次に示す。

(1) 電圧値の複数回読み出し

1つのピクセルに着目し、露光中に $1\ \mu\text{s}$ 間隔で 1024 回電圧値のスキャンを行う (すなわち露光時間は $\sim 1\ \text{ms}$)。これが 1 フレームとなる。露光後にリセットを行い、再び同じ読み出し動作を繰り返す。

(2) X 線入射の判定

図 6.17 のようなライトカーブを描く。あるスキャンの電圧値が、その一つ前のスキャンの電圧値よりも 10ADU 以上高いときを X 線が入射したタイミングとみなす (event threshold に対応)。

(3) 信号値の算出

X 線信号が入射したフレームではエッジの前後でそれぞれ 80 スキャンの平均値をと

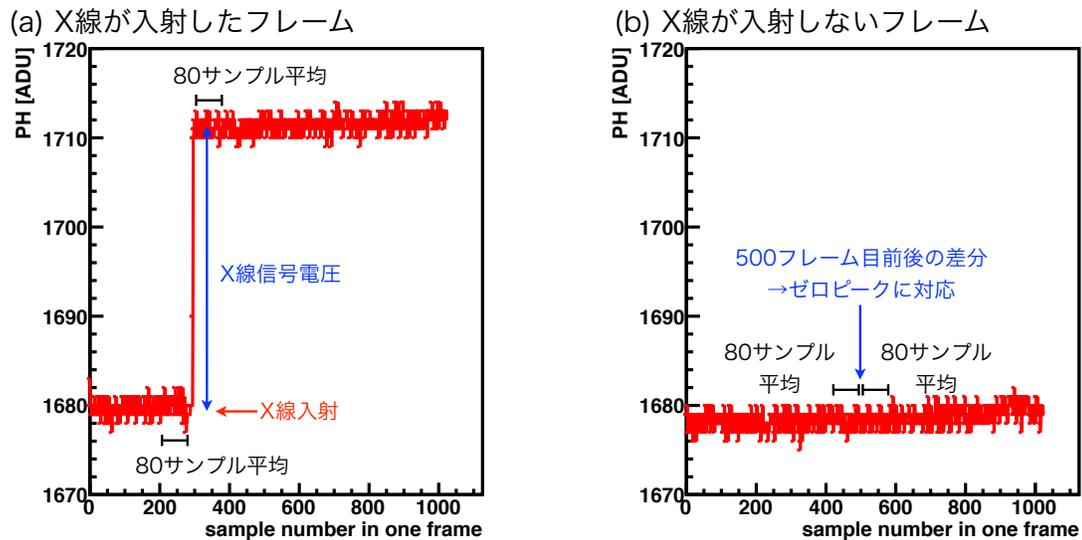


図 6.17: 1つのピクセルの露光中に複数回スキャンを行ったときのライトカーブ。サンプルのスキャン間隔は $1 \mu\text{s}$ 、スキャン回数は 1024 回である。(a) X 線が入射したとき、(b) X 線が入射しないとき。

る。この平均値の差分をとることで X 線信号値とする。また、X 線が入射していないフレームでは、500 スキャン目の前後を使って同様の計算を行う。

(4) ヒストグラムの作成

(3) で算出した値のヒストグラムを作成する。X 線が入射していないフレームで算出した値はゼロピークを作ると考えられる。

6.7.2 新方法によるスペクトル

X 線源としてジェネレーターを用いた。2 次ターゲットは Cu+Mo と、Fe の 2 種類を用いた。新しい読み出し方法で CZ における 44M の、ある 1 ピクセルからのデータを 40 万フレーム取得したときのヒストグラムを図 6.18 に示す。ゼロピークから算出した読み出しノイズは $22e^-$ であり、各元素からの $K\alpha$ 、 $K\beta$ 特性 X 線を分離することに成功した。FWHM は Cu- $K\alpha$ で 260eV、Fe- $K\alpha$ で 240eV である。

非常に小さい読み出しノイズを達成できているのは、 kT/C ノイズの影響を受けていないことに加えて、平均化操作によるデジタルローパスフィルターで、高周波ノイズをカットしているからと考えられる。この方法を実際の全ピクセルの読み出しにただちに適用できるわけではないが、 kT/C ノイズや高周波数ノイズを小さくできれば、X 線 CCD に近い性能を XRPIX1 でも出すことが可能であることを示している。

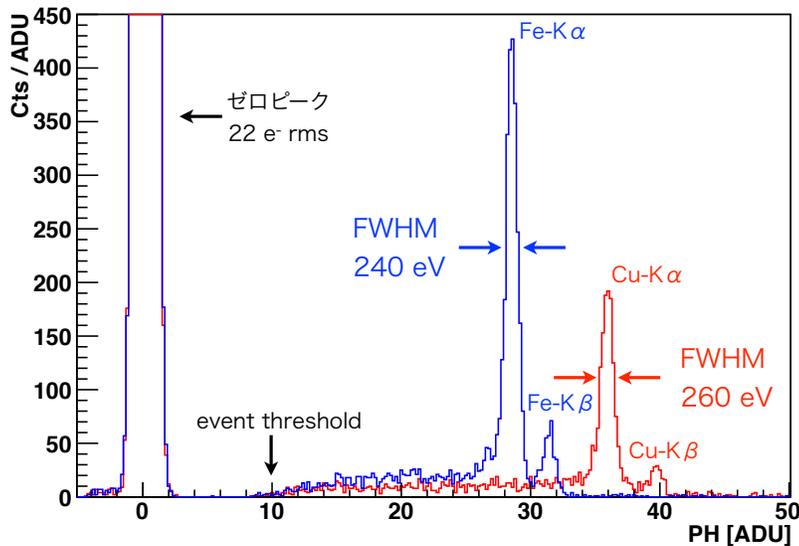


図 6.18: シングルピクセル読み出しで取得した X 線スペクトル。赤が Cu の特性 X 線を当てたとき、青が Fe の特性 X 線を当てたときに対応する。Mo の輝線は横軸の範囲外である。

6.8 トリガー動作試験

X 線照射試験とは別に、トリガー機能単体での動作確認試験を行ったので、その結果をこの節で述べる。4.1.5 項で説明したように、トリガー信号は (1) ヒットタイミング出力 (2) ヒットパターン出力の 2 種類からなる。これらの動作を確認するために、以下のような試験を行った。

まず、積分時間を 10 ms、VB_CDS_VTH を 600 mV にして素子全体に可視光を当て、ヒット出力がなされるかの確認をした。オシロスコープで観測した各信号の出力を図 6.19 に示す。積分時間の途中 (STORE = HI) で可視光を入射させる (LED_INPUT = HI)。可視光が入射している間、出力信号は大きくなっていき、VTH を超えた瞬間にトリガー信号が出力されている (TRIG_O = HI) のが分かる。トリガー信号は次のリセットがかかるまで、HI になったままである。

次に、ピクセルサイズにまで大きさを絞った可視光レーザーを (column, row) = (23, 24) に当てて (図 6.20 左) ヒットパターンの出力を確認した。オシロスコープで観測した各信号の出力を図 6.20 右に示す。ヒットパターンの出力は、初めにクロック信号 (SCLK_TRIG) を 32 回出しておき、対応する数字のところで column と row の出力 (TRIG_COL_32 と TRIG_ROW_32) を HI にすることで行われる。TRIG_COL_32 と TRIG_ROW_32 がそれぞれ 23、24 のクロックのときに HI になっていることが分かる。

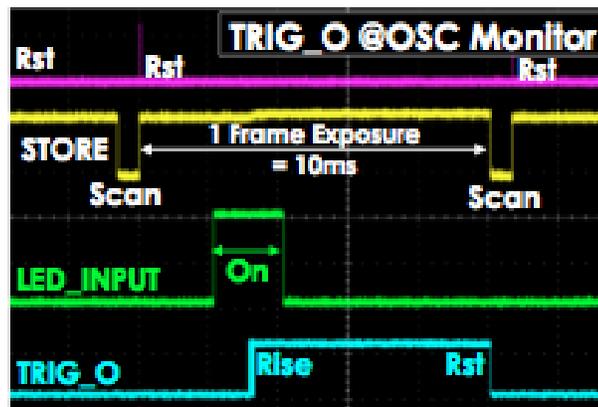


図 6.19: トリガーのヒットタイミング出力をオシロスコープで観測したもの。

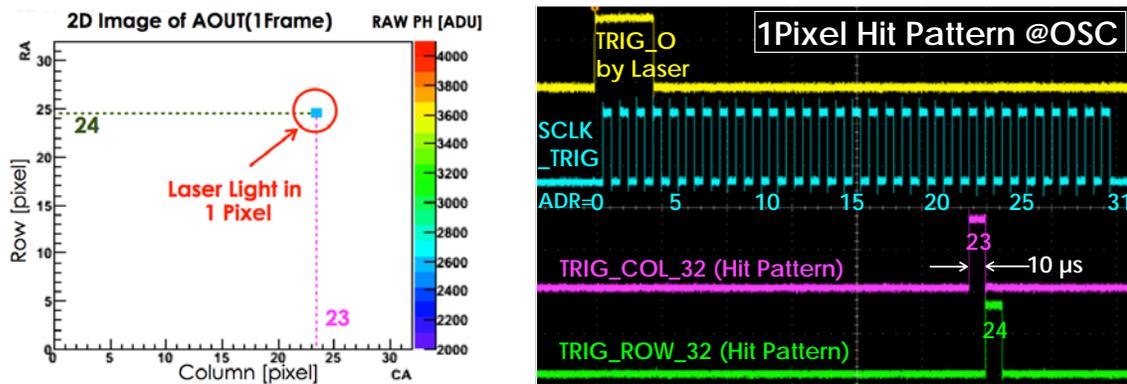


図 6.20: (左)1ピクセルにレーザーを当てたときのイメージ出力 (右)トリガーのヒットパターン出力をオシロスコープで観測したもの。

第7章 XRPIX1の性能のまとめと今後の方針

本論文では次世代のX線天文学用撮像分光器開発を目標に掲げ、そのプロトタイプであるXRPIX1の性能評価試験を行った。その結果と、今後の方針を述べる。

XRPIX1の性能のまとめ

- CZ基板は逆バイアス100Vで、FZ基板は逆バイアス20Vで正常に動作することを確認した。
- 44Mにおける回路ゲインは冷却状態で ~ 0.840 であった。
- X線照射試験を行い、44MにおけるゲインはCZで $3.97 \mu\text{V}/e^-$ （素子温度 $=-50$ 度、逆バイアス $=100\text{V}$ ）、FZで $3.60 \mu\text{V}/e^-$ （素子温度 $=-50$ 度、逆バイアス $=20\text{V}$ ）であった。また、素子の容量は $\sim 33.9 \text{fF}$ であった。
- エネルギー分解能（FWHM）はCZで $15.3\% @8.04 \text{keV}$ 、 $4.81\% @22.2 \text{keV}$ であった。FZでは $16.5\% @8.04 \text{keV}$ 、 $5.59\% @22.2 \text{keV}$ であった。
- CZにおいて100Vの逆バイアスのとき、空乏層厚が $140 \mu\text{m}$ まで広がっていることを明らかにした。FZの空乏層については、正確な測定ができておらず、今後の課題である。
- 読み出しノイズは冷却してCDS機能を使うことにより、 $100 e^-$ まで低減した。残りのノイズについては切り分けを行い、素子内の各部分がどの程度ノイズに寄与しているかを明らかにした。
- シングルピクセル試験を行い、 $240\text{eV FWHM @}6.4 \text{keV}$ のエネルギー分解能を達成。素子の限界性能を示した。
- トリガーが正常に動作し、可視光照射によるヒットタイミングおよびヒットパターンの出力に成功した。

今後の方針

読み出しノイズを減らし、高エネルギー分解能の全ピクセル読み出しができるようにすること、イベントセレクションの精度を上げることが最重要課題である。具体策を以下に述べる。

- 新しい素子を設計する。BPW を減らしてセンサー部容量の減少を、CDS 用キャパシタの容量を増やして kT/C ノイズのさらなる低減を目指す。
- 新しいサブボードを設計する。素子からの信号の直後にアンプを配置し、素子外部のノイズを低減する。
- プロセスが完了した XRPIX-ADC の試験を行い、素子の内部に ADC を組み込めるようにする。高周波ノイズの低減が期待される。

ノイズ低減が達成された後には、実用化に向けてシールドカウンターと反同時計数を用いたバックグラウンド除去の実証、放射線耐性試験などを行っていく。

謝辞

本論文は以下の方々よりご指導、ご支援をいただいたおかげで完成させることができました。この場をかりて、心より御礼を申し上げます。

まず、本研究の機会を与えてくださった指導教官の鶴准教授に感謝いたします。筆者にとって本格的な実験研究は初めてのことでしたが、暖かく見守っていただき、困ったときには多くのご助言をいただきました。次々と新しい結果ができることに感動と興奮の連続であり、このような時期に開発に関わらせていただけたのは本当に幸運だと感じています。

小山勝二名誉教授には天体解析を通して X 線天文学の面白さ、および検出器の重要性を教えてください、実験を進める上で大きなモチベーションとなりました。また、研究者としてのあり方についてもご指導をいただき、筆者の研究生生活における指標となりました。

実際の実験においては、昨年度から SOIPIX 開発に関わっていた同研究室の劉さんに手取り足取り教えていただきました。理解の遅い筆者に丁寧に教えてくださったこと、実験がうまくいかないときには親身になって話を聞いてくださったこと、本当に感謝しています。また、常に新しいことに挑戦し、上を目指し続ける姿勢に大変刺激を受けました。

新井教授、三好さん、一宮さんをはじめとした SOIPIX グループのみなさまには実験環境の整備をはじめ、実験データの解析方法や考察などアドバイスをたくさんいただきました。特に総研大の武田さんには FPGA プログラムの開発にご尽力いただき、そのご協力なしに開発を進めることはできませんでした。

X 線グループの先輩である信川さんには研究はもちろんのこと、アウトリーチ活動も共にして下さり、研究内容をいかにして一般の方にアウトプットするかという、貴重な経験をさせていただきました。澤田さんはどのような質問に対しても丁寧に答えてくださり、その面倒見のよさにいつも頼りっぱなしでした。

ガンマ線グループのみなさまにも、コロキウムを通じて貴重なアドバイスをいただいたり、励ましの言葉をいただいたりと、大変お世話になりました。

最後になりましたが、研究室の同輩の存在が苦しいときに一番の心の支えになりました。大西くんは同じ X 線グループの仲間として互いに切磋琢磨してきました。澤野くんは隣の席で冗談を交わしながらも、互いを励まし合いました。谷上くんはふと出る発言がとても面白く、暗いときも楽しい気分に変えてもらえました。中村くんとは共に自転車部で活動し、健康的な研究生生活を送ることができました。東くんはジョジョネタで盛り上がる事ができる貴重な存在でした。みなさま、ありがとうございます。

中島 真也

参考文献

- [1] 小山勝二. X線で探る宇宙. 培風館, 1992, 161p.
- [2] 澤田真理. 次期 X線天文衛星 Astro-H 搭載 CCD カメラ SXI の軌道上バックグラウンドの評価およびカメラボディの設計. 京都大学, 2009, 修士論文.
- [3] S. M. ジー. 半導体デバイス. 南日康夫, 川辺光央, 長谷川文夫訳. 産業図書, 1987, 557p.
- [4] Behzad Razavi. アナログ CMOS 集積回路の設計 基礎編. 黒田忠広訳. 丸善株式会社, 2003, 296p.
- [5] 松澤昭. アナログ RF CMOS 集積回路設計 基礎編. 培風館, 2010, 376p.
- [6] 廣瀬穰. SOI 技術を用いた一体型 Pixel 検出器用読み出しシステムの開発、及び積分型 Pixel 検出器の性能評価. 大阪大学, 2009, 修士論文.
- [7] M. Bruel. Process for the production of thin semiconductor material films. U. S. Patent 5,374,564. 1994-12-20.
- [8] S.D. Bongiorno et al. Measurements of Si Hybrid CMOS X-Ray Detector Characteristics. SPIE, 2009, 7435.
- [9] Y. Arai et al. 2010. Development of SOI pixel process technology. Nucl. Instr. and Meth. A. doi:10.1016/j.nima.2010.04.081.
- [10] Y. Arai et al. Monolithic pixel detector in a 0.15 μ m SOI technology. IEEE Nucl.Sci.Symp.Conf 3. 2006, p. 1440-1444.
- [11] SOIPIX グループ : <http://rd.kek.jp/project/soi/>
- [12] 劉周強. SOI 技術を用いた次世代における広帯域 X線撮像分光検出器の開発および評価試験. 京都大学, 2010, 修士論文.
- [13] T. Uchida. Hardware-Based TCP Processor for Gigabit Ethernet. IEEE TRANSACTIONS ON NUCLEAR SCIENCE. 2008, 55, 1631,
- [14] ROOT: <http://root.cern.ch/drupal/>