

メッシュ実験による次世代X線天文用SOIピクセル 検出器のサブピクセル性能の研究

京都大学大学院 理学研究科 物理学・宇宙物理学専攻
物理学第二教室 宇宙線研究室

佳山 一帆 

2020年3月2日

Abstract

我々は、2020年代後半に打ち上げ予定の次世代型 X 線天文衛星 FORCE 計画に向けた半導体検出器の開発を進めている。殆ど全ての銀河の中心に「超巨大質量ブラックホール (SMBH)」が存在することが解っているが、その起源の確立した描像は存在しない。SMBH の成長を調べる観測対象として、活動銀河核 (AGN) が一般的に知られている。AGN は、物質が SMBH に降着する際に重力エネルギーを輻射や熱エネルギーとして解放し、紫外線や X 線などを放射する。これらからの X 線放射は 1-80 keV の広帯域で放射されるため、探査にはこれをカバーする観測が必要である。しかし、10 keV 以上の帯域では、宇宙線由来の非 X 線バックグラウンド (Non X-ray Background: NXB) が高いという問題点がある。FORCE 計画では、検出器をアクティブシールドで囲み、双方で検出したイベントを NXB として除去する反同時計数法を検討しているが、現行の主検出器である X 線 CCD では時間分解能が数秒程度と遅いため、これを用いることは不可能である。そこで、我々は数 μs の時間分解能と、優れた分光性能を併せ持つ X 線 SOI ピクセル検出器「XRPIX」の開発を進めている。

従来素子では、回路層と読み出しノードの間に寄生容量が存在し、干渉することで分光性能を劣化させていた。また、回路素子がセンサー層の電場を歪めることに起因した電荷収集効率の悪化も、分光性能を劣化させていた。そこで、新たにセンサー層と絶縁層の界面に固定電位層を持つ PDD (Pinned Depleted Diode) 構造を採用した XRPIX6E を開発した。PDD 構造は、固定電位層が静電シールドとして作用し、寄生容量を抑制する。また、電場構造を改良することで電荷損失を抑制し、電荷収集効率を改善した。その結果、6.4 keV に対して 176 eV のエネルギー分解能を達成した。

XRPIX6E のスペクトルから、ピークより低エネルギー側にテール構造が見つかった。観測される輝線にテール構造が存在する場合、輝線幅が膨らむ原因となり、エネルギーが近い輝線同士を分解するのは困難になる。また、高エネルギーの X 線で生じたテールに埋もれてしまい、低エネルギー側の X 線の検出が難しくなる。我々は、同ピクセル内でも X 線の入射位置によって電荷収集が不十分になる領域があることが原因だと考えた。そこで、我々は「メッシュ実験」と呼ばれる手法を適用し、サブピクセル性能評価を行なった。その結果、ピクセル境界付近に入射した X 線イベントに著しいテール構造と、ピーク位置のシフトが見られた。これはセンサー層での電荷損失を示唆するもので、今後の検出器開発の課題を発見した。

目次

第1章	次世代広帯域 X 線高感度撮像分光衛星 FORCE	1
1.1	FORCE 計画の科学目的	1
1.1.1	超巨大質量ブラックホールと銀河の共進化の解明	1
1.2	FORCE 衛星と WHXI の概要・要求性能	4
1.3	第1章のまとめ	7
第2章	半導体技術の基礎	8
2.1	n 型・p 型半導体	8
2.2	pn 接合	9
2.3	空乏層	9
2.4	エネルギー分解能	11
2.5	量子効率	11
2.6	MOSFET および CMOS	11
第3章	SOI 技術を用いた X 線ピクセル検出器	17
3.1	SOI ピクセル検出器	17
3.1.1	SOI 技術	17
3.1.2	SOI ピクセル検出器の構造	17
3.2	XRPIX シリーズ	18
3.2.1	読み出し回路	18
3.2.2	読み出しモード	26
3.3	XRPIX のデータ解析	28
3.3.1	ペDESTアルの計算方法	28
3.3.2	イベント判定	29
3.4	Single SOI 構造	32
3.4.1	電荷収集効率の非一様性問題	32
3.4.2	寄生容量問題	37
3.5	Double SOI 構造	38
3.5.1	テール問題	38
3.5.2	電荷収集時間	39
第4章	固定電位層構造を持つ XRPIX6E	42
4.1	Pinned Depleted Diode 構造	42
4.1.1	XRPIX6E	42
4.1.2	PDD 構造	43

4.2	XRPIX6E の基本性能評価	44
4.2.1	実験セットアップ	44
4.2.2	ゲインの一様性と補正	47
4.2.3	読み出しノイズ	49
4.2.4	エネルギー分解能	50
4.2.5	温度による性能変化	54
4.2.6	ピークシフトとテール構造	58
4.3	4章のまとめ	59
第5章	メッシュ実験を用いた XRPIX6E のサブピクセル性能評価	60
5.1	メッシュ実験	60
5.1.1	メッシュ実験の原理	60
5.1.2	データ解析	62
5.2	実験セットアップ	63
5.3	結果と議論	65
5.3.1	メッシュアライメント	65
5.3.2	電荷収集効率の評価	66
5.3.3	エネルギー分解能	70
5.4	まとめ	73
第6章	まとめと今後	74
付録A	付録	75
A.0.1	XRPIX のイベント判定パターン	75

目 次

1.1	銀河の模式図と銀河バルジの質量と SMBH の質量 M の関係図	2
1.2	2-10 keV バンドでの AGN の空間数密度の赤方偏移依存性	3
1.3	すざく衛星で観測した AGN (ESO 005-G004) のスペクトル [5]。Swift/BAT による観測で発見された。	3
1.4	FORCE 衛星の概要図	4
1.5	すざく衛星搭載の X 線 CCD で取得した NXB のスペクトル	5
1.6	反同時計数法の概念図	6
2.1	p 型半導体と n 型半導体の模式図	8
2.2	pn 接合と空乏層の形成	9
2.3	pn 接合とバイアス電圧	10
2.4	pMOS と nMOS の構造と回路図	12
2.5	MOSFET の動作と $I-V$ 特性	13
2.6	SF 回路の回路図	14
2.7	バルク CMOS の模式図	15
2.8	RC 回路の回路図と kT/C ノイズ	15
3.1	SOI-CMOS の模式図	17
3.2	XRPIX シリーズ開発の歴史。現在は XRPIX8 シリーズまで設計されている。	18
3.3	XRPIX の読み出し回路の回路図	19
3.4	ピクセルトリガー回路の動作図	20
3.5	CSA 回路の回路図	22
3.6	CDS 回路の動作図	23
3.7	周辺読み出し回路の動作図	25
3.8	イベント駆動読み出しの流れ	26
3.9	ヒット情報信号とヒットアドレス信号の概念図	27
3.10	XRPIX6E のライトカーブおよびペDESTAL と ^{57}Co からの放射のスペクトル	28
3.11	イベントセレクションの概念図	30
3.12	Single SOI 構造の XRPIX の模式図	32
3.13	XRPIX1b のパッケージ写真、素子部の拡大写真および機能ブロック図	32
3.14	XRPIX1b で取得した ^{241}Am のエネルギースペクトル	33
3.15	XRPIX1b で取得したサブピクセル領域毎のスペクトル	34
3.16	XRPIX1b のセンサー層の電場と電位のシミュレーション結果	34
3.17	XRPIX2b のチップの構造と回路素子のレイアウト図	35

3.18	電場構造を矯正するためのピクセルレイアウト案	35
3.19	XRPIX3b のサブピクセル領域毎のスペクトル	36
3.20	XRPIX3b で取得した ^{241}Am の X 線スペクトル	37
3.21	XRPIX3b の信号波形と寄生容量の概念図	37
3.22	Double SOI 構造の XRPIX の模式図	38
3.23	XRPIX6bD で取得した ^{57}Co のスペクトル	39
3.24	XRPIX6bD で T_{STORE} を変えて取得したスペクトル	40
3.25	XRPIX6bD の電場シミュレーション	41
4.1	XRPIX6E のパッケージ写真・設計概念図および機能ブロック図	42
4.2	XRPIX6E の模式図	43
4.3	XRPIX6E のセンサー層内の電位シミュレーション	44
4.4	実験セットアップの写真	45
4.5	読み出しボードの写真	46
4.6	X 線源からの放射を SDD で取得したスペクトル	47
4.7	XRPIX のピークチャンネルとエネルギーの関係	48
4.8	XRPIX 全面のゲインマップ	49
4.9	XRPIX6E で取得した生データのヒストグラム	50
4.10	XRPIX6E でフレーム読み出しで取得したスペクトルとピクセルゲインを補正したスペクトル	52
4.11	XRPIX6E でイベント駆動読み出しで取得したスペクトルとピクセルゲインを補正したスペクトル	53
4.12	ピンニング電圧を変えて XRPIX6E で取得した ^{57}Co のスペクトル。	55
4.13	Fe-K α 輝線のピークチャンネルの温度依存性	56
4.14	XRPIX6E のゲイン (傾き) の温度依存性	56
4.15	XRPIX6E のゲイン (オフセット) の温度依存性	57
4.16	XRPIX6E の Fe-K α 輝線に対するエネルギー分解能の温度依存性	57
5.1	メッシュ実験の概念図	60
5.2	素子面上にメッシュを配置した時のシミュレーション	61
5.3	メッシュ実験のセットアップ写真	63
5.4	X 線発生装置の模式図と SDD で取得したスペクトル	64
5.5	実験で使用したメッシュの写真	65
5.6	メッシュ実験で取得したカウントマップとパラメータの自乗和	65
5.7	サブピクセル座標に変換したカウントマップ	66
5.8	XRPIX6E のサブピクセル領域の表面照射で取得したスペクトル	68
5.9	XRPIX6E のサブピクセル領域の裏面照射で取得したスペクトル	69
5.10	全面で取得した W-L α 輝線のスペクトル	70
5.11	各サブピクセル領域ごとのスペクトルとエネルギー分解能	71
A.1	XRPIX のイベント判定パターン	76

表 目 次

1.1	FORCE 衛星搭載検出器の要求性能とゴール性能	7
4.1	XRPIX6E のエネルギー分解能のまとめ	54

第1章 次世代広帯域X線高感度撮像分光衛星FORCE

我々は、次世代広帯域X線高感度撮像分光衛星「FORCE (Focusing On Relativistic universe and Cosmic Evolution)」の開発を推進している [1]。この計画では、宇宙のあらゆる階層において未だ見つかっていない「ミッシングブラックホール (BH)」の探査が主な科学目的で、1–80 keV の広帯域の X 線を ~10 秒角の角度分解能で撮像分光する性能を目標としている。これは、既存の X 線天文衛星より 5–10 倍優れた角度分解能と、一桁高い感度である。本章では、FORCE 計画の科学目的、概要の説明と要求性能とそれに対する我々の研究内容の概要を説明する。

1.1 FORCE 計画の科学目的

1.1.1 超巨大質量ブラックホールと銀河の共進化の解明

宇宙には多くの銀河が存在し、その中心には太陽の 10^6 倍を超える質量の「超巨大質量ブラックホール (SuperMassive Black Hole: SMBH)」が普遍的に存在する (図 1.1a)。近年の研究から、いくつかの銀河を対象に SMBH の質量とその母銀河のバルジの質量の関係を調べると、この2つが相関関係にあることが分かった [2]。このことから、SMBH の形成と銀河の形成が密接に関係し、銀河と SMBH は共進化していると推測される。SMBH がどのように形成されたかを調べることは、宇宙形成史の解明において非常に重要である。

活動銀河核

SMBH の成長を調べる観測対象として活動銀河核 (Active Galactic Nuclei: AGN) が一般的に知られている。AGN は、物質が SMBH に降着する際に重力エネルギーを輻射や熱エネルギーとして解放し、紫外線や X 線などを放射する。AGN から吹き出るジェットが、近傍の星間物質を加熱するなどして影響を及ぼすと考えられている。これが「AGN フィードバック」と呼ばれる現象で、母銀河の星形成を促進、あるいは阻害している。つまり、銀河や SMBH の成長の仕組みを読み解くためには、AGN の進化を調べるのが最も有効だと考えられる。

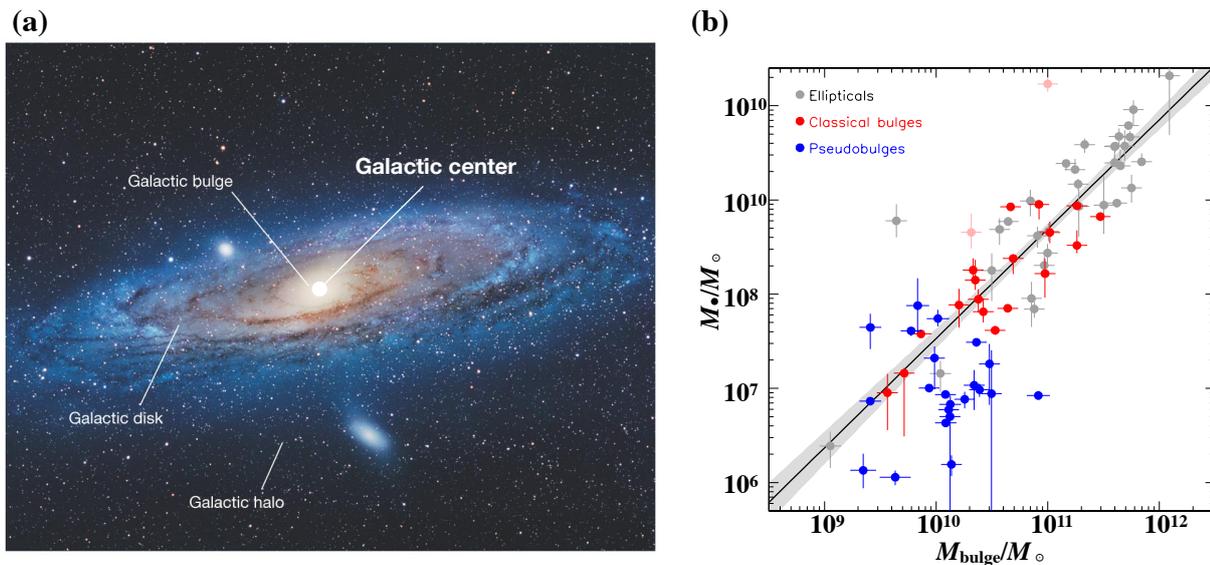


図 1.1: (a) 銀河の模式図。Copyright ©2008 Pearson Education, Inc., publish as Pearson Addison-Wesley. (b) 銀河バルジの質量 M_{bulge} と SMBH の質量 M_{\bullet} の関係図 [2]。両軸どちらも太陽質量 M_{\odot} で規格化している。

活動銀河核の光度関数

光度関数は、AGN の空間数密度を光度と赤方偏移パラメータ z の関数で表したもので、AGN の進化を議論する上でよく用いられる関数である。幅広い光度範囲と赤方偏移範囲で AGN を網羅的に観測することで光度関数を決定することができる。図 1.2 は、赤方偏移と AGN の数密度の関係を、光度ごとに示したものである。AGN は光度が大きいほど、宇宙初期 (z が大きい方) に数密度のピークを持つことが明らかである。これは、AGN の「ダウンサイジング現象」と呼ばれるもので、小さな天体が合併してより大きな天体を形成すると言う現在の描像と矛盾している。

活動銀河核の観測

AGN の観測に X 線は有効だが、軟 X 線は周辺の物質に吸収されやすく、 $< 10 \text{ keV}$ のみ感度をもつすぎくや Chandra では、観測対象は吸収の少ない AGN のみに制限される。そのため、図 1.2 は吸収の少ない AGN の観測結果のみを使用している。近年の観測から、塵やガスに「埋もれた AGN」が宇宙に多数存在することが示唆されている [3]。埋もれた AGN は、吸収の少ない AGN と根本的に母銀河の性質が異なり、その存在量も明らかではない。図 1.2 の AGN の数密度と赤方偏移の関係に埋もれた AGN を加えることで、現在理解されている AGN 全体の進化に関する描像に大幅な修正が必要となることも考えられる。そのため、埋もれた AGN を無視しては、SMBH の成長の全容を理解することはできない。図 1.3 にすぎく衛星による観測で得られた AGN のスペクトルを示す。AGN は広帯域で放射しており、吸収を受けない波長帯で AGN を網羅的に観測することが必要で、塵やガスの吸収を受け難い $> 10 \text{ keV}$ の硬 X 線が最適である。

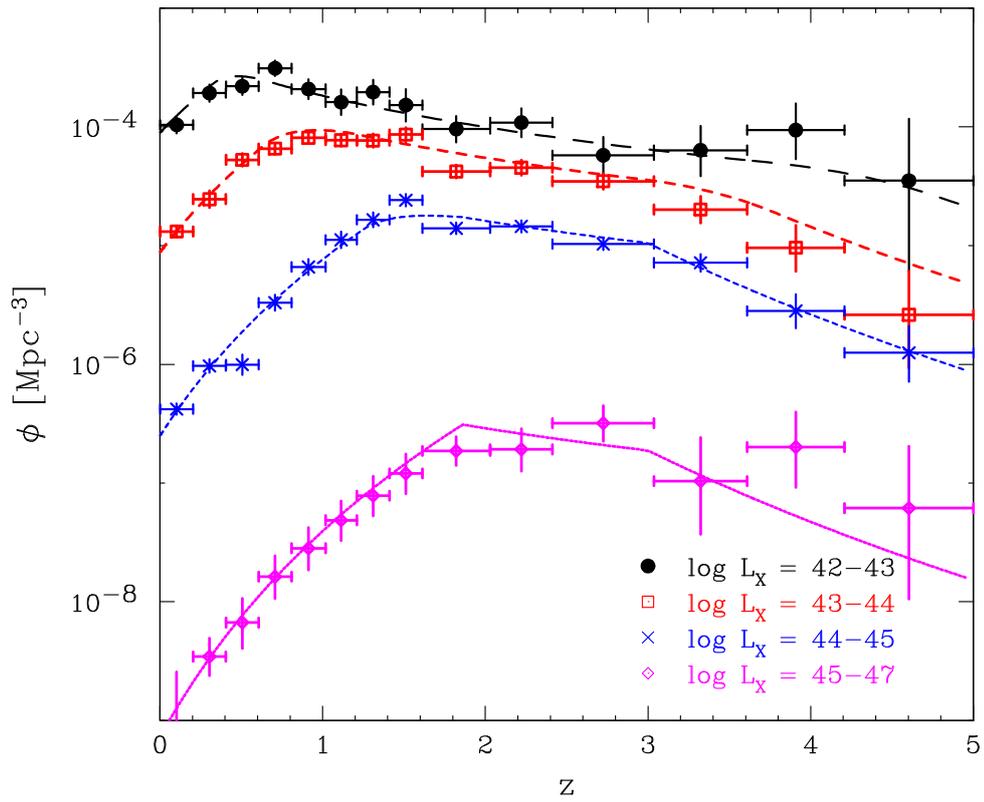


図 1.2: 2-10 keV バンドでの AGN の空間数密度 ϕ の赤方偏移 z 依存性 [4]。明るい AGN ほど数密度のピークが高赤方偏移側にある。

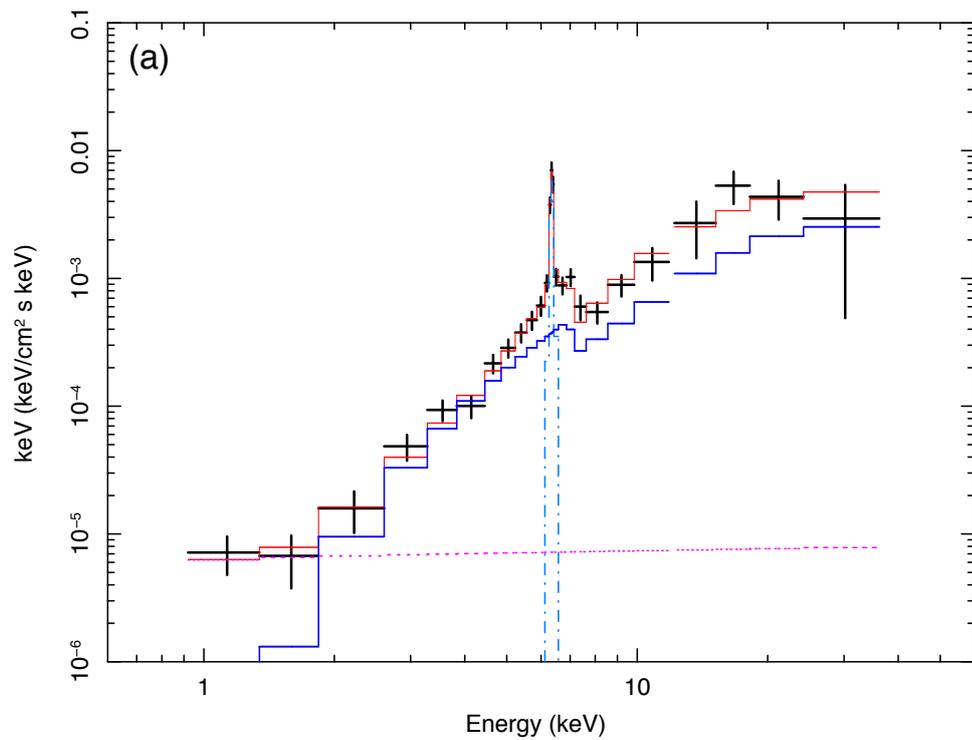


図 1.3: すざく衛星で観測した AGN (ESO 005-G004) のスペクトル [5]。Swift/BAT による観測で発見された。

現在運用中の X 線天文衛星で、硬 X 線帯域に感度を持つ NuSTAR 衛星がある。NuSTAR は 3–79 keV の広帯域に感度をもつが、軟 X 線側に感度を持たない欠点を持つ。 $z = 3$ の天体の静止系から放射される 10 keV の X 線は、赤方偏移の影響を受けて 2.5 keV として観測されるため、 < 3 keV に感度を持たない NuSTAR では観測が困難である。また、NuSTAR は角度分解能が低いいため、遠くにある AGN や、暗い AGN を点源に空間分解できない。そのため、AGN の網羅的な探査に NuSTAR だけでは不十分である [1]。このことから、広いエネルギー帯域と優れた角度分解能をもつ新たな観測衛星が必要である。

1.2 FORCE 衛星と WHXI の概要・要求性能

我々は先述の科学目的の達成を目指し、FORCE 衛星搭載に向けた X 線検出器の開発を進めている (図 1.4)。FORCE 衛星は日本の小型衛星計画で、2020 年代後半に打ち上げを目指している。その主検出器として、 $< 15''$ (Half Power Diameter: HPD) の角度分解能と 10 m の焦点距離を有する高角度分解能 X 線望遠鏡と、1–80 keV のエネルギー帯域で感度を持つ広帯域 X 線検出器「広帯域ハイブリッド X 線撮像装置 (Wideband Hybrid X-ray Imager: WHXI)」を搭載する。WHXI は、 < 20 keV の軟 X 線帯域用の Si 検出器と、 > 20 keV の硬 X 線帯域用のテルル化カドミウム (CdTe) 検出器を積層することで広帯域観測を実現する。我々は、軟 X 線帯域を担当する Si 検出器の開発を進めている。

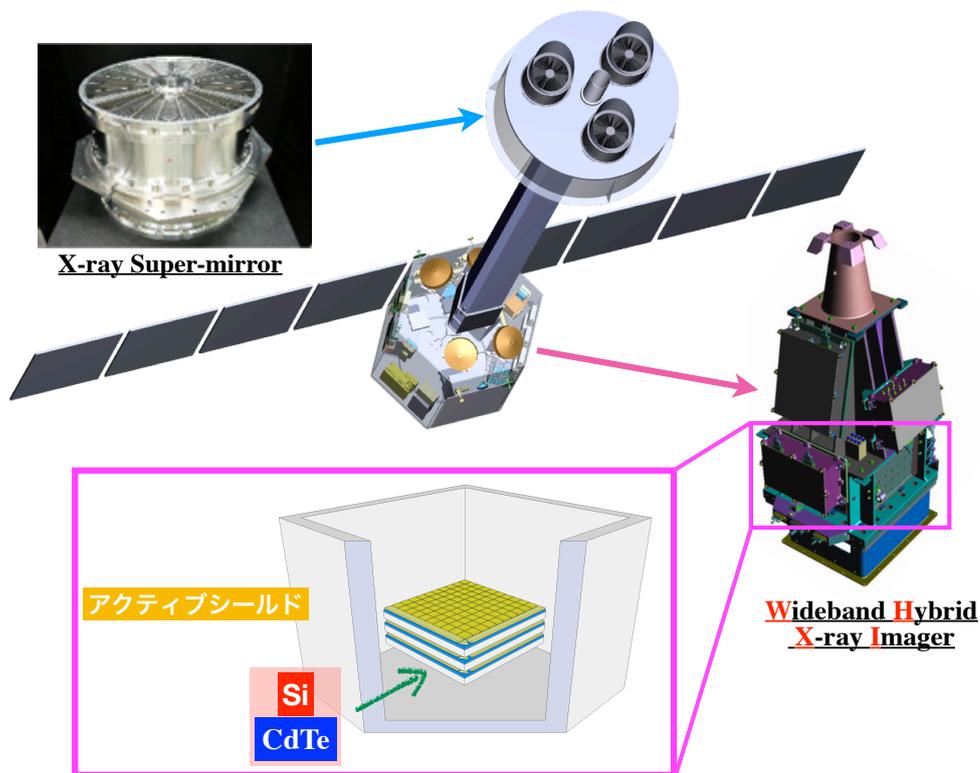


図 1.4: FORCE 衛星の概要図。3つの X 線望遠鏡 (XSM) と、シリコンとテルル化カドミウムのハイブリッド検出器で構成される。

FORCE 衛星の要求性能のひとつに、優れた分光性能がある。図 1.3 のスペクトルに示

す通り、AGN から放射される軟 X 線のスペクトルには連続成分と、強い鉄輝線が見られる。観測されるスペクトルから天体の種類を区別するため、連続成分から鉄輝線を分離する必要があり、6 keV の X 線に対して 300 eV(FWHM) のエネルギー分解能が要求される。

また、FORCE 衛星では低いバックグラウンドレベルが要求される。非 X 線バックグラウンド (Non X-ray Background: NXB) は、検出器で観測される X 線以外のバックグラウンドである。宇宙から到来する高エネルギーの宇宙線がその起源である。主に宇宙線が検出器と直接反応して検出される成分と、宇宙線が衛星を構成する物質と反応し、それによって生じた二次粒子の成分がある。図 1.5 にすぎく衛星で観測された NXB のスペクトルを示す。NXB は高エネルギー側で卓越し、 ~ 10 keV 以上の帯域での X 線観測は困難になる。

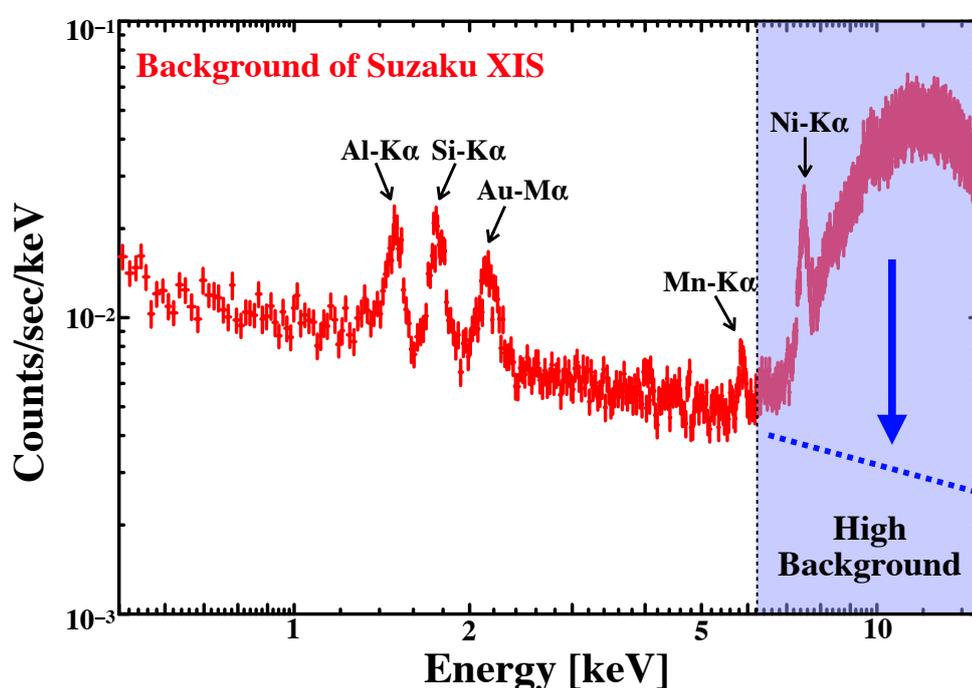


図 1.5: すぎく衛星搭載の X 線 CCD で取得した NXB のスペクトル [6]。

FORCE 衛星では、NXB を除去する方法として反同時計数法が用いられる予定である。宇宙線は主に望遠鏡の視野外から入射するため、検出器全体をシンチレーターなどのアクティブシールドで囲み、アクティブシールドと検出器の両方で同時検出したイベントを NXB として読み出しから除外することで NXB を抑えることができると考えている (図 1.6)。しかし、アクティブシールドの NXB 検出頻度が ~ 10 kHz のため、反同時計数法を用いるためには $10 \mu\text{s}$ より優れた時間分解能を持つ検出器が必要となる [7]。現行の X 線天文衛星の主検出器は Charge Coupled Device (CCD) が採用されており、その時間分解能は数秒程度のため、反同時計数法を用いることができない。

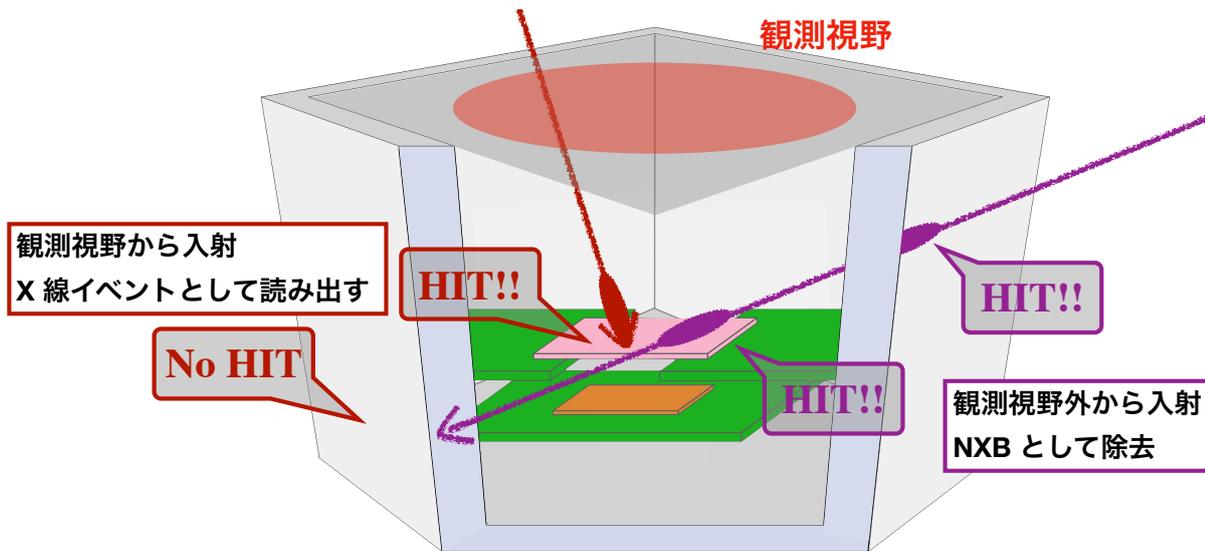


図 1.6: 反同時計数法の概念図。アクティブシールドと検出器の両方で同時検出したイベントをバックグラウンドとして読み出さずに除外する。

10 μ s の時間分解能を実現するため、我々は CMOS イメージセンサーを用いることを考えた。CMOS イメージセンサーは、各ピクセルにピクセル回路を持ち、トリガー出力機能を実装することが可能である。このトリガー機能を用いることで、入射したタイミング情報を得ることが可能となる。しかし、既存の CMOS センサーは空乏層厚が薄く、可視光観測に特化したものが多い。20 keV の X 線に対しても十分な検出効率をもたせるために必要な厚い空乏層を持つものは少なく、なおかつトリガー出力機能を有するものは存在しない。そこで、我々は軟 X 線用シリコン検出器として、Silicon-On-Insulator (SOI) 技術を用いたピクセル検出器「SOIPIX」(第 3 章)の開発を行なっている。

1.3 第1章のまとめ

FORCE 衛星の要求性能とゴール性能を表 1.1 にまとめる。要求性能は先述の科学目的を実現するためには必要不可欠な要件で、ゴール性能は可能であれば実現したい性能である。

表 1.1: FORCE 衛星搭載検出器の要求性能とゴール性能

項目	要求性能	ゴール性能
エネルギーバンド	1–80 keV	0.5–80 keV
エネルギー分解能 (6keV)	< 300 eV (FWHM)	< 140 eV (FWHM)
読み出しノイズ	< 10 e ⁻	< 3 e ⁻
ピクセルサイズ	200 μm	36 μm
空乏層厚 (Si)	260 μm	500 μm
撮像領域サイズ	20 × 20 mm ²	44 × 44 mm ²
時間分解能		< 10 μs
動作温度		-15°C

第2章 半導体技術の基礎

前章で述べたように、我々は FORCE 計画に向けた半導体検出器の開発を進めている。半導体検出器は X 線天文用のみならず、スマートフォンやデジタルカメラなどでも用いられる普遍的な技術である。本章では半導体検出器の基礎と、SOI 技術を用いた X 線ピクセル検出器「SOIPIX」について説明する。

2.1 n 型・p 型半導体

固体は主に、導体、絶縁体、半導体の3種類に分類することができる。石英やガラスのように、電気伝導度が非常に低い ($10^{-18} - 10^{-8} \text{ S/cm}$) 物質を絶縁体、アルミや銀のような電気伝導度の高い物質 ($10^4 - 10^8 \text{ S/cm}$) を導体と呼ぶ。半導体はその中間に位置するもので、温度や光、磁界および不純物に対して非常に敏感である。1960年代までは半導体は主に Ge が使われていたが、経済的な理由や室温動作に優れてる点から現在では Si が主流である。

半導体検出器として用いられるウェハは、シリコンなどの真性半導体に微量の不純物を混ぜて（ドーピングして）作成する。混ぜる不純物の種類によって「n 型半導体」と「p 型半導体」という異なる性質を持つ2つの半導体になる。図 2.1 にその例を示す。

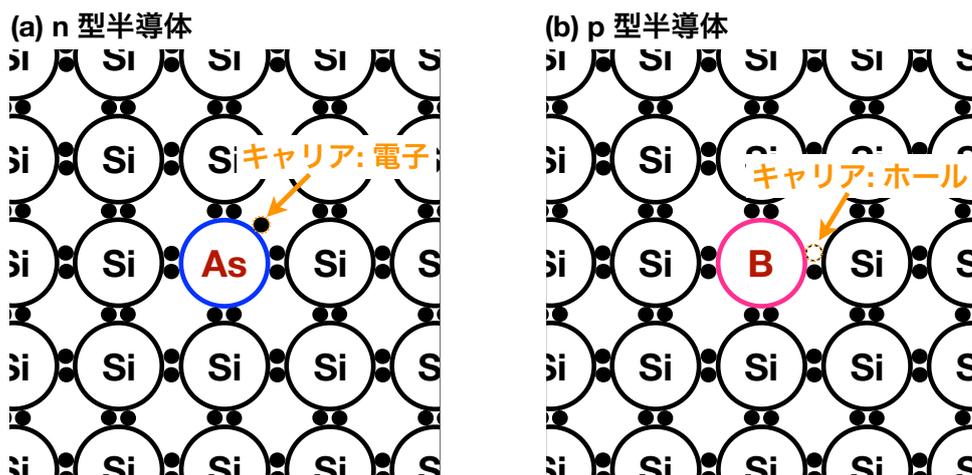


図 2.1: p 型半導体と n 型半導体の模式図。シリコンなどの結晶に微量の不純物をドーピングして作られる。

- n 型半導体

素材の真性半導体にドナーと呼ばれる不純物をドーピングすると、最外殻にある余剰な

電子がキャリアとなる。このような半導体を n 型半導体と言う。図 2.1(a) の例では、真性半導体として Si が用いられており、それに不純物として As をドーピングすることで余剰な電子がキャリアとなる。

- p 型半導体

素材の真性半導体にアクセプタと呼ばれる不純物をドーピングすると、最外殻では空隙(ホール)ができる。自由電子が隣り合うホールに自由に移動することで、ホールの位置が移動しているように見えるため、ホールがキャリアとなる。このような半導体を p 型半導体と言う。図 2.1(b) の例では、Si に不純物として B をドーピングすることで、結合せずに余ったホールがキャリアとなる。

2.2 pn 接合

p 型の半導体と n 型の半導体を図 2.2 のように接合した際に、これらが接してる領域を pn 接合と言う。

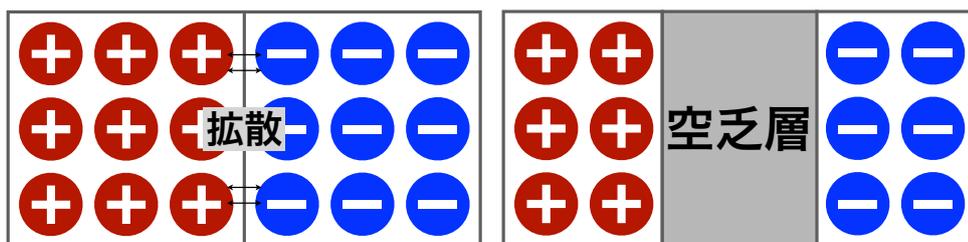


図 2.2: pn 接合と空乏層の形成。キャリアが拡散することで接合領域を中心に空乏層が形成される。

p 型と n 型の半導体を接合した瞬間では、n 型のキャリアである電子と p 型のキャリアであるホールがそれぞれ拡散することで拡散電流が生じる。その後、電子とホールが再結合することで消滅し、接合領域付近に空乏層ができる。n 型半導体は電子が飛び出し、正電荷をもつドナーイオンが固定されるため正に帯電する。また p 型半導体はホールが飛び出し、アクセプターイオンが固定されるため負に帯電する。その結果、空乏層内ではビルトイン電位 (V_i) が生じる (Si では $V_i = 0.6 \text{ V}$ になる)。

2.3 空乏層

X 線が半導体に入射すると、光電効果によって電荷が生成され、その電荷が他の電荷を励起させ、入射した X 線のエネルギーに比例した個数の信号電荷を生成する。電荷を生成する位置は X 線のエネルギーによって異なり、エネルギーが高い場合はより深い場所まで侵入する確率が高くなる。そのため、高いエネルギーの X 線に感度を持たせるためには、空乏層を広げる必要がある。図 2.3 のように、 V_i と順方向に空乏層を印加すると (逆方向バイアス)、p 型のホールと n 型の電子がそれぞれの電極方向にひかれるため、空乏層厚は

増大する。印加するバックバイアス電圧を V_B 、アクセプタ濃度を N_A 、ドナー濃度を N_D 、p型・n型それぞれの空乏層厚を D_p ・ D_n 、Siの誘電率を $\epsilon = 1.0 \times 10^{-10} \text{ Fm}^{-1}$ とすると、

$$D_p = \sqrt{\frac{2\epsilon(V_B + V_i)}{eN_A(1 + N_A/N_D)}} \quad (2.1)$$

$$D_n = \sqrt{\frac{2\epsilon(V_B + V_i)}{eN_D(1 + N_D/N_A)}} \quad (2.2)$$

とかける。ここで、 e は電気素量 $= 1.6 \times 10^{-19} \text{ C}$ である。

SOIPIXを含め半導体検出器ではドナー濃度とアクセプタ濃度が大きく異なった状態で用いられる。空乏層厚 D は、

- $N_A \gg N_D$ の場合、

$$D = D_p + D_n \approx D_n = \sqrt{\frac{2\epsilon(V_B + V_i)}{eN_D}} = \sqrt{2\epsilon\mu_e\rho_n(V_B + V_i)} \quad (2.3)$$

となる。ここで、 μ_e は電子の移動度を表し、Siの場合 $\mu_e = 1.5 \times 10^3 \text{ cm}^2\text{s}^{-1}\text{V}^{-1}$ である。また、 ρ_n はn型半導体の比抵抗を表し、 $\rho_n = 1/e\mu_e N_D$ である。

- $N_D \gg N_A$ の場合、

$$D = D_p + D_n \approx D_p = \sqrt{\frac{2\epsilon(V_B + V_i)}{eN_A}} = \sqrt{2\epsilon\mu_h\rho_p(V_B + V_i)} \quad (2.4)$$

となる。ここで、 μ_h はホールの移動度を表し、 $\mu_h = 0.5 \times 10^3 \text{ cm}^2\text{s}^{-1}\text{V}^{-1}$ である。また、 ρ_p はp型半導体の比抵抗を表し、 $\rho_p = 1/e\mu_h N_A$ である。

センサー層として用いるSiウェハによってドーピング量を変えていて、センサー層がn型ウェハの場合は $N_A \gg N_D$ 、p型の場合は $N_D \gg N_A$ で用いる。

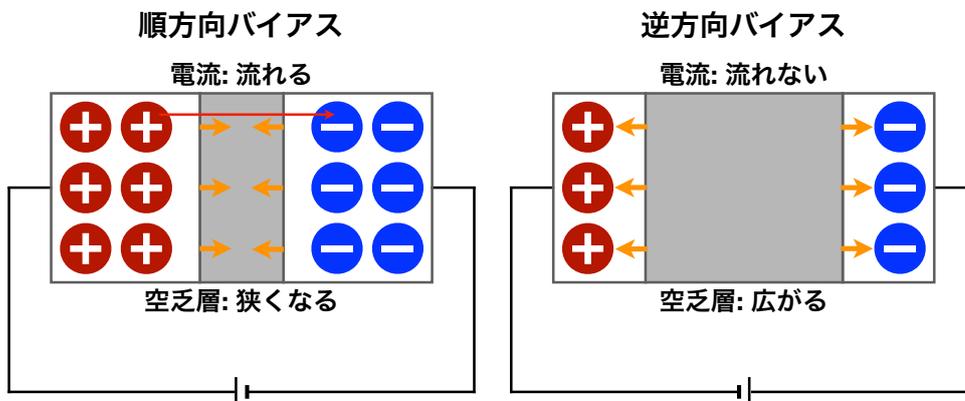


図 2.3: pn 接合とバイアス電圧。 V_i と同じ方向に電圧をかけると空乏層が広がる。

2.4 エネルギー分解能

光電効果によって発生したキャリアの個数を数えることで、入射した X 線のエネルギーを見積もることができる。この場合、放射線のエネルギースペクトルは理想的には線スペクトルになる。しかし、実際の検出器では、ある幅を持ったスペクトルとして検出される。その幅は、入射した X 線によって生成される電子の個数の統計的ゆらぎと、読み出しノイズ $\sigma_r [e^-]$ (Root Mean Square: RMS) などの要素を反映した大きさとなる。この幅をエネルギー分解能と呼び、検出器の検出精度を表す指標の 1 つとなる。また、エネルギー分解能は一般的に半値全幅 (Full Width at Half Maximum: FWHM) で表されることが多い。本論文では以降、特に断りが無い場合は、エネルギー分解能を FWHM で示す。

エネルギー分解能の理論式は次のように表すことができる。電子の個数の poisson 分布からのズレを表すパラメータ (Fano 因子) を F 、X 線のエネルギーを E_0 、平均電離エネルギーを W (Si の場合は 3.65 eV) とすると、エネルギー分解能 ΔE は

$$\Delta E = \sqrt{8 \ln 2} W \sqrt{\sigma_r^2 + F \frac{E_0}{W}} \quad (2.5)$$

となる。Fano 因子は実験的に求められおり、Si の場合は $F = 0.12$ である。SOIPIX を含むシリコン検出器のエネルギー分解能が理論限界値となるのは、読み出しノイズ σ_r が 0 になる場合で、6.4 keV の X 線に対する理論限界値は 125 eV である。

2.5 量子効率

実際の検出器では、入射した X 線の全てを検出することは難しい。減衰長の短い低エネルギー X 線は、空乏層まで到達する前に、検出器の表面にある X 線を検出できない不感層で吸収されやすい。また、減衰長の長い高エネルギー X 線の一部は検出されず空乏層を通過する場合がある。これらを考慮して、入射した X 線に対して実際にどれだけ検出するかを量子効率 (Quantum Efficiency: QE) で表す。空乏層で光電吸収した X 線は全て検出すると仮定すると、QE は次のように表せる。

$$QE = \exp\left(-\int \frac{1}{\mu_{\text{dead}}(E, l)} dl\right) \times \left[1 - \exp\left(-\frac{D}{\mu_{\text{Si}}(E)}\right)\right] \quad (2.6)$$

ここで、 μ_{dead} は、不感層での減衰長、 μ_{Si} は Si 空乏層での減衰長、 l は空乏層までの X 線が辿る軌跡の長さである。

2.6 MOSFET および CMOS

MOSFET

Metal-Oxide-Semiconductor Filled-Effect-Transistor (MOSFET) は、ゲートにかかる電圧によって、ソース・ドレイン間に流れる電流を制御するもので、スイッチや信号処理などで幅広く使われる。MOSFET には、p 型半導体に n 型のソース・ドレイン電極と金属の

ゲート電極を接合した n-channel MOSFET (nMOS) と、n 型半導体に p 型のソース・ドレイン電極と金属のゲート電極を接合した p-channel MOSFET (pMOS) がある (図 2.4)。

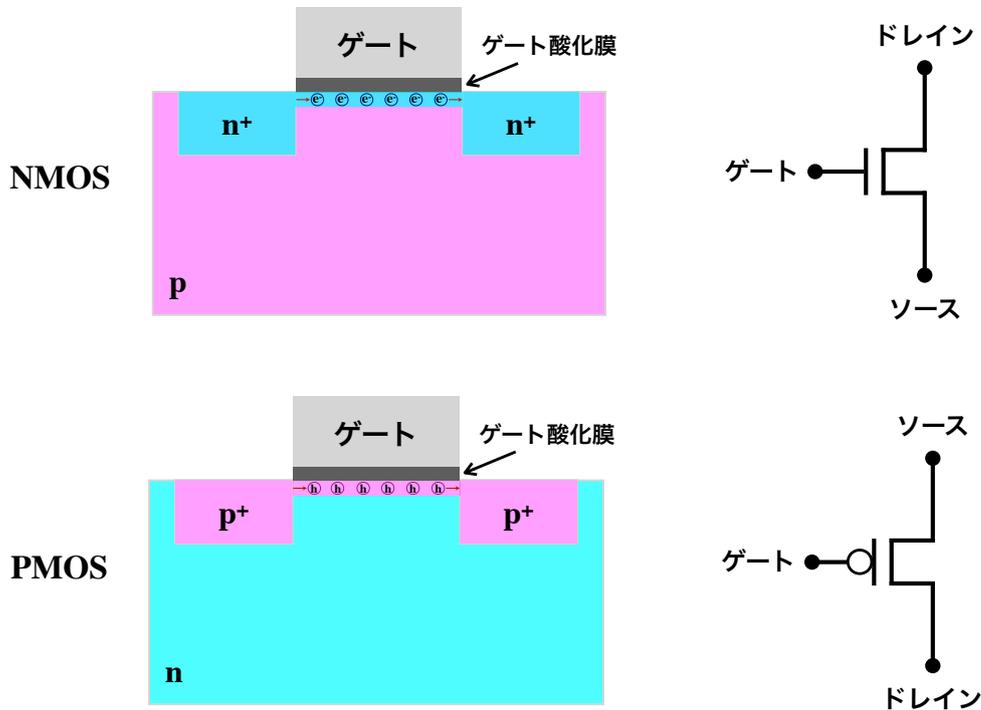


図 2.4: pMOS と nMOS の構造と回路図。大きな違いは電流を運ぶ電荷の違いで、nMOS はホール、pMOS は電子が移動することで電流が流れる。

nMOS と pMOS の大きな違いは電流を運ぶ電荷の違いで、nMOS はホール、pMOS は電子が移動することで電流が流れる。

MOSFET の動作原理を図 2.5 を用いて説明する。

弱反転状態 ($V_{GS} < V_T$)

ゲートに電圧が印加されると、半導体表面に p 型と n 型が反転した層 (チャンネル) が形成される。ここで、このチャンネルが形成される電圧を閾値電圧 (V_T)、ゲート・ソース間の電圧差を V_{GS} とする。 $V_{GS} < V_T$ の場合、チャンネルが完全に形成されないため電流 I_D はほとんど流れないが、ボルツマン統計に基づく微弱な電流は流れるので I_D は

$$I_D \approx I_0 \exp\left(\frac{V_{GS} - V_T}{kT/e}\right) \quad (2.7)$$

と書ける。ここで、 k はボルツマン定数、 T は温度、 I_0 は $V_{GS} = V_T$ の時の電流値である。この電流は MOSFET のスイッチが OFF の時でも流れるリーク電流の一種で、「サブスレッショルドリーク」と呼ばれる。

線形状態 ($V_{DS} < V_{GS} - V_T$) (図 2.5 a)

V_{GS} が V_T を超えるとチャンネルが形成され、 I_D が流れる。 $V_{DS} < V_{GS} - V_T$ の場合、流れる電流は

$$I_D = \mu C_{OX} \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (2.8)$$

となる。ここで μ はキャリアの移動度、 L はソース・ドレイン間の距離であるチャンネル長、 W はチャンネルの奥行き、 C_{OX} は単位面積当たりのゲート酸化膜容量である。線形状態では V_{DS}^2 が第 1 項に比べて無視できるほど小さいので、流れる電流は

$$I_D = \mu C_{OX} \frac{W}{L} [(V_{GS} - V_T)V_{DS}] \quad (2.9)$$

と近似することができ、ほぼ V_{DS} に比例する。また、この場合のソース・ドレイン間の抵抗は

$$R_{ON} = \frac{V_{DS}}{I_D} \approx \frac{1}{\mu C_{OX} \frac{W}{L} [(V_{GS} - V_T)]} \quad (2.10)$$

となる。

飽和状態 ($V_{DS} \geq V_{GS} - V_T$) (図 2.5 b,c)

ゲート・ソース間の電圧差が増大し、 $V_{DS} = V_{GS} - V_T$ になると、チャンネル厚がドレインの位置で 0 になる。この位置を「ピンチオフ点」と呼ぶ。さらに電圧が増大すると、ピンチオフ点がソース側にシフトする。ピンチオフ点での電圧は不変のため、ソースからピンチオフ点に到達するキャリア数も、ドレインからソースに流れる電流も一定となる。この状態を飽和状態と言い、流れる電流は

$$I_D = \mu C_{OX} \frac{W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.11)$$

で表すことができる。ここで、 λ は L に反比例するチャンネル長変調係数である。飽和状態では、電流 I_D は V_{DS} には大きく依存せず、 V_{GS} のみで決まる。後述の CMOS 回路は通常、飽和状態で動作させる。

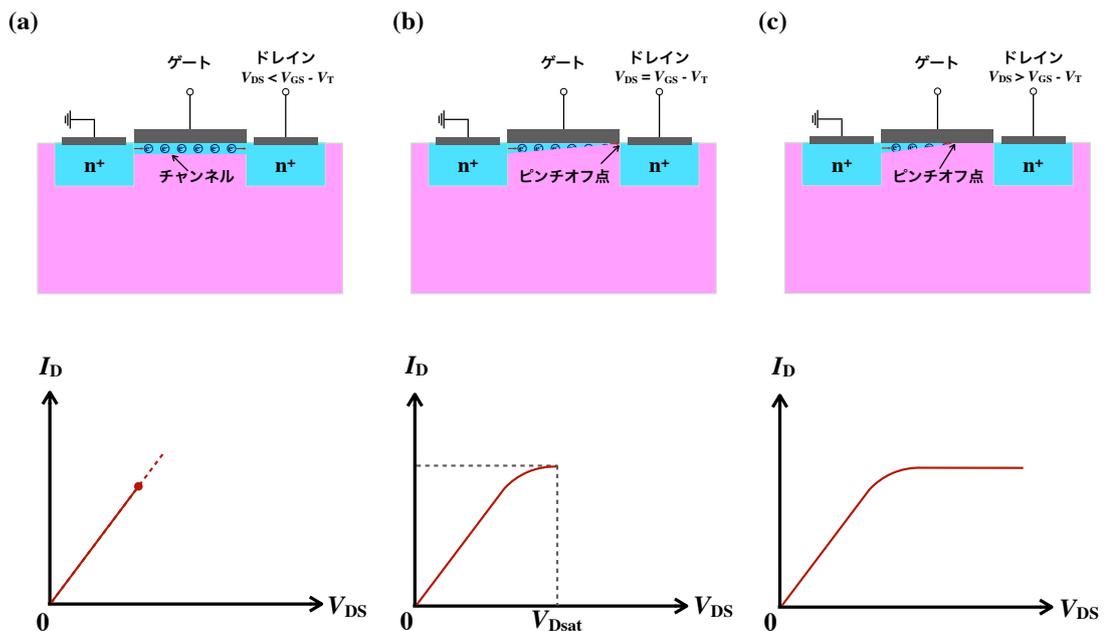


図 2.5: MOSFET の動作と $I - V$ 特性。(a) は線形状態、(b) および (c) は飽和状態を表す。ゲート・ソース間の電圧差によって特性が変化する。

ソースフォロワー回路

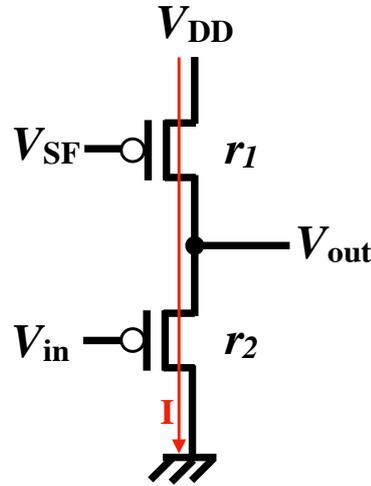


図 2.6: ソースフォロワー (SF) 回路の回路図。SOIPIX ではバッファーとして SF 回路が用いられる。

MOSFET を用いた回路の例として、ソースフォロワー (SF) 回路を示す (図 2.6)。SF 回路は、SOIPIX でもバッファーとして実装されている回路である。MOSFET のドレインを GND に接続して、ゲートから電圧を入力し、ソースから出力する。入力電圧を V_{in} 、出力電圧を V_{out} とすると、

$$V_{out} = g_m(V_{in} - V_{out})R_{eff} \quad (2.12)$$

の関係から、SF 回路のゲイン A_{SF} は、

$$A_{SF} = \frac{V_{out}}{V_{in}} = \frac{g_m R_{eff}}{1 + g_m R_{eff}} \quad (2.13)$$

となる。ここで、 g_m は MOSFET の相互コンダクタンス、 R_{eff} は実効的な出力抵抗で、それぞれ

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = \frac{W}{L} \mu C_{OX} (V_{GS} - V_T) (1 + \lambda V_{DS}) \approx \frac{W}{L} \mu C_{OX} (V_{GS} - V_T) \quad (2.14)$$

$$R_{eff} = \frac{r_1 r_2}{r_1 + r_2} \quad (2.15)$$

で表せる。ここで、 $g_m R_{eff}$ が 1 より十分に大きい場合、式 2.13 より SF 回路のゲインは 1 になる。この時、SF の入力電圧と出力電圧は増幅せず一定を保ったまま動作する。(実際には $V_{out} = V_{in}$ に一定のオフセット V_0 が加わる形で出力される。)

CMOS

相補的 MOS (Complementary MOS: CMOS) は、pMOS と nMOS を相補的に組み合わせたものである (図 2.7)。

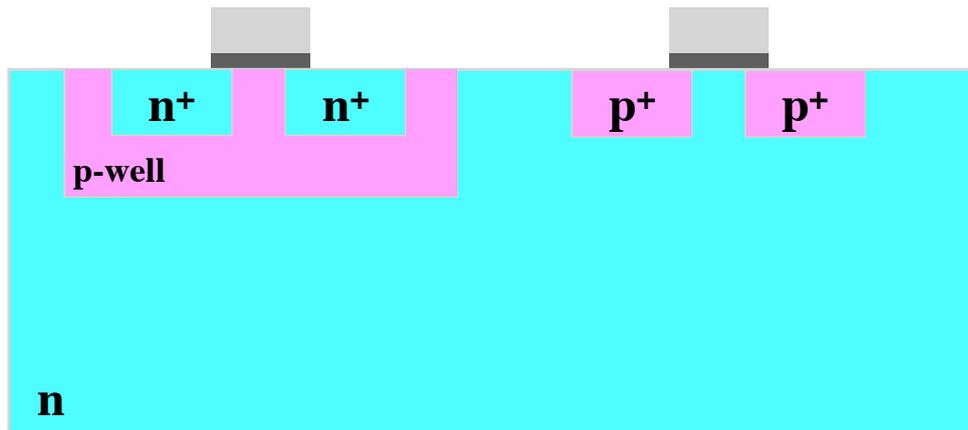


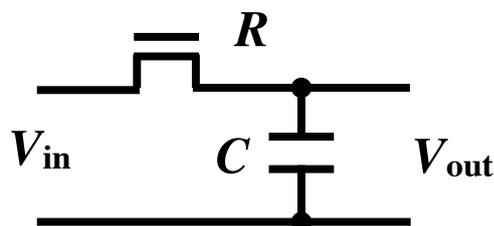
図 2.7: バルク CMOS の模式図。

現在の集積回路のデザインでは最も多く用いられており、様々な回路を実現できる。また、nMOS または pMOS の片方のみを用いる場合、常に回路に電流が流れるため消費電力が大きい。CMOS は論理が反転する際にゲート電圧を飽和させるための電流しか流れないため、消費電力が少ないメリットがある。

バックゲート効果

MOSFET のソースとゲートは接続されているため、同じ電位になる。SOIPIX は厚いセンサー層を空乏化させるために、ゲートに高いバックバイアス電圧を印加する。この時、ソースとゲートとの間の電圧が変化することで、MOSFET の閾値電圧が変化する。nMOS の場合、ゲート電圧がソース電圧より低くなると PN 接合の逆バイアスと同じような状態になるため空乏層が広がり、空乏層内の固定電荷（電子）が増え、閾値電圧が大きくなる。このような現象をバックゲート効果（基板バイアス効果）と言う。CMOS 回路を正常に動作させるためには、このバックゲート効果を抑制する対策が必要となる。

kT/C ノイズ

図 2.8: RC 回路の回路図と kT/C ノイズ。

MOSFET で発生するノイズに、熱ノイズ (kT/C ノイズ) と呼ばれるものがある。これは、電子のランダムな熱運動により電圧が変化するものである。図 2.8 のように、MOSFET にキャパシタが接続されている場合 (RC 回路)、全周波数で積分した熱ノイズは、

$$\Delta V_{\text{thermal}}^2 = \frac{kT}{C} \quad (2.16)$$

となる。温度 T と容量 C のみで決まるため、 kT/C ノイズと呼ばれる。SOIPIX では、ピクセル回路をリセットする際のスイッチの切り替えで kT/C ノイズが発生する問題がある。

第3章 SOI技術を用いたX線ピクセル検出器

3.1 SOIピクセル検出器

3.1.1 SOI技術

SOI (Silicon-On-Insulator) 技術とは、その名の通り、シリコン層の上に酸化膜 (SiO_2) を生成し、その上に別のシリコン層を形成する技術である。一般的な SOI-CMOS デバイスの断面図を図 3.1 に示す。バルク CMOS と比べ、複雑なウェル構造を必要としないため、デバイスの集積密度の増大が容易である。また、CMOS 回路特有のラッチアップが起こらないメリットがある。

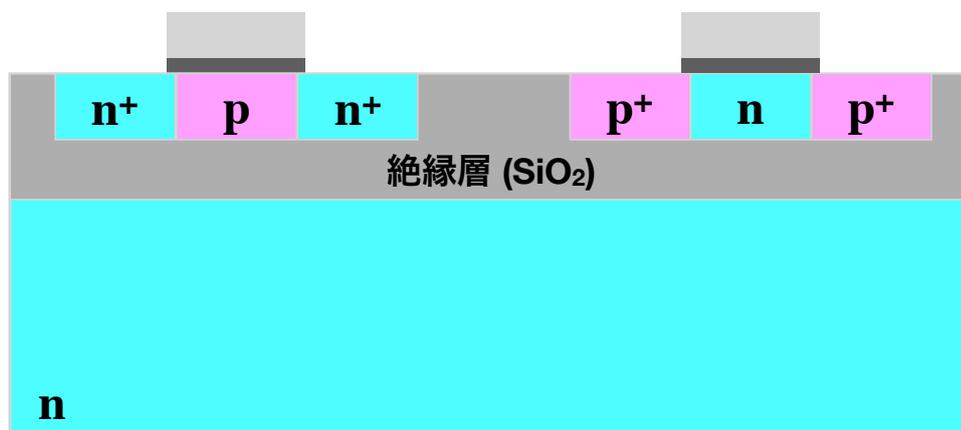


図 3.1: SOI-CMOS の模式図。

3.1.2 SOIピクセル検出器の構造

SOIピクセル検出器 (SOIPIX) は、SOI 技術を用いて製造された検出器である。ラピスセミコンダクタ (株) で $0.2\ \mu\text{m}$ Fully-Depleted SOI CMOS プロセスで製造している CMOS イメージセンサーである。2005 年に高エネルギー加速器研究機構 (KEK) の測定器開発室で SOIPIX グループが発足し、我々の研究室は 2008 年から参加して開発を進めている。SOIPIX の最大の特徴は、SOI 技術を用いて X 線に感度を持つ厚い空乏層を実現するための比抵抗の高いシリコンウェハと、高速動作する CMOS 回路層のための比抵抗の低いシリコンウェハを接合した検出部・読み出し部一体型の検出器ということである。

3.2 XRPIXシリーズ

我々の研究室では、SOI技術を用いたX線天文用ピクセル検出器「XRPIX」の開発を進めている。XRPIXは、京都大学を中心に、KEK、宮崎大学、東京理科大学、静岡大学などと共に、2008年から開発を行っている(図3.2)。XRPIXはSOI技術を用いることで、CMOS回路による信号処理を可能にした。これにより、我々は新たに「イベント駆動読み出し(後述)」に成功し、高い時間分解能とスループットを実現している。本節では、XRPIXの基本的な要素について説明する。

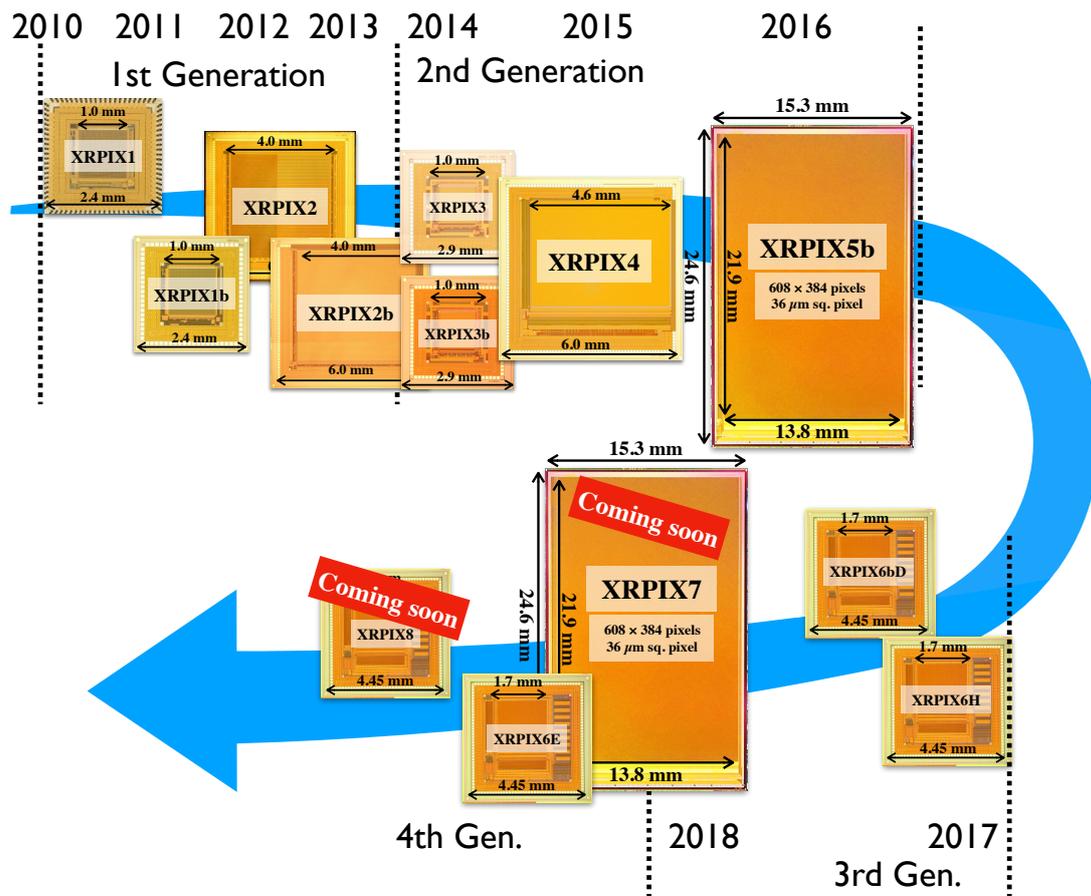


図 3.2: XRPIX シリーズ開発の歴史。現在は XRPIX8 シリーズまで設計されている。

3.2.1 読み出し回路

この項では、XRPIXの読み出し回路の説明を行う。XRPIXの各ピクセルにCMOS回路を設けている。これらは、大きく分けてピクセルトリガー回路・ピクセルアナログ回路・周辺読み出し回路で構成されている。以下では順を追ってこれらについて説明する。

ピクセルトリガー回路

XRPIX は各ピクセルにコンパレータ回路が備わっており、X線の入射によってトリガーを出力する機能をもつ(図 3.3)。コンパレータには、2つの反転増幅器からなるインバータチョッパ型を用いる。X線による信号レベルが、あらかじめ設定したトリガー閾値電圧を超えるとコンパレータの論理が反転し、トリガー信号を出力する仕組みになっている。また、コンパレータ回路の後段にある Set-Reset(SR) Latch は、コンパレータの出力を安定させ、コンパレータリセット中に流れる貫通電流を抑制するために実装されている。

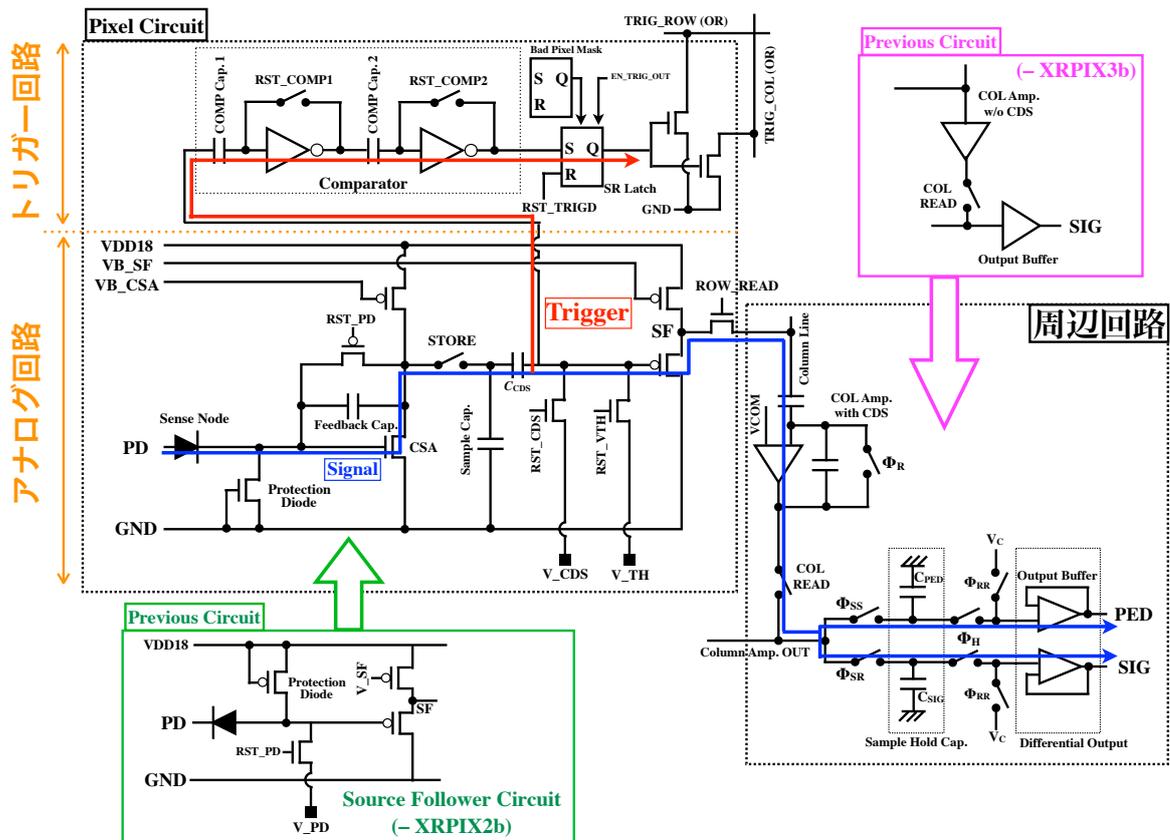


図 3.3: XRPIX の読み出し回路の回路図。各ピクセルにピクセルトリガー回路・ピクセルアナログ回路・周辺読み出し回路が搭載されている。

図 3.4 は、図 3.3 のコンパレータ回路周辺を取り出したものである。図 3.4 を用いてトリガーの動作を説明する。

- (i) RST_VTH、RST_COMP1、RST_COMP2、を ON にし、RST_CDS を OFF にしてコンパレータのリセットを行う。①と②の電位は、コンパレータ 1 の動作電圧である V_{RST_COMP1} になる。また、③と④の電位は、コンパレータ 2 の動作電圧である V_{RST_COMP2} になる。SR Latch は、一連のコンパレータのリセットが完了する (iv) まで無効にする。(RST_TRIGD を ON、EN_TRIG_OUT を OFF にする。)

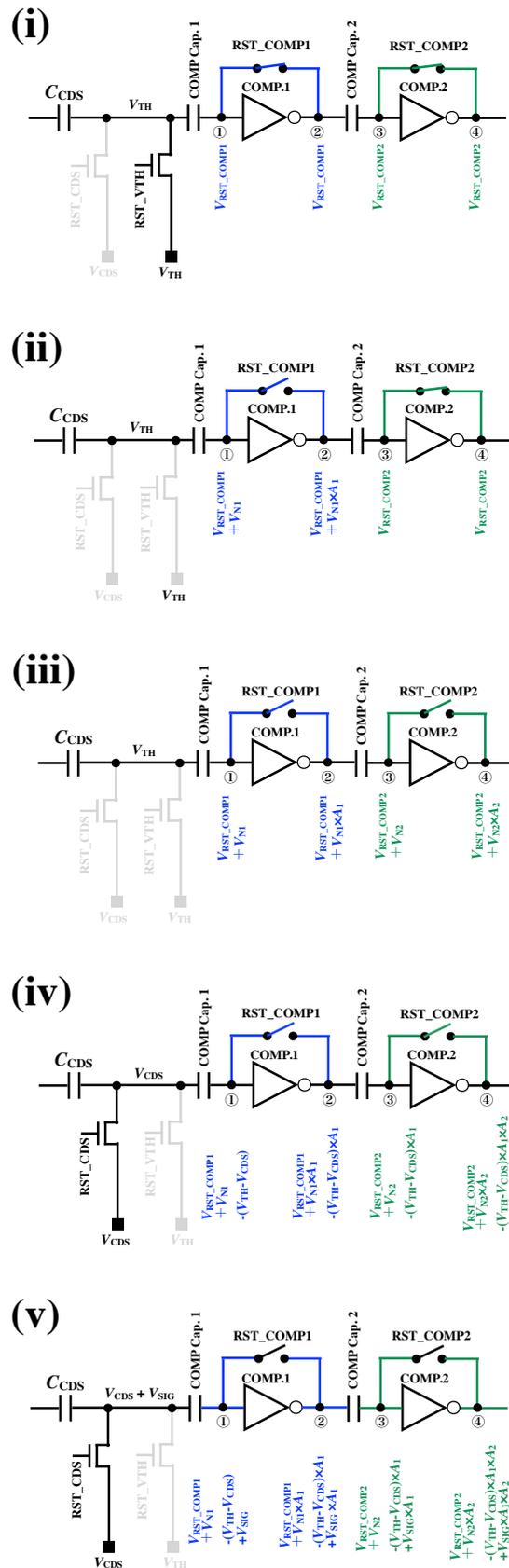


図 3.4: ピクセルトリガー回路の動作図。X線が入射すると図の順番に沿ってトリガー信号が出力される。

- (ii) RST_VTH を OFF にした後、RST_COMP1 を OFF にする。RST_COMP1 を OFF にする際にリセットノイズ V_{N1} が発生する。コンパレータ 1 の後段の②の電位は、 $V_{N1} \times A_1$ が加算された $V_{RST_COMP1} + V_{N1} \times A_1$ になる。 $(A_1$ はコンパレータ 1 の増幅率。)
- (iii) RST_COMP2 を OFF にする。この際、リセットノイズ V_{N1} が、COMP Cap.2 によってキャンセルされ、代わりにリセットノイズ V_{N2} が生じる。④の電位は、 $V_{N1} \times A_2$ が加算された $V_{RST_COMP2} + V_{N1} \times A_2$ になる。
- (iv) RST_CDS を ON にする。このとき、入力電圧が V_{CDS} になる。COMP Cap.1 に集められた電荷は逃げ場が無く、COMP Cap.1 の両側の電圧差は保持されるため、①の電位は $-(V_{TH} - V_{CDS})$ が加算される。また、出力側の④の電位は、

$$V_{RST_COMP2} + V_{N2} \times A_2 - (V_{TH} - V_{CDS}) \times A_1 \times A_2 \quad (3.1)$$

となる。ここで、 $A_1 = A_2$ が十分大きいとき、式 3.1 は、

$$-(V_{TH} - V_{CDS}) \times A_1 \times A_2 \quad (3.2)$$

と書くことができる。 $V_{trig} \equiv (V_{TH} - V_{CDS})$ が比較の基準電圧となる。ここで、XRPIX では CSA で信号電圧の符号が反転するため、ホール収集型の素子では $V_{trig} > 0$ 、電子収集型の素子では $V_{trig} < 0$ になる。

また、このタイミングで SR Latch を ON にする。(RST_TRIGD を OFF、EN_TRIG_OUT を ON にする。)

- (v) X線などにより信号電圧 V_{SIG} が入力されると、入力の直列の C_{CDS} の電圧差は保持されるので、③の電位は $V_{CDS} + V_{SIG}$ 、④の電位は $[V_{SIG} - (V_{TH} - V_{CDS})] \times A_1 \times A_2$ となる。ここで、 $V_{SIG} > V_{trig}$ のとき、トリガー信号が出力される。

ピクセルアナログ回路

XRPIX は、X線の入射によって生じた信号電荷を、電荷有感型増幅器 (Charge Sensitive Amplifier: CSA)、Correlated Double Sampling (CDS) 回路、SF 回路から成るピクセルアナログ回路を経て電圧に変換し、周辺読み出し回路で読み出している。本項では、これらのピクセルアナログ回路について順を追って説明する。

• CSA 回路

CSA 回路は、図 3.5 のように、ソース接地回路にフィードバックキャパシタを入れたもので、XRPIX3 以降で実装された。(それ以前は SF 回路が実装されていた。) CSA 回路によって、X線による信号を一番最初のアンプで増幅するため、後段の回路によるノイズの影響を抑制できる。

CSA 回路の仕組みを、図 3.5 を用いて説明する。 C_{sen} をセンサー層、 C_f をフィードバックキャパシタの容量とする。X線の入射によって、電荷 Q が発生すると、 C_{sen} と C_f の間では電荷保存が成り立つため、入力電圧は

$$V_{sig} = \frac{Q}{C_{sen} + (A_{CSA} + 1)C_f} \quad (3.3)$$

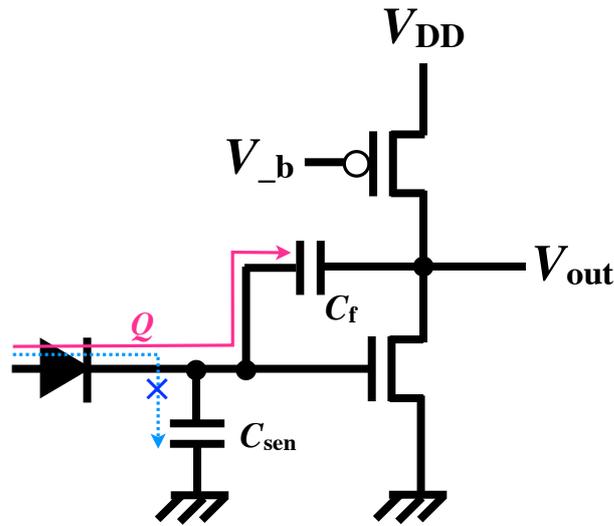


図 3.5: CSA 回路の回路図。各ピクセルの最前段で CSA 回路で信号を増幅している。

となる。ここで、 A_{CSA} は CSA の増幅率を表している。したがって、出力電圧は、

$$V_{out} = -A_{CSA} V_{sig} = -\frac{Q}{\frac{1}{A_{CSA}} C_{sen} + (1 + \frac{1}{A_{CSA}}) C_f} \quad (3.4)$$

と表せる。ここで、 A_{CSA} が十分大きいという理想的な場合を考えると、

$$V_{out} = -\frac{Q}{C_f} \quad (3.5)$$

と近似することができる。すなわち、CSA の増幅率は C_{sen} には依存せず、フィードバックキャパシタの容量のみで決まる。

● CDS 回路

ピクセルのリセットを行う際に乗る kT/C ノイズを削減するためには、容量 C を大きくすることが考えられる。しかし、高ゲイン低ノイズの実現のためには、容量 C を減らす必要がある。そこで、ピクセルアナログ回路に CDS 回路を実装し、これを動作させることで kT/C ノイズを減らすことができる。実際の動作方法を図 3.6 を用いて説明する。

- (i) トリガー回路のリセット後にアナログ回路のリセットを行う。RST_PD と RST_CDS を ON にして、赤い線の領域の電位を CSA のリセット電圧 V_{RST_CSA} 、緑の線の領域を V_{CDS} に固定する。後段のシアン色の点は、SF のオフセットである V_{SF} が加算される。
- (ii) RST_PD を OFF にする。この時、 kT/C ノイズ (V_{N1}) が電圧として、赤色と青色の領域に加算される。緑色の領域は、RST_CDS を ON にしているため、(V_{N1}) は伝わらない。

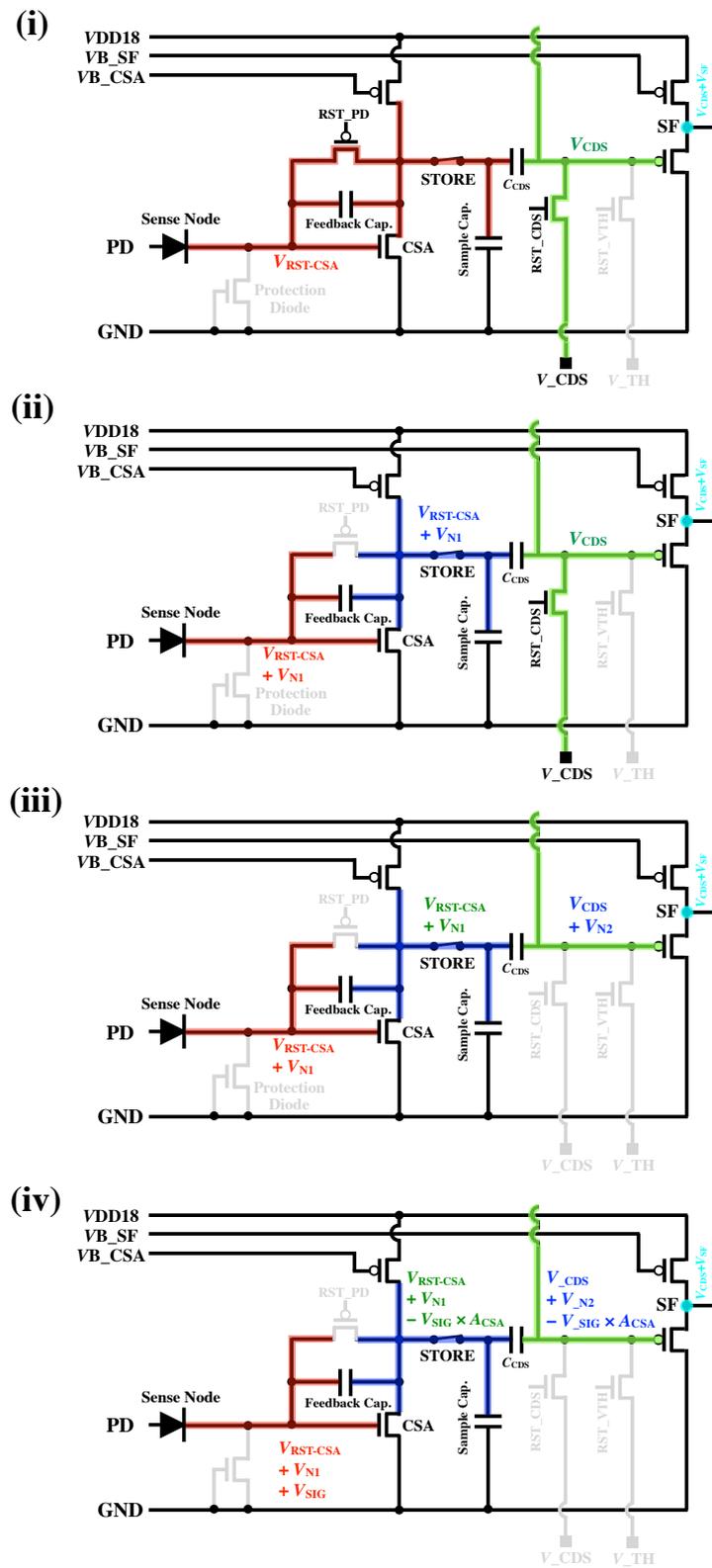


図 3.6: CDS 回路の動作図。ピクセルのリセット時に CDS 回路を用いることで kT/C ノイズを抑制している。

- (iii) RST_CDS を OFF にする。この時発生した kT/C ノイズ (V_{N_2}) が電圧として、緑色の領域に加算される。
- (iv) X線の入射で発生する電荷による信号 V_{SIG} が入力されると、 C_{CDS} にかかる電圧を保持する様に、回路全体の電圧が変化する。最終的に取り出す電圧は、CDS リセット電圧との作動を取るので、

$$(V_{CDS} + V_{SD} + V_{N_2} - V_{SIG} \times A_{CSA}) - (V_{CDS} + V_{SF}) = (V_{N_2} - V_{SIG} \times A_{CSA}) \quad (3.6)$$

になる。

CDS 回路によって、取り出される kT/C ノイズが、センサー容量 C に依存する V_{N_1} から、CDS キャパシタの容量に依存する V_{N_2} へ置き換わっている。センサー容量 C が \sim fF なのに対して、 C_{CDS} を \sim 100 fF と大きくすることでノイズを抑制することができる。

周辺読み出し回路

各ピクセルで増幅したアナログ信号は、後段の周辺読み出し回路で順番に読み出される。各列に搭載されたカラムアンプで増幅し、サンプルホールドキャパシタ (S/H cap.) に一旦蓄積し、その後差動で読み出す。差動出力にすることで、コモンモードノイズが乗りにくいアナログ出力になる。また、信号とリセットレベルの差を取るため、各アンプのオフセットを取り除ける。

周辺読み出し回路の動作手順を図 3.7 を用いて説明する。

- (i) ϕ_R 、 ϕ_{SS} を ON、 ϕ_{SR} を OFF にする。読み出すピクセルの Row、Column を指定して ROW_READ と、COL_READ を ON にする。ピクセルに信号電圧 V_{SIG} が入っている場合、各点の電位は、図中の赤字で示した電位になる。カラムアンプの入力端子は、バーチャルショートで常に V_{COM} の電位になろうとするため、 C_{SIG} に V_{COM} の電圧を保持する。
- (ii) ϕ_{SS} と ϕ_R を OFF、 ϕ_{SR} を ON にして、指定したピクセルの RST_CDS を ON にしてピクセルのリセットを行う。 C_1 と C_2 の電荷保存と、それに付随して後段の電位が変化するため、 C_{SIG} の電位は

$$V_{COM} - V_{SIG} \times A_{CSA} \times \frac{C_1}{C_2} \quad (3.7)$$

になる。

- (iii) C_{SIG} と C_{PED} に信号レベルとリセットレベルを保持した後は、その電圧差を出力する。まず、 ϕ_{RR} を ON にして、Output Buffer のリセットを行う。
- (iv) ϕ_{RR} を OFF、 ϕ_H を ON にして、S/H cap. に保持しておいた電位差を読み出す。この時、電位差は、

$$V_{SIG} \times A_{CSA} \times \frac{C_1}{C_2} \quad (3.8)$$

となる。 C_1 、 C_2 は、Programmable Gain Amplifier (PGA) 回路を用いることで調整することができる。本研究では、 $C_1=C_2$ として用いている。

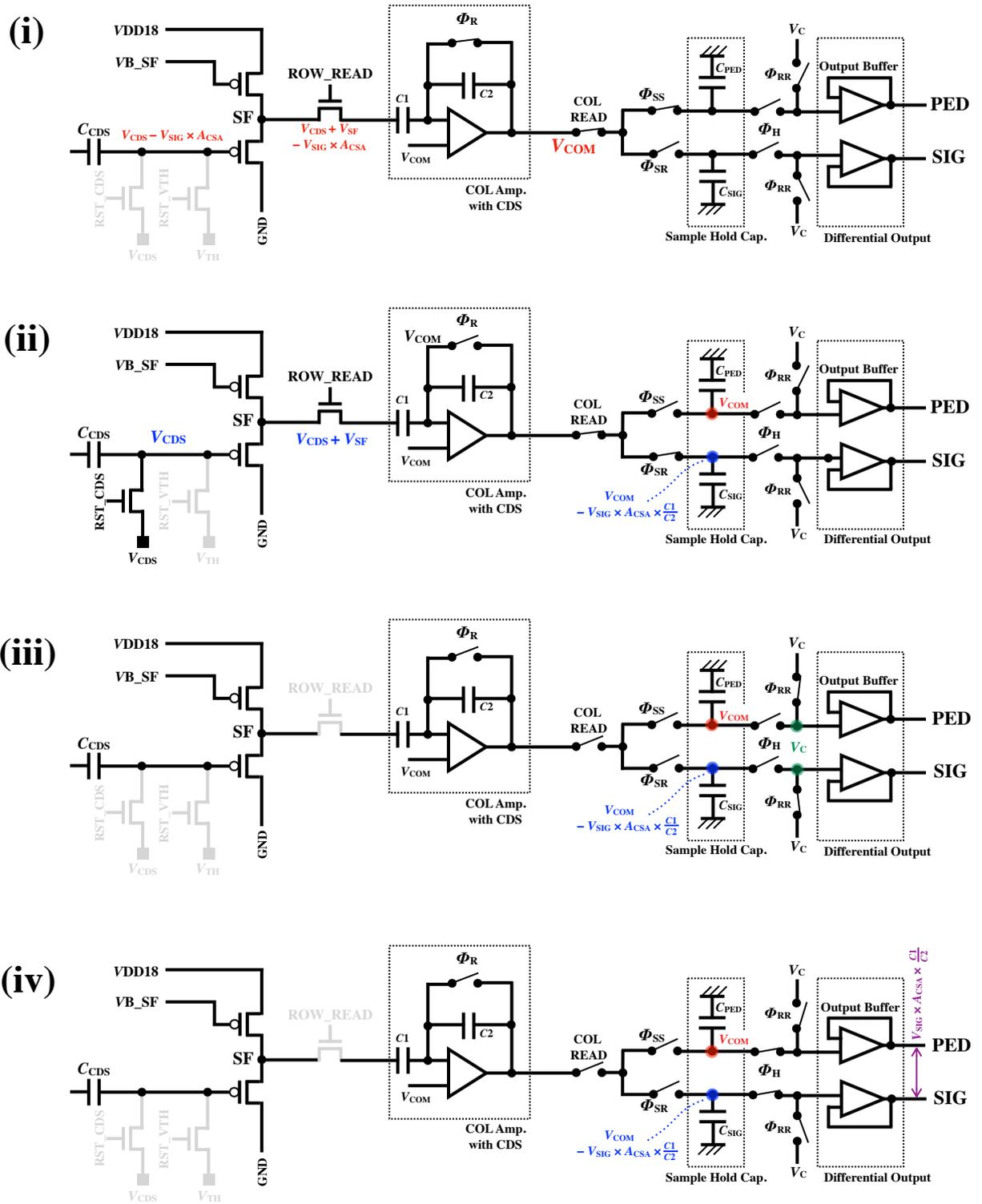


図 3.7: 周辺読み出し回路の動作図

3.2.2 読み出しモード

XRPIX には「イベント駆動読み出しモード」と「フレーム読み出しモード」の2種類の読み出しモードが備わっている。前述の通り、XRPIX は各ピクセルにトリガー出力機能を有するため、X 線が入射したタイミングでのみ読み出しを行う「イベント駆動読み出し」を実現した。本項では、各読み出しモードの読み出し手順や特徴について説明する。

イベント駆動読み出しモード

前述の通り、XRPIX は各ピクセルにトリガー出力機能をもつ。X 線のヒットによって発生した信号電荷が、あらかじめ設定したトリガー閾値電圧を上回った際にヒットしたピクセルから、ヒットしたタイミングでトリガー信号が出力される。その後、ヒットしたピクセルのみの信号を読み出す。この一連の読み出し方法を「イベント駆動読み出し」と呼び、これにより優れた時間分解能 ($< 10 \mu\text{s}$ [8]) と高いスループット ($> 10 \text{ kHz}$) を実現している。

イベント駆動読み出しの流れを、図 3.8 を用いて説明する。

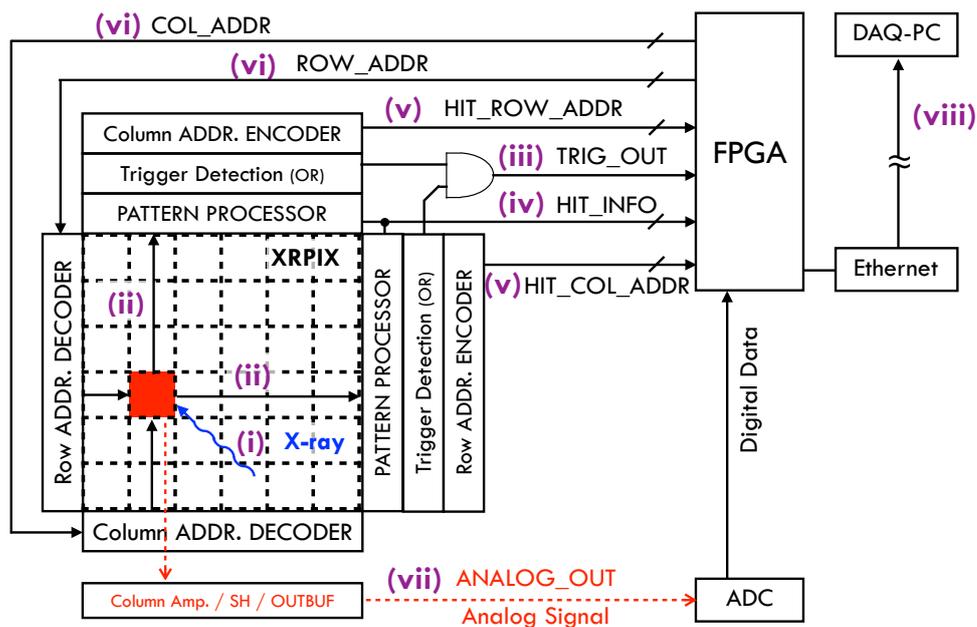


図 3.8: イベント駆動読み出しの流れ [9]。

- (i) 最初にピクセル信号のリセットを行い、露光を開始する。設定した露光時間の間にトリガーが出力されない場合は、再度リセットを行い露光を繰り返す。X 線が入射すると電荷が発生し、読み出しノードで収集されて信号として入力される。
- (ii) あらかじめ設定したトリガー閾値を上回る場合、ピクセルの Column と Row 方向の射影にトリガー信号が出力される。
- (iii) 全ピクセルの OR 信号（ヒットタイミング信号）を FPGA に出力する。ヒットタイミング信号は、全てのピクセルでトリガー出力の OR を取って出力するもので、X 線

がヒットした時間情報がわかる。将来的にはこの時間情報を利用して、アクティブシールドとの同時イベントを除外することで、望遠鏡の視野外からの NXB を除去することができる。

- (iv) ヒット情報信号(後述)を出力する。
- (v) ヒットアドレス情報(後述)を出力する。
- (vi) FPGA で読み出すイベントと判定した場合、ヒットしたピクセルのアナログ信号を周辺読み出し回路で読み出す。
- (vii) アナログ信号を外部の ADC で AD 変換して、FPGA のレジスタにデータを一時的に蓄積する。
- (viii) イーサネット経由で DAQ PC に転送し、データを保存する。

ここで、ヒット情報信号とヒットアドレス信号は、ヒットしたピクセルの Column と Row の射影情報を記録するヒットパターンレジスタ上の演算で出力される。ヒット情報信号より、そのイベントを読み出すかどうかを判定する。例えば、図 3.9 のようにシングルヒットか複数ヒットかを判定することが可能で、後者の場合は宇宙線由来のイベント、即ち NXB として読み出しせずに除外することが可能である。

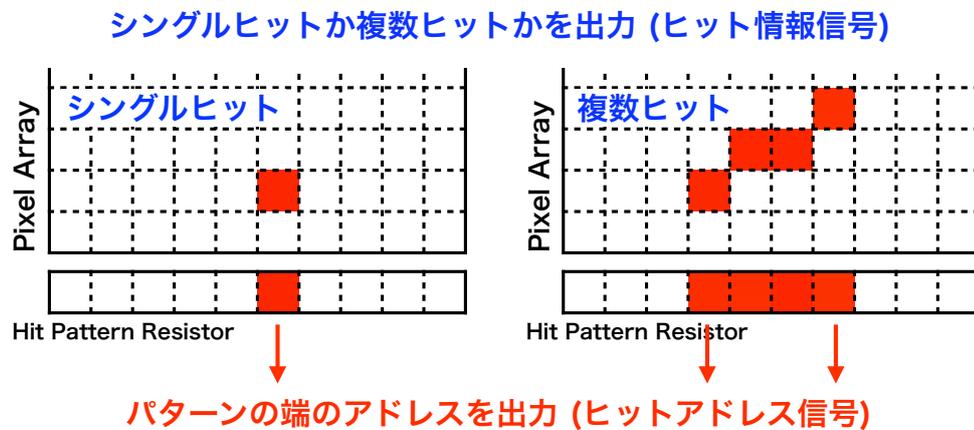


図 3.9: ヒット情報信号とヒットアドレス信号の概念図 [10]。

イベント駆動読み出しでは、これらの流れで X 線イベントを読み出している。本論文で取得したデータは、露光時間を 1 ms に設定している。また、読み出す際にはヒットしたピクセルのみではなく、その周辺の 8×8 ピクセルを読み出す。これは、チャージシェアリングイベント (3.3.2 項) の補正と、ペDESTAL の計算 (3.3.1 項) のためである。

フレーム読み出しモード

XRPIX にはイベント駆動読み出しの他に、トリガー出力機能を使用せずに読み出す「フレーム読み出しモード」を実装している。これは、CCD と同様に X 線イベントの有無に

関わらず全ピクセルを読み出すモードである。CCDとの違いは、CCDが縦転送と横転送を繰り返すことで1つの読み出しノードから読み出すのに対し、XRPIXは各ピクセルに搭載された読み出しノードで読み出すことである。そのため、1フレーム毎に全面を読み出す必要が無く、指定した領域のみを読み出すことが可能である。

3.3 XRPIXのデータ解析

3.3.1 ペDESTALの計算方法

XRPIXは、X線の入射の有無に関わらずある一定の波高値を出力する(図3.10)。これは、素子の暗電流、読み出しボードに搭載されたINA103やADCのオフセットを反映したもので、この波高値を「ペDESTAL」と呼ぶ。そのため、実際のデータ解析では、X線の波高値を求めるために、全波高値からペDESTALを引いている。また、フレーム読み出しとイベント駆動読み出しではペDESTALの評価方法が異なり、以下の方法でそれぞれ算出している。

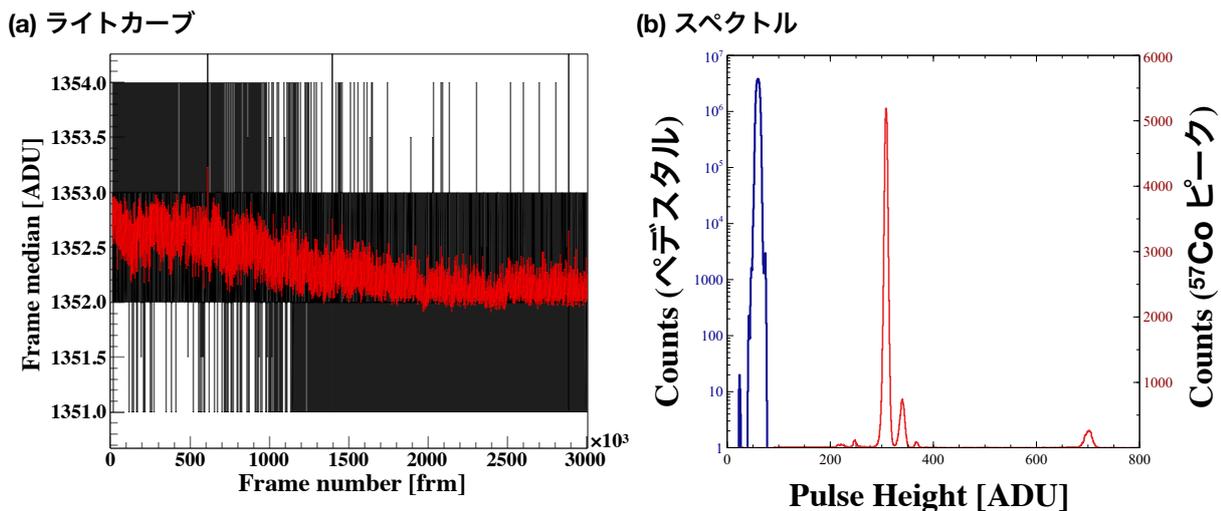


図 3.10: XRPIX6E の (a) ライトカーブおよび (b) ペDESTAL (青線) と ⁵⁷Co からの放射 (赤) のスペクトル。(a) の黒線は各フレームの全ピクセルの波高値の平均、赤線は各 100 フレーム毎の全ピクセルの波高値の平均を表している。

- フレーム読み出し

フレーム読み出しでは、式 3.9 で表すように、各ピクセルの波高値の前後 50 フレームの平均値をペDESTALとして採用している。

$$PH_{ij}(f) = RawData_{ij}(f) - \frac{1}{100} \sum_{f'=f-50}^{f+50} RawData_{ij}(f') \quad (3.9)$$

PH_{ij} 、 $RawData_{ij}$ はそれぞれ波高値と生データを表している。添字の i 、 j は Column Address と Row Address を表し、 f はフレーム数を表している。この方法によって、

ピクセルごとのペDESTALのばらつきを補正している。図 3.10(a) に示す様に、ペDESTALは常に一定の値ではなく、時間ごとに変動するため、この方法を採用することで、ペDESTALの時間変動の影響を補正している。

図 3.10(b) の青線、赤線はそれぞれペDESTALと ^{57}Co で取得したスペクトルである。ペDESTALのピークの幅は、X線が入射していないときの出力の揺らぎなので、ノイズ成分を直に表すと考えられる。そこで、ペDESTALのピークをガウシアンでフィッティングした標準偏差 σ_r を「読み出しノイズ」と定義する。

- イベント駆動読み出し

イベント駆動読み出しは、X線の入射によってトリガーが出力されたピクセルの周辺 8×8 ピクセルのみの波高値を読み出す。そのため、各フレーム毎に読み出すピクセルが異なるため、フレーム読み出しと同じ方法でペDESTALを算出することができない。そこで、イベント駆動読み出しでは式 3.10 で表す方法でペDESTALを求めている。

$$\text{PH}_{ij}(f) = \text{RawData}_{ij}(f) - \text{Median}(f) \quad (3.10)$$

$\text{Median}(f)$ は、各フレームの 8×8 ピクセルの波高値の中央値で、今回はこの値をペDESTALとして採用している。この方法では各ピクセルのペDESTALのばらつきを補正することができない。XRPIXの周辺読み出し回路では差動出力を用いているため、ピクセルごとのアンプの個性によるオフセットは補正されており、ペDESTALは全ピクセルでほぼ等しいはずである。しかし、実際にはピクセルごとにペDESTALが異なっている。この原因はわかっておらず、原因の追求と解析方法の改良は今後の課題である。

3.3.2 イベント判定

XRPIXのようなピクセル検出器では、X線によって発生した信号電荷が複数のピクセルに広がる場合がある。例えば高いエネルギーのX線を読み出しノード側（表面）から照射する場合、読み出しノードから遠い裏面側で吸収されやすくなり、信号電荷が広がりやすい。この時、信号電荷は複数の読み出しノードで収集される。このようなイベントを「チャージシェアリングイベント」と呼ぶ。チャージシェアリングイベントの場合、電荷を収集した複数の読み出しノードの波高値を足し合わせる補正を行う必要がある。XRPIXでは、以下に示す手順でイベントセレクションを行なっている（図 3.11）。

- イベント抽出

周辺 8×8 ピクセルの中で最も波高値が高く、あらかじめ定義した「イベント閾値（特に記載がない場合、読み出しノイズの 10 倍の値を用いる）」を上回るピクセル、を「イベント中心」として定める。

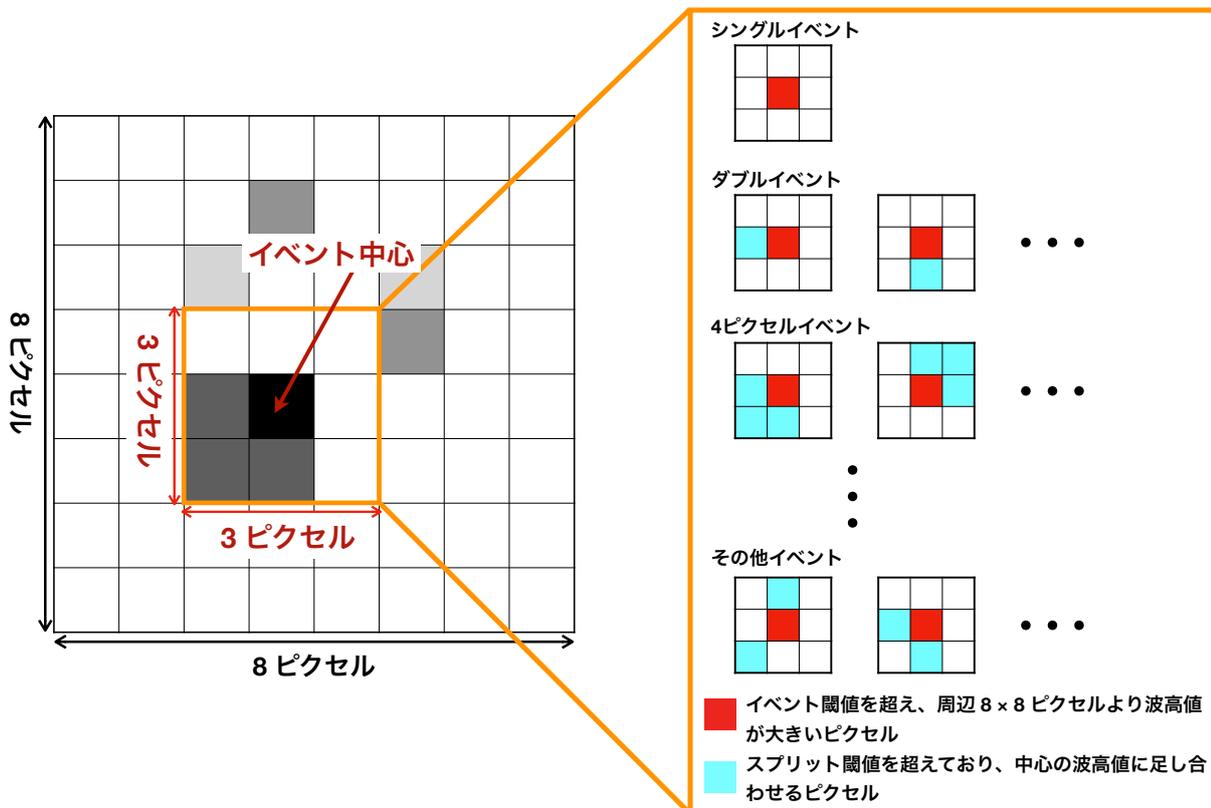


図 3.11: イベントセレクションの概念図。隣り合う 3 × 3 ピクセル間での信号電荷の広がり方でイベントの種類を判定している。

- シングルイベントの判定
イベント中心ピクセルの周囲 3 × 3 ピクセルのうち、波高値が予め定義した「スプリット閾値 (特に記述がない場合、読み出しノイズの 3 倍の値を用いる)」を上回るピクセルが存在しないイベントを「シングルイベント」として定める。これは、X線による信号電荷が単一ピクセルに収まるイベントと判定される。
- ダブルイベントの判定
イベント中心ピクセルと隣り合う 4 ピクセルのうち 1 ピクセルのみ、波高値がスプリット閾値を上回るイベントを「ダブルイベント」と呼ぶ。これは、発生した信号電荷が隣り合う 2 ピクセルに跨るチャージシェアリングイベントであると考えられる。この場合、イベント中心ピクセルのみの波高値を読み出すと、実際の波高値よりも低い値となる。このようなイベントの場合は、スプリット閾値を超えたピクセルの波高値をイベント中心ピクセルの波高値に足し合わせている。
- その他イベントの判定
シングルイベントとダブルイベント以外のイベントのうち、図 3.11 のような配置となるイベントを「その他イベント」と判定する。
- 非 X 線イベント
上記のいずれかにも該当しないイベントを「非 X 線イベント」と判定する。これは、

複数の X 線のパイルアップや宇宙線などによるものと考えられるため、データ解析からは除外している。

また、X 線の電荷の広がり方を考慮して、スプリット閾値を超えたピクセルでも足し合わせないものもある。付録 [A.0.1](#) に XRPIX で行われているイベント判定の分類一覧を添付する。

3.4 Single SOI構造

Single SOI 構造とは図 3.12 に示すように、読み出しノードとその周辺の Buried p-Well (BPW) と呼ばれる薄い p 層からなる単純な構造を指す。回路直下のセンサー層表面部の BPW の電位を一定に固定することでバックゲート効果 (2.6 節) を抑制している。

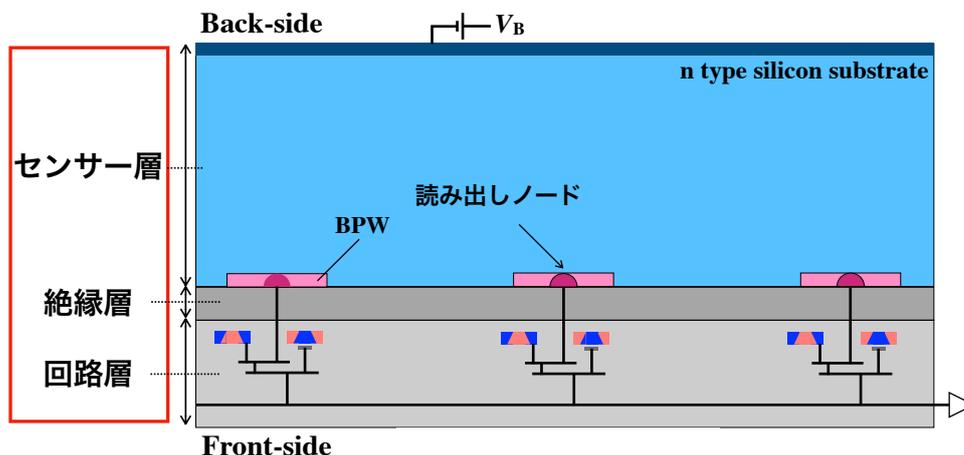


図 3.12: Single SOI 構造の XRPIX の模式図。

3.4.1 電荷収集効率の非一様性問題

「XRPIX1b」は、従来の Single SOI 構造の素子である。ピクセルサイズが $30.6 \times 30.6 \mu\text{m}^2$ で、全部で 32×32 個のピクセルを持つ。センサー層には、厚さ $500 \mu\text{m}$ の n 型のシリコンウェハを使用している。図 3.13 に XRPIX1b の写真と構造の模式図を示す。

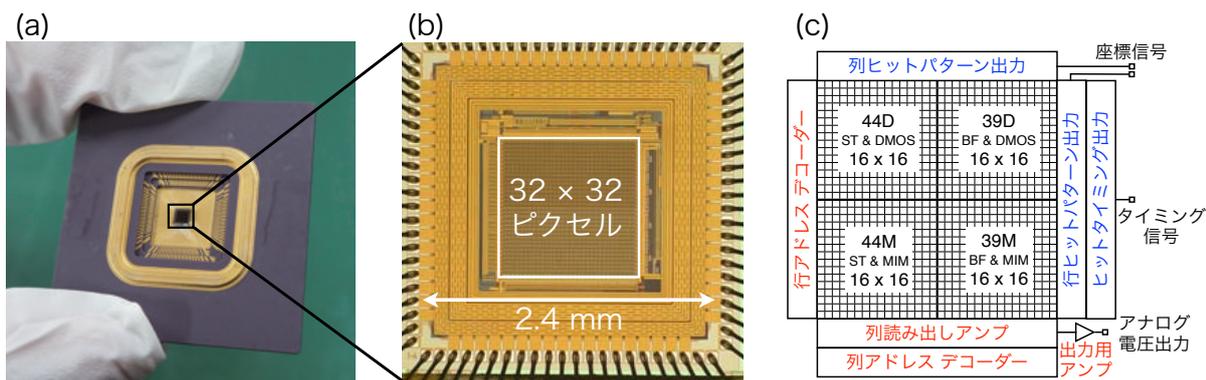


図 3.13: (a)XRPIX1b のパッケージ写真 [11]。 (b) 顕微鏡で撮影した素子部の拡大写真。 (c)XRPIX1b の機能ブロック図 [12]。

先行研究で、XRPIX1b では、同じピクセルでも X 線の入射位置によって電荷収集効率が異なることが分かっていた [13]。図 3.14 は XRPIX1b で取得した ^{241}Am から放射されるスペクトルである。赤線がシングルイベント、青線がダブルイベントを表している。

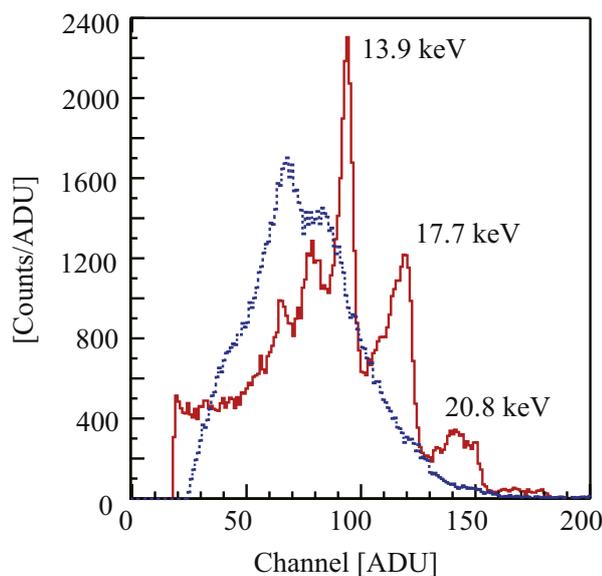


図 3.14: XRPIX1b で取得した ^{241}Am のエネルギースペクトル [13]。赤線と青線は、それぞれシングルイベントとダブルイベントのスペクトルに対応している。

シングルイベントでのカウント数を比較すると、一番多い輝線は $\text{Np-L}\alpha$ (13.9 keV)、次に多い輝線は $\text{Np-L}\beta$ (17.7 keV) である。そのため、ダブルイベントで確認できる2つの輝線も $\text{Np-L}\alpha$ (13.9 keV) と $\text{Np-L}\beta$ だと考えられる。しかし、それらの輝線のピーク的位置を比較すると、ダブルイベントの場合では、シングルイベントの輝線よりも低いチャンネルに存在していた。この「ピークシフト」は、ダブルイベントでは電荷損失により、入射した X 線のエネルギーを再現できていない可能性を示唆する。また、電荷損失による電荷の損失量がイベント毎に異なるため、輝線幅が大きくなりエネルギー分解能の劣化の原因になる。ダブルイベントはチャージシェアリングイベントであるので、電荷損失の原因はピクセル境界付近にあると推測できる。

Matsumura et al.(2015)[13] ではビームライン実験によって XRPIX1b のサブピクセル性能評価を行った。ビームライン実験で XRPIX1b に 8 keV の X 線を表面照射で取得したスペクトルを図 3.15 に示す。図中の破線はピクセル境界を表し、破線で囲まれた領域が 1 ピクセルに対応している。このように、X 線の入射位置によっては輝線成分が再現されない、すなわち電荷を十分に収集できず実際よりも低い波高値になる領域が存在することがわかった。

電荷収集効率が劣化する原因を調査するために、Matsumura et al.(2015)[13] ではセンサー層での電場シミュレーションを行っている。図 3.16 はセンサー層の電場シミュレーション (a) および電位シミュレーション (b) の結果である。図 3.16(a) から、電場がピクセル回路のある C-D 間に向かって伸びていることがわかる。ピクセル境界（読み出しノードと隣のピクセルの読み出しノードの間）では、電荷がピクセル回路へと運ばれていることがわかる。次に、電位の分布を見ると、C-D 間にポテンシャルの谷のような構造があることがわかる。電場に沿ってこの谷に運ばれた電荷は、ポテンシャルの谷から抜け出すことができないため、センサー層表面にとらわれる。このことから、トランジスタとポリシリコン配線がセンサー層の電場に影響を与えることが原因で、電荷収集効率が劣化して

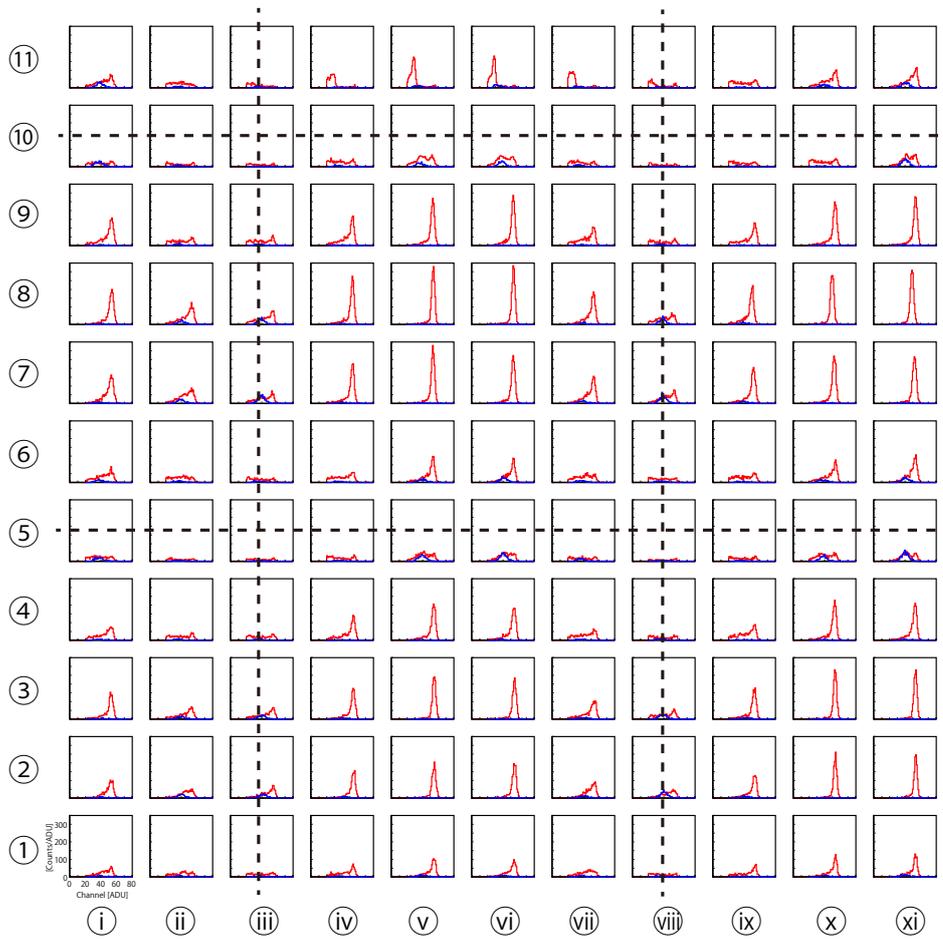


図 3.15: XRPIX1b で取得したサブピクセル領域毎のスペクトル [11]。XRPIX1b に 8 keV の X 線を照射して取得している。

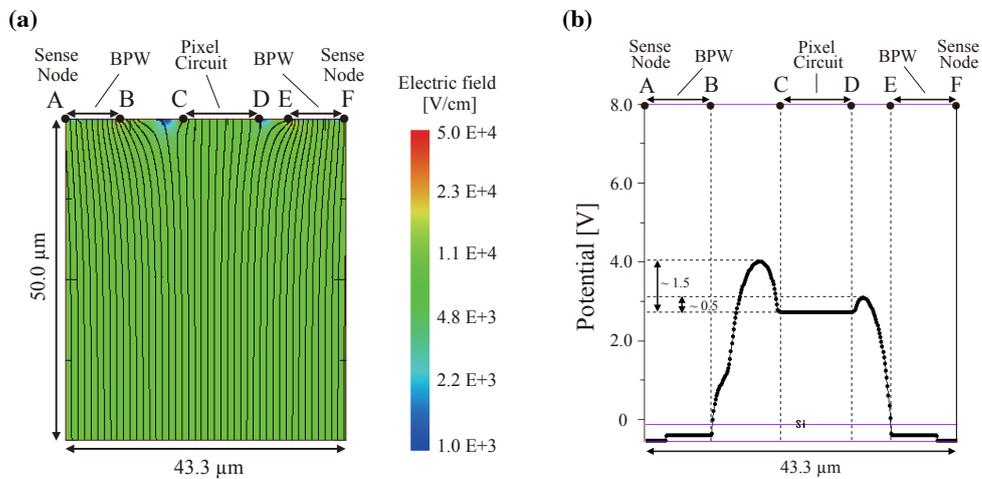


図 3.16: XRPIX1b のセンサー層の (a) 電場と (b) 電位のシミュレーション結果 [11]。

いることが分かった。

XRPIX1b で見つかった電荷収集効率問題の改善案として、電場構造を改善した「XRPIX2b」を開発した。図 3.17 に XRPIX2b の模式図 (a) と回路配置 (b,c) を示す。

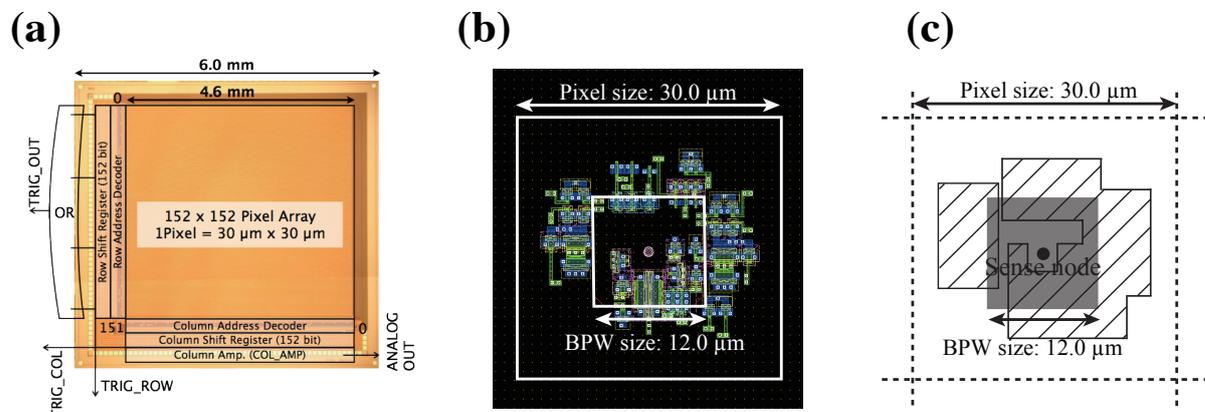


図 3.17: (a)XRPIX2b のチップの構造。(b)XRPIX2b の回路素子のレイアウト図。(c)XRPIX2b のピクセル回路の位置を表す模式図。[11]

XRPIX2b は、ピクセル回路の電位が電場を引きつける現象を利用し、ピクセル回路を置く位置を工夫することでセンサー層内の電場構造をコントロールしている(図 3.18)。つまり、電荷収集効率の悪化は BPW から離れているピクセル回路がセンサー層内の電場に干渉していることが原因だが、この現象を逆手に取り、電荷収集効率の改善を狙っている。

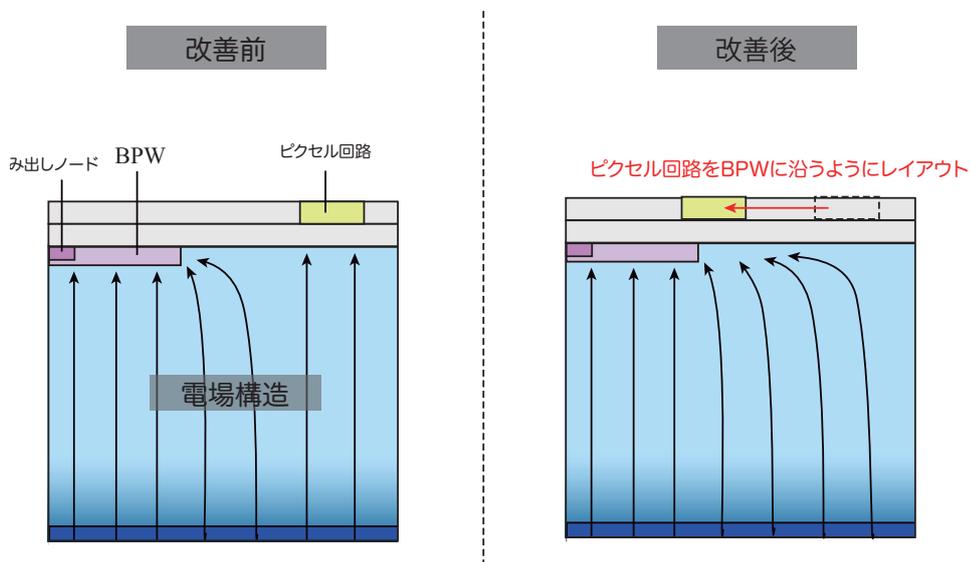


図 3.18: 電場構造を矯正するためのピクセルレイアウト案 [11]。電場が回路素子に引き寄せられる特性を逆手に取り、電荷収集効率の改善を狙っている。

Negishi et al.(2019)[14] では「XRPIX3b」のサブピクセル性能評価を行っている。XRPIX3b はピクセルサイズが $30.0 \times 30.0 \mu\text{m}^2$ で、全部で 32×32 個のピクセルを持つ。センサー層には、厚さ $300 \mu\text{m}$ の n 型のシリコンウェハを使用している。XRPIX3b は、各ピク

セルにCSA回路を実装したもので、XRPIX2bと同様に回路素子を読み出しノード周辺に配置している。図3.19はXRPIX3bに5.0 keVのX線を各サブピクセル領域に照射して取得したスペクトルの2次元マップである。全体で1ピクセルに対応しており、1ピクセルを5×5分割している。赤、青、黒線のスペクトルは、それぞれシングルイベント、ダブルイベント、全イベントに対応している。また、この実験は裏面照射で行っている。ピークシフトは、2ピクセル境界と4ピクセル境界で見られた。シングルイベントとダブルイベントのピークシフトの度合いは、横方向の2ピクセル境界の領域ではほぼ等しい。しかし、縦方向ではピークシフトの度合いが異なり、ダブルイベントのピークは、シングルイベントのピークに対して~10%低波高値側へシフトしている。このピークシフトの違いが生じる原因は分かっておらず、現在調査中である。ピークシフトの大きさは、XRPIX3bで5.0 keVのX線に対して~1.8%である。これは、XRPIX1bの17.7 keVに対して~29.0%より小さく、XRPIX3bでピークシフトが改善されることが確認された。

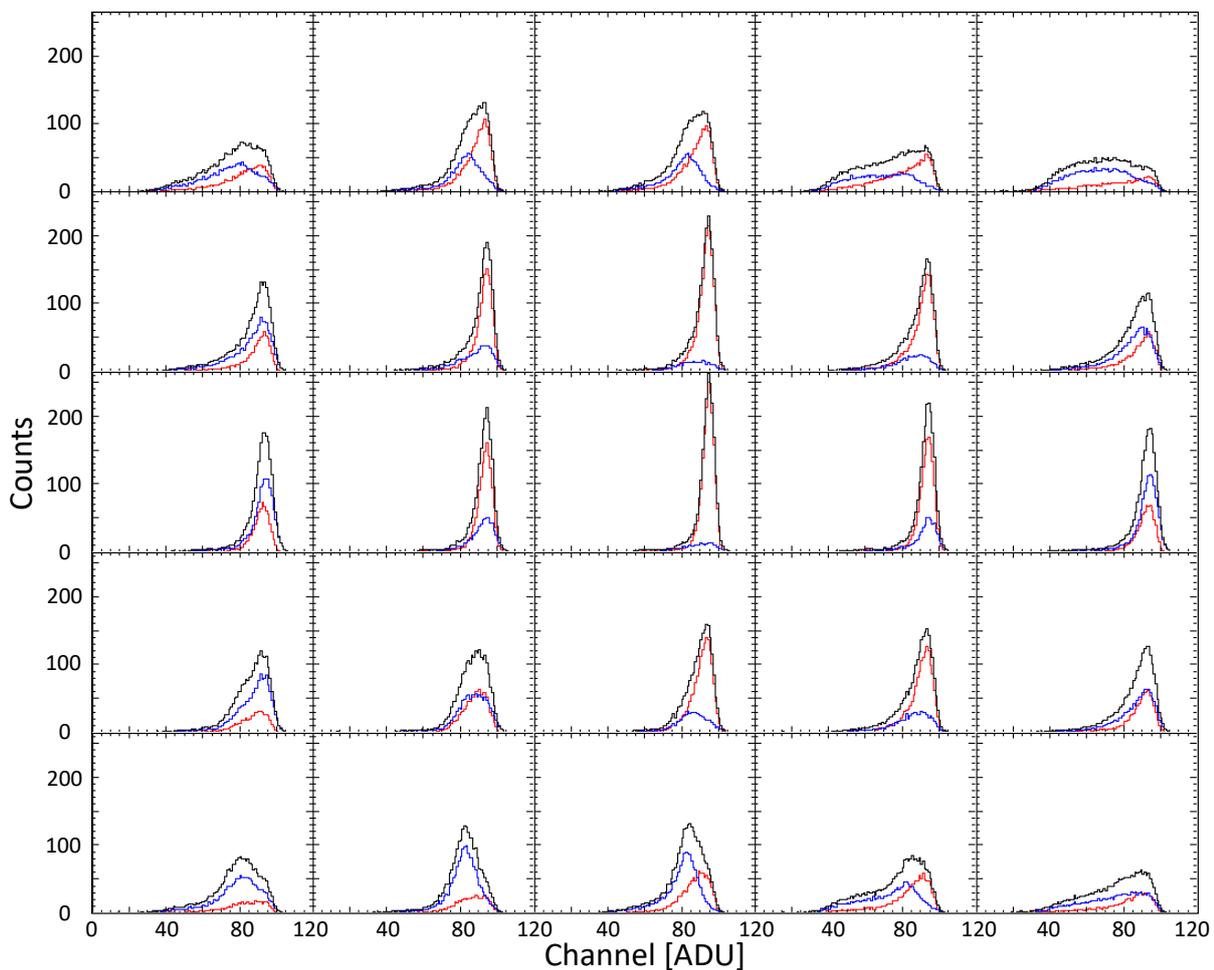


図 3.19: XRPIX3b のサブピクセル領域毎のスペクトル [14]。1ピクセルを5×5分割している。1ピクセルを赤、青、黒線のスペクトルは、それぞれシングルイベント、ダブルイベント、全イベントに対応している。

3.4.2 寄生容量問題

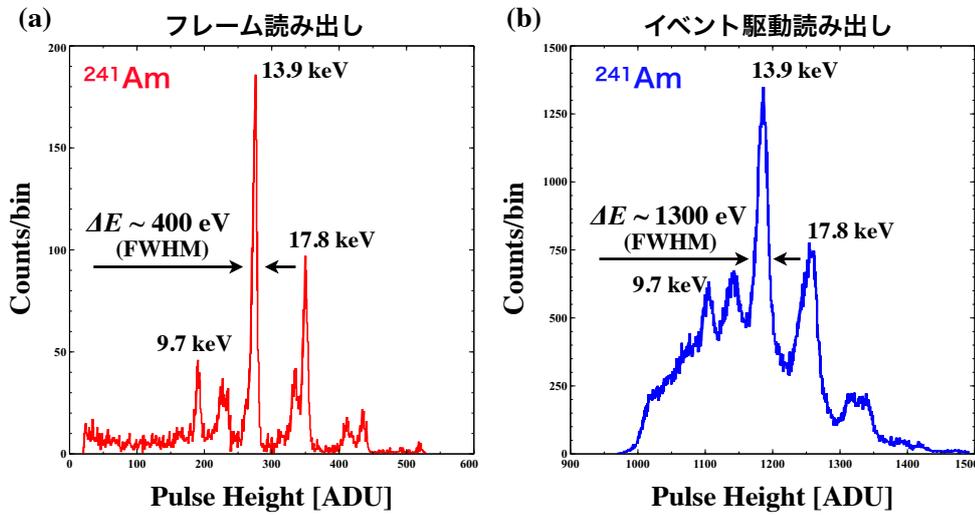


図 3.20: XRPIX3b で取得した ^{241}Am の X 線スペクトル [15]。(a) フレーム読み出しで取得、(b) イベント駆動読み出しで取得したスペクトルを表している。フレーム読み出しに比べて、イベント駆動読み出しでは著しく性能が悪化している。

図 3.20 は XRPIX3b で (a) フレーム読み出しと、(b) イベント駆動読み出しのそれぞれで取得した ^{241}Am の X 線スペクトルである。フレーム読み出しでのエネルギー分解能は $\text{Np-L}\alpha$ (13.9 keV) のピークで 400 eV なのに対し、イベント駆動読み出しでは 1300 eV となる。このように、イベント駆動読み出しでは性能が著しく悪化する問題が見つかった。この問題は、Takeda et al.(2014)[16]で調査されており、回路層とセンサー層の BPW との間に寄生容量が存在し、トリガー信号が寄生容量を介してアナログ信号に干渉することが原因だと分かった。図 3.21(a) は、イベント駆動読み出しで動作させた際の信号波形である。本来の信号レベルと、実際に得られる信号レベルをマゼンタ色の破線で示す。トリガー回路の信号 (黄色線) の論理が反転した際に生じるノイズが、アナログ信号 (緑線) に影響を与えていることがわかる。

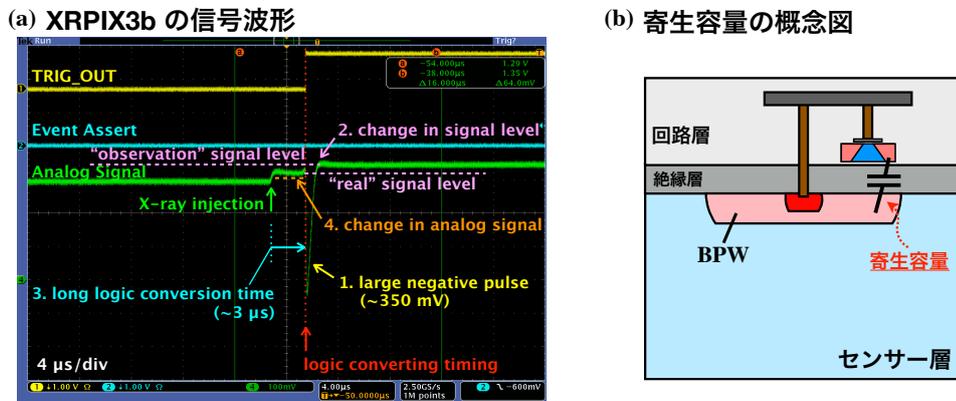


図 3.21: (a)XRPIX3b の信号波形 [16]と (b) 寄生容量の概念図 [15]。トリガー回路の論理が反転した際に生じるノイズが、アナログ信号に影響を与えていることがわかる。

これらの問題を解決するために、我々は新たに Double SOI 構造を導入した XRPIX を開発した。

3.5 Double SOI 構造

先述の通り、Single SOI 構造の素子では、回路層とセンサー層の BPW の間の寄生容量を介した干渉が問題になっていた。この干渉を抑制する方法として、BPW のサイズを小さくすることでコンパレータと BPW の距離を物理的に離すことが考えられる。しかし、これは電荷損失の問題や、バックゲート効果の抑制を考えると有効な方法とは言えない。そこで、我々は新たに絶縁層の中にもう 1 層シリコン層 (Middle Si) を設けた DoubleSOI 構造の素子「XRPIX6bD」を開発した(図 3.22)。XRPIX6bD はピクセルサイズが $36 \times 36 \mu\text{m}^2$ で、全部で 48×48 個のピクセルを持つ素子で、センサー層には、厚さ $66 \mu\text{m}$ の p 型のシリコンウェハを使用している。Middle Si に電圧をかけ、電位を固定することで静電シールドとして機能し、回路層と BPW の干渉の抑制に成功した。また、BPW によって回路層を保護する必要がなくなるため、BPW のサイズを小さくすることができ、それによってセンサー容量を減らすことができる。

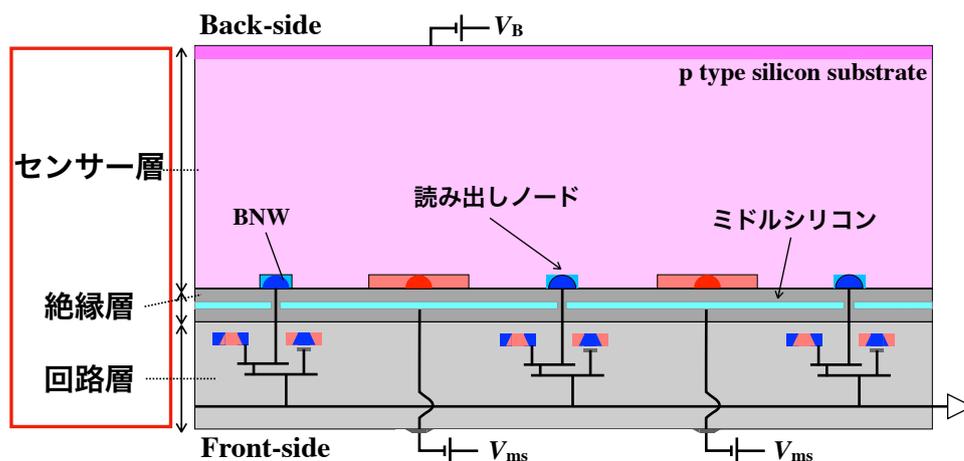


図 3.22: Double SOI 構造の XRPIX の模式図。Double SOI では絶縁層にシリコン層をもう一層設けることで静電シールドとして作用させている。

XRPIX6bD では XRPIX シリーズで過去最高性能を達成しているが、先行研究で次の 2 つの問題点が見つかった [15]。

3.5.1 テール問題

図 3.23 は XRPIX6bD で取得した ^{57}Co のスペクトルである。ピークより低エネルギー側に著しい左下がりの「テール構造」が見られる。観測される輝線にテール構造が存在する場合、輝線幅が膨らむ原因となり、エネルギーが近い輝線同士を分解するのは困難になる。また、低エネルギーの X 線のピークが、それよりも高エネルギーの X 線によって生

じたテールに埋もれてしまい、低エネルギー側のピークの検出を困難にする問題が考えられる。

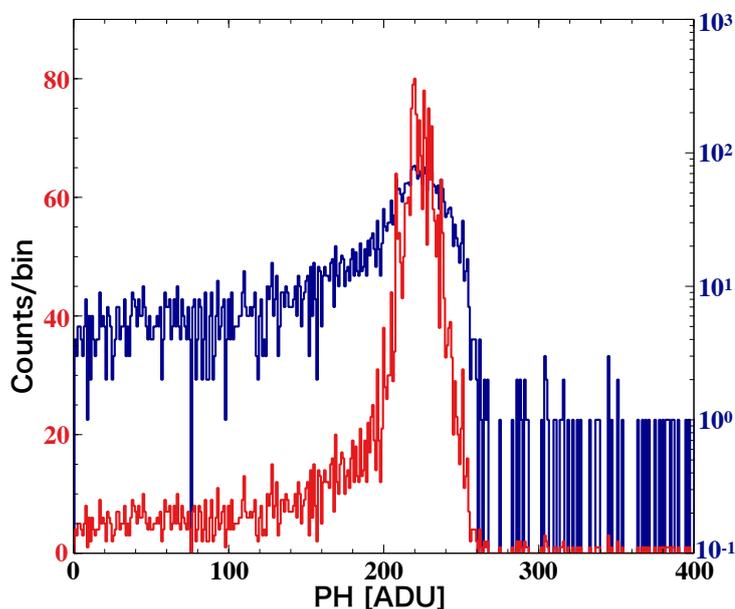


図 3.23: XRPIX6bD で取得した ^{57}Co のスペクトル。赤線と青線はそれぞれ Linear スケールと Log スケールに対応している。実験条件はバックバイアス電圧 $V_B = -200\text{ V}$ 、ミドルシリコン電圧 $V_{\text{mi}} = 1.0\text{ V}$ 、動作温度 -60°C 、フレーム読み出しで取得している。

テール構造が生じる原因としては、X線によって発生した電荷の一部を収集できていない可能性が考えられる。これは、先行研究で、センサー層の過渡解析シミュレーションから、BPWの一部が空乏化せずに中性領域として残ることが確認されている [15]。BPWにはホールが多く存在しているため、信号電荷がBPWを通過する経路でホールと再結合して損失することが原因だと考えられる。そのため、BPWを空乏化するためにバックバイアス電圧を上げるとテール構造は大幅に抑制される。しかし、バックバイアス電圧を上げることにより「電荷収集時間」に関係した新たな問題が見つかった。

3.5.2 電荷収集時間

イベント駆動読み出しでは、バックバイアス電圧を上げると逆に分光性能に著しい劣化が見られた [10]。現在のイベント駆動読み出しでは、トリガー信号の出力後に 320 ns 待つてから図 3.3 中の STORE を OFF にし、露光を終了している。(以下、この時間を T_{STORE} と定義。) この T_{STORE} の間に電荷を収集し、その後読み出しを行なっている。この T_{STORE} が、電荷収集にかかる時間よりも十分に短い場合、電荷収集が不十分なイベントとなって取得されると考えられる。そこで、 T_{STORE} をそれまでの 320 ns から 750 ns、1.2 μs 、10 μs 、100 μs 、1 ms に変更してスペクトルの比較を行った (図 3.24)。

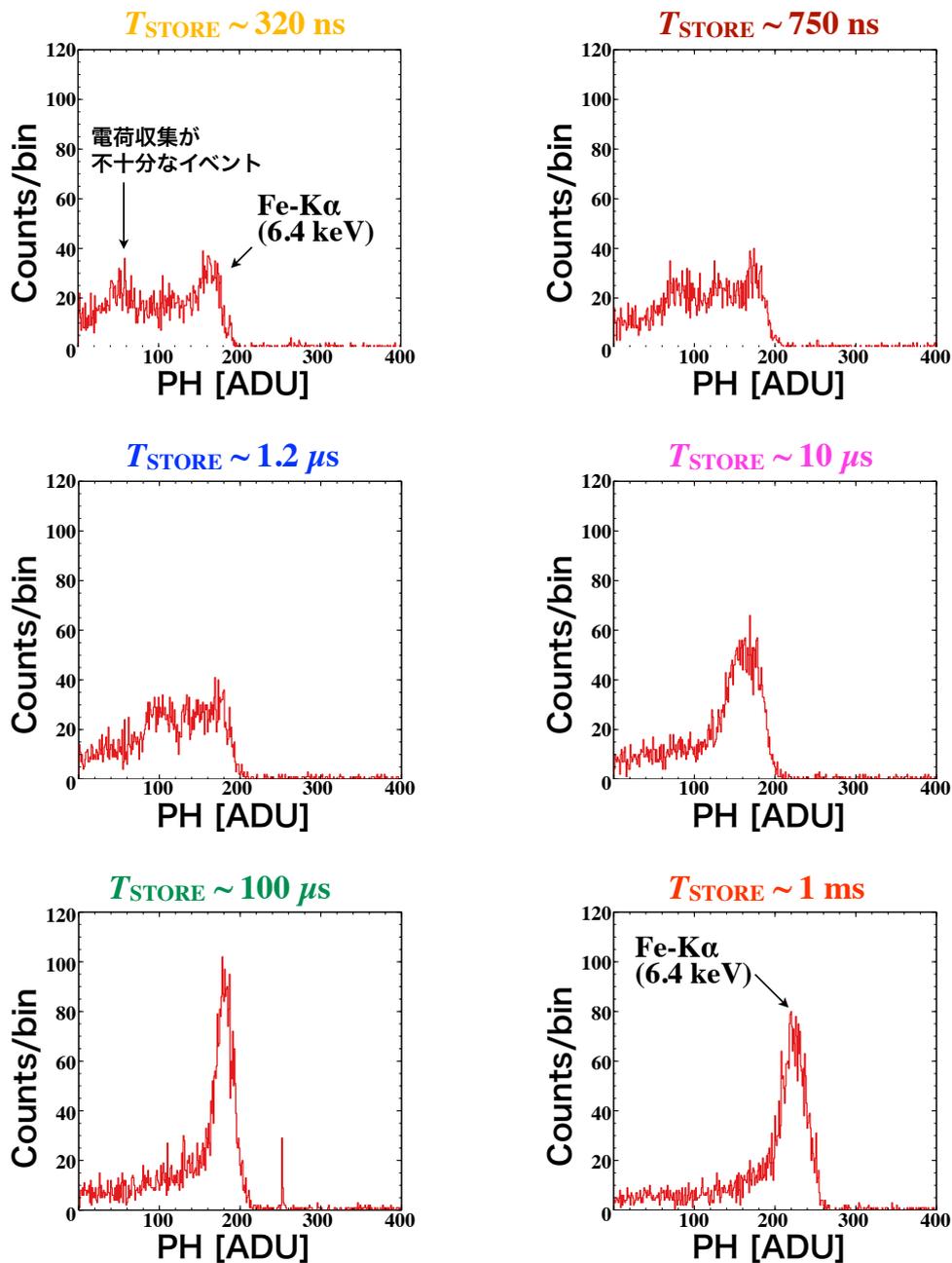


図 3.24: XRPIX6bD で T_{STORE} を変えて取得したスペクトル。実験条件はバックバイアス電圧 $V_B = -200$ V、ミドルシリコン電圧 $V_{\text{mi}} = 1.0$ V、動作温度 -60°C で行っている。イベント駆動読み出しでデータを取得しており、 T_{STORE} を 320 ns–1 ms の間で変えている。

6.4 keV の輝線に着目すると、 $T_{\text{STORE}} = 320$ ns では 2 つのピークに別れている。 T_{STORE} を長くするに連れて、低波高値側のピークは高波高値側のピークに近づき、 100 μs でピークが 1 つになる。この原因として、電荷収集が不十分な領域がどこかに存在するのではないかと考えている。

先行研究[15]ではこの問題についてシミュレーションを行っている。図 3.25 は XRPIX6bD の電場シミュレーション結果である。[15]。バックバイアス $V_B = -70$ V の場合と比較して、 $V_B = -150$ V の場合では、絶縁層とセンサー層の界面に向かって突き刺さるような電

場が増えている。つまり、発生した信号電荷が絶縁層とセンサー層の界面でトラップされることにより、波高値が低い成分が出現していると考えられる。同じピクセル内でも X 線が入射した位置によって電荷収集が不十分になる領域が存在することで、2つのピークが現れたと考えられる。また、 T_{STORE} を長くするとピークが1つになる問題は、電荷のデトラップが原因だと考えられる。界面付近で電荷がトラップとデトラップを繰り返し、それが読み出しノードで収集されるまでに時間を要していると推測しているが、正確には分かっていない。十分な電荷収集を行うためには T_{STORE} を $100\ \mu\text{s}$ 以上に設定する必要があった。イベント駆動読み出しは、1回の読み出しに $285\ \mu\text{s}$ を要するため、 $100\ \mu\text{s}$ の T_{STORE} ではスループットを下げる原因になる。

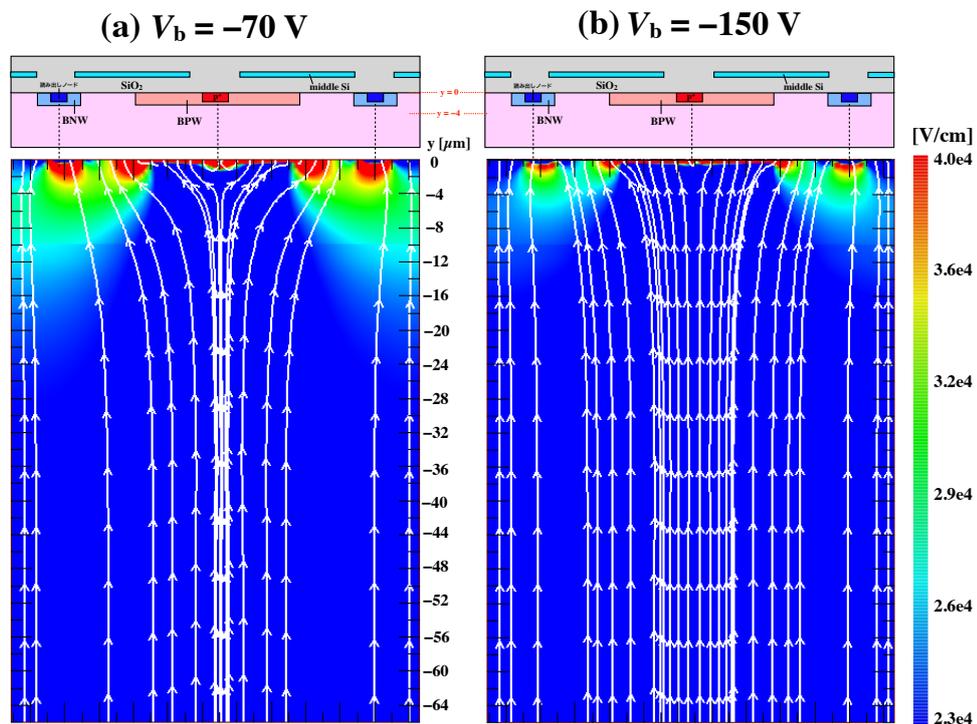


図 3.25: XRPIX6bD の電場シミュレーション [15]。センサー層内の電場構造を表している。

第4章 固定電位層構造を持つXRPIX6E

従来の Single SOI の素子で見られていた回路層とセンサー層の干渉と、Double SOI の素子で見られていた電荷収集効率の問題を解決するため、我々は新たに Pinned Depleted Diode (PDD) 構造をもつ XRPIX6E を開発した。本章では、XRPIX6E の構造の説明、および基本的な性能評価実験の手順・解析方法・結果と、そこから得られた問題点・考察について述べる。

4.1 Pinned Depleted Diode 構造

4.1.1 XRPIX6E

我々は、従来素子で見られた問題点を解決するために、共同研究者と協力し、新たに PDD 構造 (4.1.2 項) を持つ XRPIX6E を開発した (図 4.1)[17]。

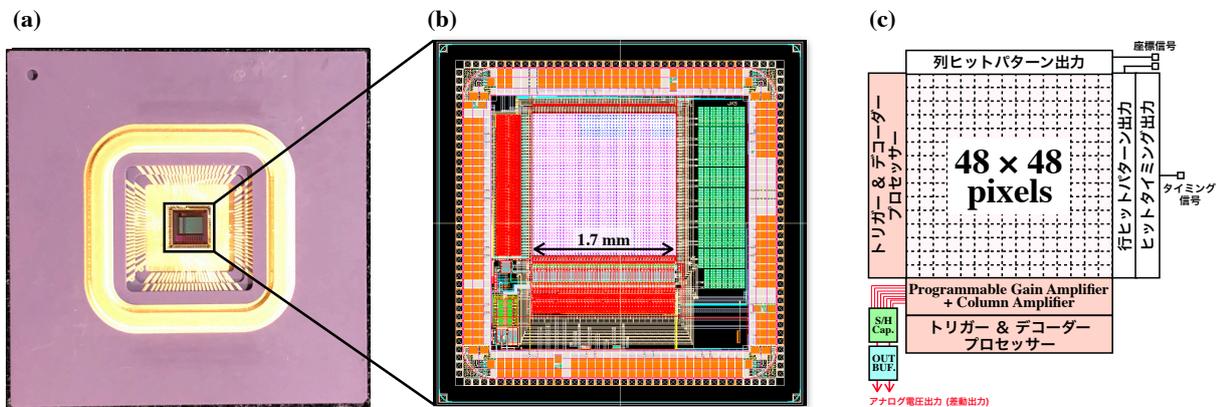


図 4.1: XRPIX6E の (a) パッケージ写真、(b) 設計概念図、(c) 機能ブロック図

図 4.2 に XRPIX6E の模式図を示す。1 ピクセル $36 \mu\text{m} \times 36 \mu\text{m}$ のピクセルサイズ、厚さ $200 \mu\text{m}$ のセンサー層を持ち、チップ全体で 48×48 個のピクセルを持つ。ウェハタイプは Floating Zone 法で製造された比抵抗 $> 25 \text{ k}\Omega$ の p 型のシリコンウェハを使用している。

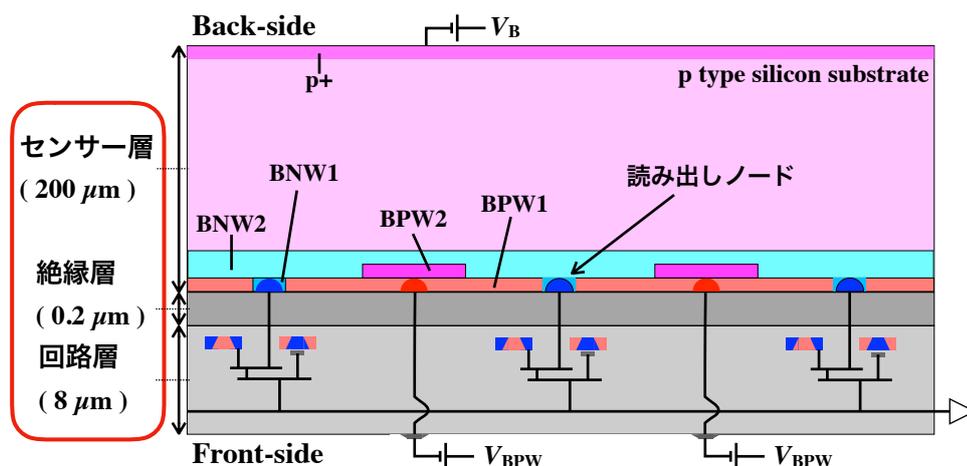


図 4.2: XRPIX6E の模式図。新たに PDD 構造を採用している。

4.1.2 PDD 構造

PDD 構造の大きな特徴は、センサー層と絶縁層の間に階段状に形成した BPW と Buried n-Well (BNW) である。これにより、以下に述べるような様々な利点を得ることが出来る。

- バックゲート効果の抑制

従来の Single SOI 構造の素子では、バックゲート効果が問題となっていた (2.6 節)。高濃度に形成した BPW は空乏化せず中性領域として残るため、BPW (図 4.2 の BPW1) に電圧を印加すると、この領域がシールド層として作用し、バックゲート効果を抑制できる。また、従来の Single SOI 構造の素子で見られた、センサー層と回路層の間で生じる寄生容量が原因でゲインが低下する問題を抑制している [18]。

- リーク電流の抑制

従来の XRPIX では、Si と SiO₂ の界面が電荷収集領域にむき出しの構造をしていた。Si と SiO₂ の界面では格子構造が不連続になるため、新たなエネルギー準位 (表面準位) が形成され、表面準位を介した熱励起によるリーク電流が発生する。

PDD 構造をもつ XRPIX6E では、Si と SiO₂ の界面を覆うように BPW (図 4.2 の BPW1) を形成しているため、界面で発生した電子は、BPW にあるホールと再結合する。そのため、リーク電流を削減できると考えられる。これは、XRPIX6E と同様の構造を持つ SOIPIX-PDD [17] で確認されている。

- 電荷収集効率の改善

従来の素子では、センサー層内で発生した電荷が読み出しノードに収集されず、Si と SiO₂ の界面でトラップされることに起因したテール問題が生じていた。XRPIX6E では PDD 構造を採用することにより、電荷がトラップされることなく読み出しノードまで移動できるように設計している。PDD 構造は、階段状に形成した BNW1 および、濃度の薄い BNW2 をピクセル一面に形成している。裏面の p⁺ 領域にバック

バイアスを印加すると、BNW1 および BNW2 は完全空乏する。その際、BNW2 と BPW1 の境界では、図 4.3 に示すように、ポテンシャルのローカルミニマムが形成される。これにより、センサー層内で発生した電荷は BNW2 の部分までドリフトした後、BNW2 の部分を水平方向にドリフトし、読み出しノードに収集される。これにより、従来素子では電荷が Si と SiO₂ の界面に触れることが原因で電荷がトラップされていたが、PDD 構造では電荷が Si と SiO₂ の界面に触れることなく電荷収集される。

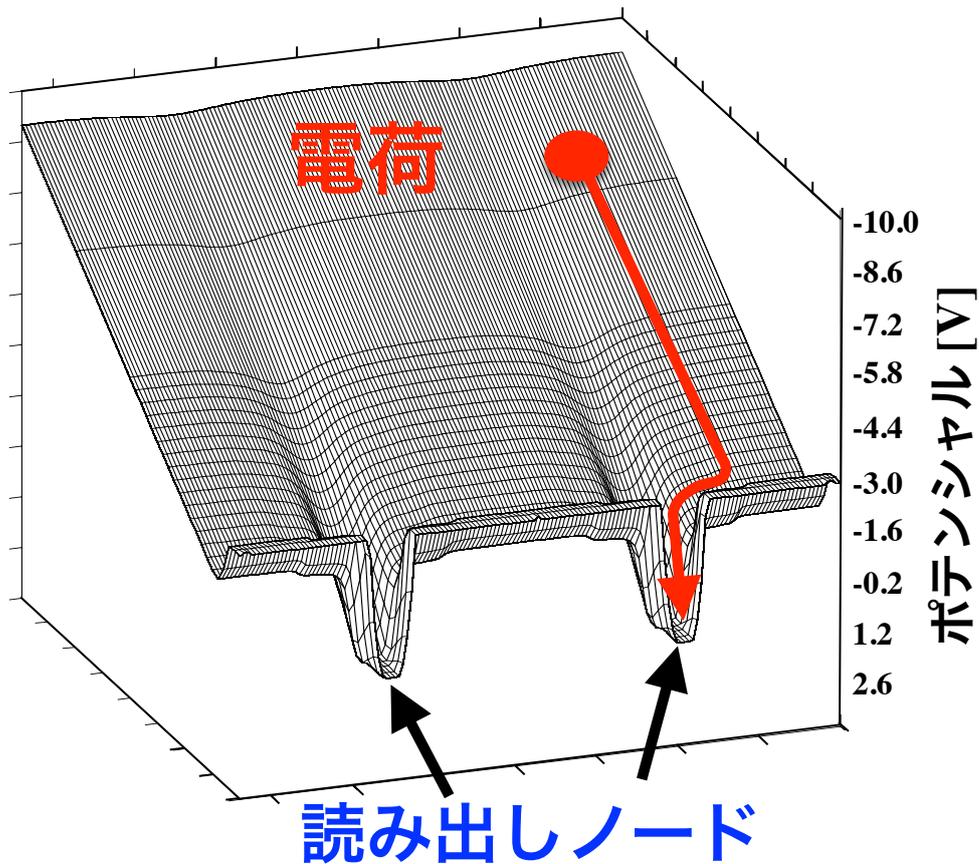


図 4.3: XRPIX6E のセンサー層内の電位シミュレーション [15]。Si と SiO₂ の界面の手前でポテンシャルのローカルミニマムを形成する。

4.2 XRPIX6E の基本性能評価

4.2.1 実験セットアップ

性能評価を行う際の実験セットアップを図 4.4 に示した。実験環境を冷却系、電源系、読み出しシステム、X線源の4つに分けて説明する。

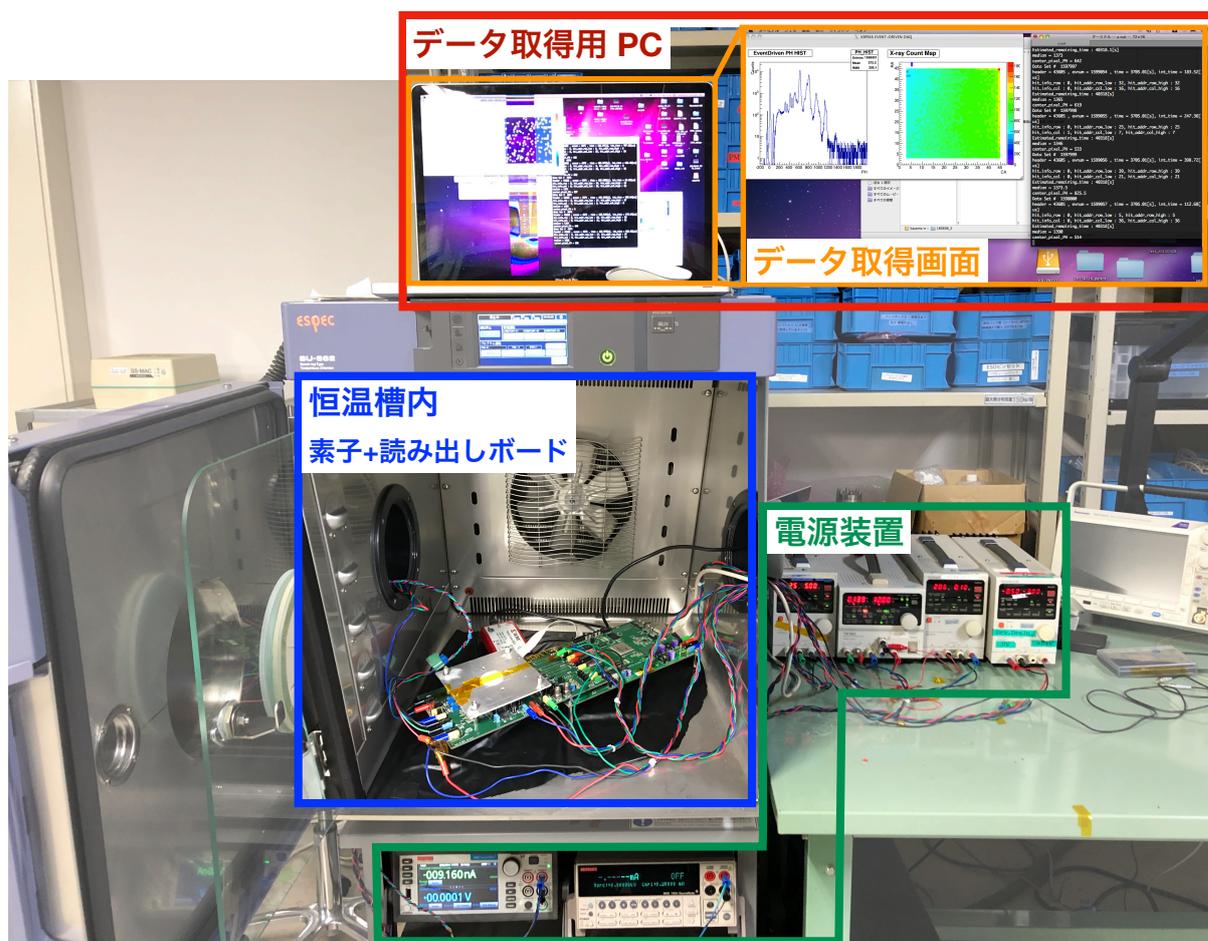


図 4.4: 実験セットアップの写真。

- 冷却系
 本実験では恒温槽を用いて素子・読み出しシステムを一定の温度に冷却する。素子を冷却することによって暗電流を抑えることができる。また、恒温槽内に素子を設置することで、蛍光灯などの光を遮断することができ、これらによるノイズを無くす効果もある。恒温槽は、エスペック社製 SU-662 を使用しており、 -70 から 150°C の範囲で温度を設定できる。
- 電源系
 素子および読み出しボードに使用する電源装置には、KENWOOD 社製のトランジスタ電源 (PW-18-1, PWR18-2, PWR-36-1) および、KEYTHLEY 社製のソースメータ (2410 1100V SourceMeter, 2450 SourceMeter) を使用した。数 100V の電圧を印加する電源および、電圧印加口に流れる電流値を詳細に測定する電源にソースメータを使用し、その他の電源にトランジスタ電源を使用している。電源装置には、電研精機研究所社製のノイズカットトランス (NCT-F5) を介して電源を供給している。
- 読み出しシステム

XRPIX の制御およびデータ出力のために読み出しボードを使用する(図 4.5)。読み出しボードは、XRPIX の全素子で共通の汎用読み出しボード (SEABAS: Soi EvAl-uation BoArD with Sitcp) と、素子毎に異なるサブボードの 2 枚 1 組で構成されている。SEABAS には素子制御用の User FPGA とデータ転送用の SiTCP FPGA の 2 つが搭載されている。使用する素子に合わせて User FPGA のファームウェアを書き換えることで、XRPIX の制御やデータの処理を行う。SiTCP FPGA によって、イーサネットで接続された読み出しボードと PC との間でデータ通信が行われる。データ読み出し PC では、ROOT ライブラリ (C++) で開発された DAQ (Data AcQuisition system) を用いてデータの送受信を行なっている。DAQ では、露光時間、リセット時間、マスク情報、印加電圧などのパラメータを FPGA に転送する他、読み出しボードから出力されるデータをファイルに保存する。また、読み出しボードには、素子から出力されるアナログ信号を増幅する計装アンプ (INA103) や、素子に与える電圧を DA 変換するための DAC、アナログ信号の AD 変換を行う ADC が搭載されている。ADC の分解能は、2V/12bit で、1 ADU (Analog-to-Digital Unit) \sim 488 μ V に相当する。

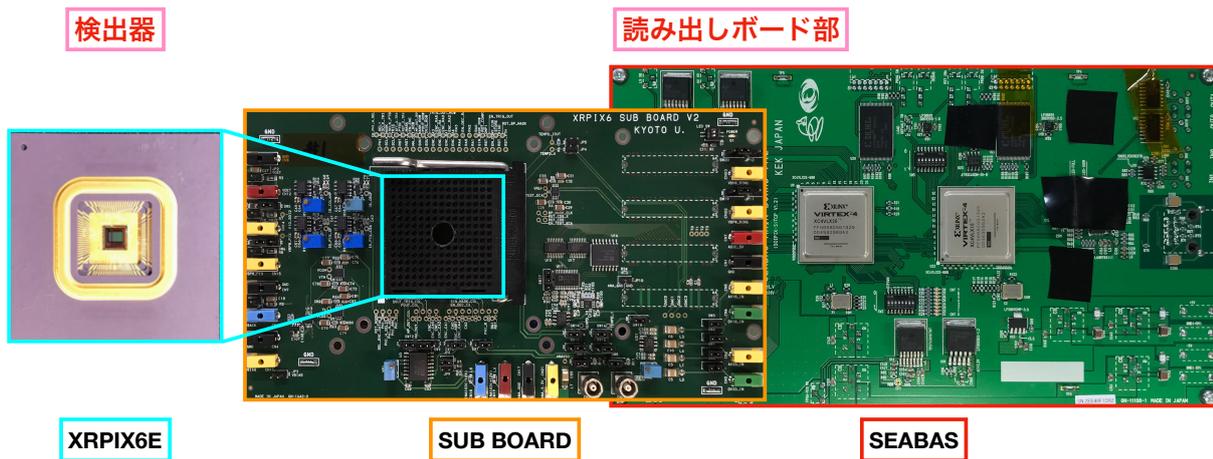


図 4.5: 読み出しボードの写真。読み出しボードは SEABAS とサブボードから成り、サブボード上にチップを接続している。

- X 線源

本研究では、性能評価に使用する X 線の照射源として ^{57}Co と ^{241}Am を用いた。 ^{57}Co からは、6.4 keV (Fe-K α)、7.1 keV (Fe-K β)、14.4 keV (γ -ray) を、また ^{241}Am からは、13.9 keV (Np-L α)、17.8 keV (Np-L β)、20.8 keV (Np-L γ) をそれぞれ放射する。 ^{57}Co のみではカバーできない高エネルギー側の性能評価、およびエネルギーのキャリブレーションのために ^{241}Am を使用する。これらの線源から放射されるスペクトルを、図 4.6 に示す。図 4.6 のスペクトルは SDD (Silicon Drift Detector) を用いて取得したものである。この実験では、Amptek 社製の SDD (XR-100SDD) を使用してデータを

取得した。

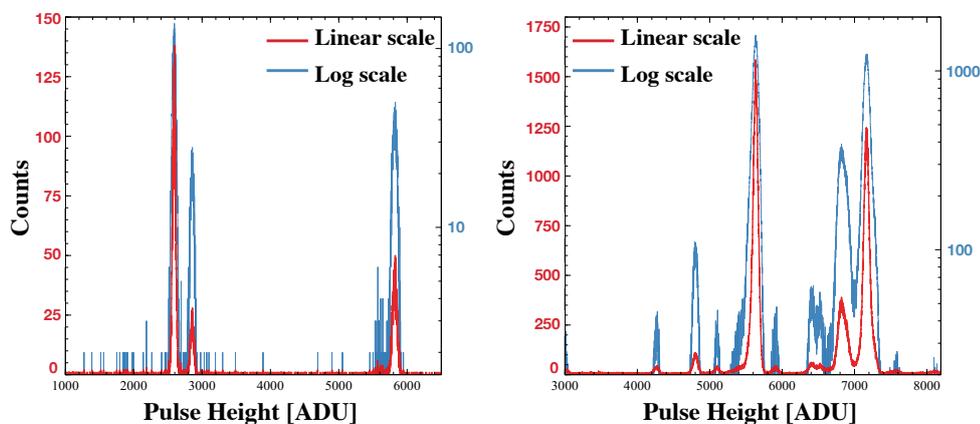


図 4.6: X 線源からの放射を SDD で取得したスペクトル。

4.2.2 ゲインの一様性と補正

本研究ではまず、全面で取得したスペクトルからゲインを求めた。ゲインは主に次の2つの要因で決まる。1つは、周辺読み出し回路に搭載された ADC や INA103 で決まる成分で、これは各ピクセルの個性に依存しない。もう1つは、XRPIX の各ピクセルの回路部に搭載されたアンプで、これはピクセルごとにゲインが異なる。全ピクセルで取得したイベントを足し合わせる場合、これらのピクセル間のゲインを補正する必要がある。そのため、まずは素子全体のゲインの一様性を評価した。

各ピクセル毎のゲインの一様性

ゲインの一様性を調べるために、各ピクセルで得られたイベントから次のようにゲインを求めた。まず、エネルギーと ADU の較正を行なった。エネルギーの較正は、図 4.7(a) に示すように、 ^{57}Co から得られた 6.4 keV、7.1 keV、 ^{241}Am から得られた 13.9 keV、17.8 keV の輝線を用いた。これらの輝線のエネルギーと ADU が線形関係にあると仮定してフィッティングを行なった(図 4.7 b)。この結果から次のように素子ゲインを求める。ここで素子ゲインとは、X 線により生成された電子 1 個が何 V の電圧に変換されたかを表す値である。XRPIX は、1 ADU = 488 μV のため、Si の平均電離エネルギー $\varepsilon_{\text{Si}} = 3.65 \times 10^{-3} \text{ keV/e}^-$ と、読み出しボード上のアンプ (INA103) の増幅率が ~ 1.8 であることを用いると、素子ゲインは式 4.1 で計算できる。

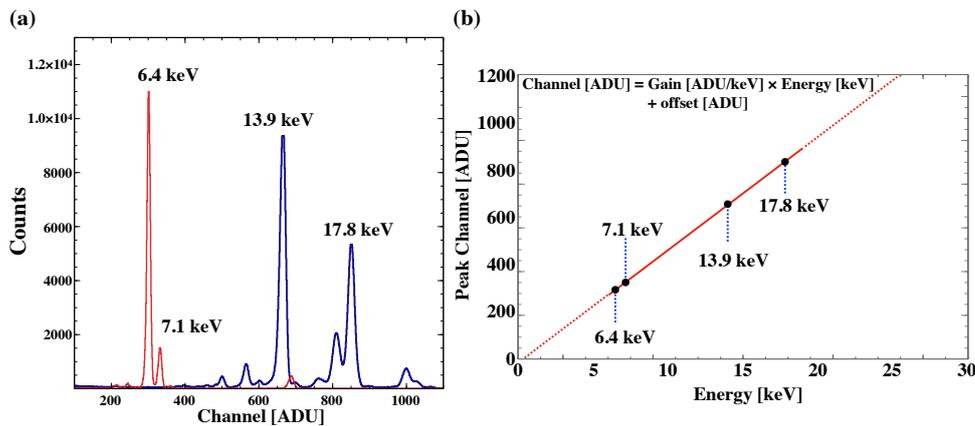


図 4.7: XRPIX のピークチャンネルとエネルギーの関係。本実験では、図中の 4 点のエネルギーとピークチャンネル [ADU] の関係から、各ピクセルのゲインを求めている。

$$\text{素子ゲイン} [\mu\text{V}/e^-] = \frac{\text{Gain} \left[\frac{\text{ADU}}{\text{keV}} \right] \times 488 \times \varepsilon_{\text{Si}}}{1.8} \quad (4.1)$$

式 4.1 を用いて、各ピクセルごとにゲインを求めた結果を図 4.8 に示す。図 4.8(a) および (b) はフレーム読み出し、図 4.8(c) および (d) はイベント駆動読み出しで取得したデータである。素子の平均ゲインは、フレーム読み出しで $47.8 \mu\text{V}/e^-$ 、イベント駆動読み出しで $46.4 \mu\text{V}/e^-$ である。また、ゲインのばらつきはそれぞれ、1.5 % (FWHM) と 1.8 % (FWHM) である。フレーム読み出しとイベント駆動読み出しでゲインが異なるが、この理由については解析方法が異なる事や、完全には干渉が抑制できていない事などが考えられるが、今のところ明らかになっていない。

ゲインの補正

前項で示す通り、XRPIX はピクセル毎に個別のアンプを有するためゲインが異なる。ある 1 ピクセルで得られたイベントのみを使用する場合はゲインのばらつきを考慮する必要はないが、全面で取得したイベントを足し合わせる場合には、ゲインのばらつきがエネルギー分解能の劣化の原因となるため、各ピクセルのゲインを補正する必要がある。そこで、4.2.2 項で求めた各ピクセルのゲインを元に、波高値を X 線のエネルギーに変換してイベントを足し合わせる。フレーム読み出しとイベント駆動読み出しでそれぞれゲインが異なり、また、素子の動作温度によってもゲインが異なるため、 -60°C および -15°C でそれぞれ個別にゲインを算出している。温度によってゲインが変わる理由については 4.2.5 項で議論する。

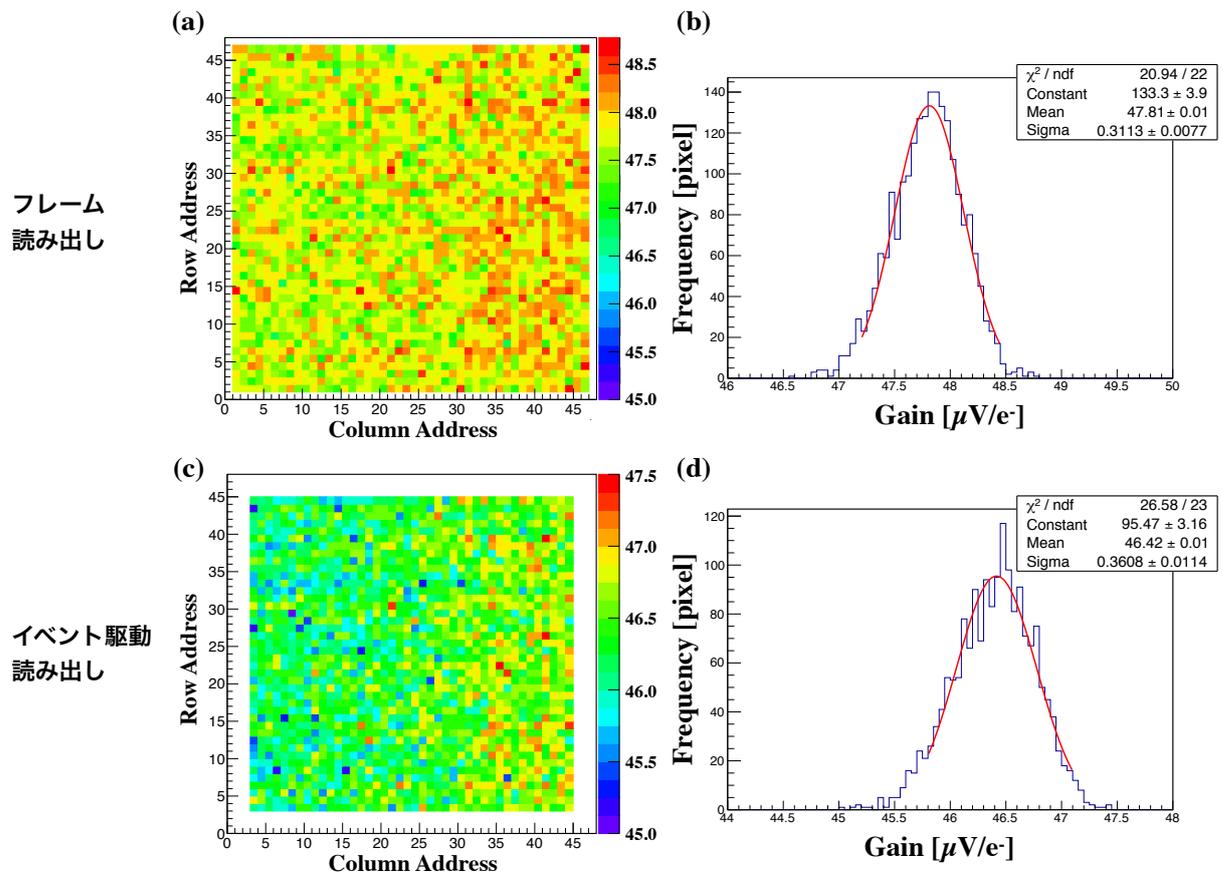


図 4.8: XRPIX 全面のゲインマップ (a, c) とそのゲインのばらつき (b, d)。(a, b) はフレーム読み出し、(c, d) はイベント駆動読み出しで求めたものである。(a, c) のカラースケールは、素子ゲイン [$\mu\text{V}/e^-$] を表している。

4.2.3 読み出しノイズ

本実験で得られたデータから、XRPIX6E の読み出しノイズを算出する。図 4.9 は、フレーム読み出しで取得した全イベントの波高値である。一番左にあるピークがペダスタルピークに対応しており、3.3 節の通り、この幅を読み出しノイズとして定義している。実際にその幅を調べると、2.32 ADU となる。これを e^- に換算すると、読み出しノイズは $\sigma_r = 13.1 e^-$ となる。これは、XRPIX6bD の読み出しノイズ $13.1 e^-$ と同等の値である [15]。

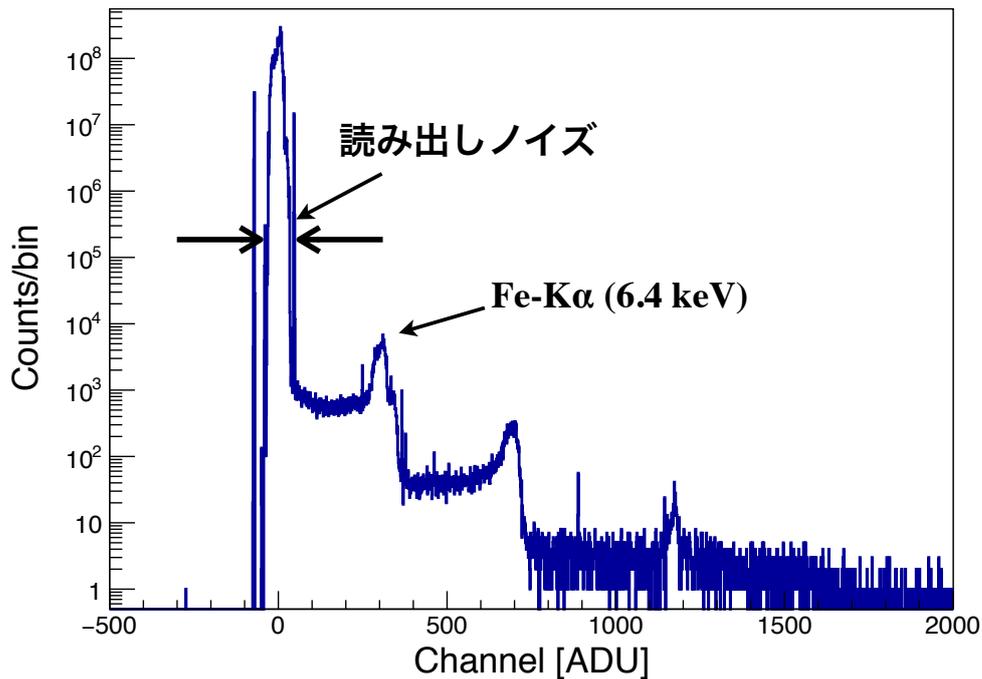


図 4.9: XRPIX6E で取得した生データのヒストグラム。実験条件はバックバイアス電圧 $V_B = -200$ V、ピンニング電圧 $V_{BPW} = -2.3$ V、動作温度 -60°C 、フレーム読み出しで行っている。イベントセレクション前の波高値のため、スプリットイベントがテール成分として見えている。

4.2.4 エネルギー分解能

フレーム読み出し、イベント駆動読み出しそれぞれでエネルギー分解能の評価を行う。本実験では、 ^{57}Co 線源から放射される Fe-K α 輝線 (6.4 keV) をガウシアンでフィッティングし、その FWHM を用いて議論する。

フレーム読み出しの性能評価

図 4.10 にフレーム読み出しで取得したスペクトルを示す。本実験では、素子全面で読み出しを行っている。バックバイアスは $V_B = -200$ V、ピンニング電圧 V_{BPW} (図 4.2) は、 -2.3 V (-60°C)、 -1.8 V (-15°C) で印加している。 -60°C および -15°C で、それぞれ表面照射と裏面照射でスペクトルを取得している。イベント閾値およびスプリット閾値は、それぞれ 100 ADU と 7 ADU に設定している。図 4.10 の上段と下段はそれぞれ、ゲイン補正前と補正後の Fe-K α (6.4 keV) のスペクトルである。ゲイン補正前のエネルギー分解能は、表面照射では -60°C で 223.6 ± 0.7 eV、 -15°C で 238.2 ± 0.7 eV である。ゲイン補正後は -60°C で 182.3 ± 0.8 eV、 -15°C で 203.6 ± 0.6 eV となる。また、裏面照射では、ゲイン補正前のエネルギー分解能は、 -60°C で 235.6 ± 4.8 eV、 -15°C で 262.2 ± 5.1 eV である。ゲイン補正後は -60°C で 204.8 ± 4.6 eV、 -15°C で 222.2 ± 6.0 eV となる。裏面照射のエネルギー分解能は、表面照射に比べて悪くなっている。

イベント駆動読み出しの性能評価

印加電圧などの条件は、フレーム読み出し時と同じ条件で実験を行っている。イベント閾値およびスプリット閾値は、それぞれ 40 ADU と 10 ADU に設定している。ゲイン補正前のエネルギー分解能は、表面照射では $-60\text{ }^{\circ}\text{C}$ で $218.3\pm 0.2\text{ eV}$ 、 $-15\text{ }^{\circ}\text{C}$ で $236.6\pm 0.3\text{ eV}$ である。ゲイン補正後は $-60\text{ }^{\circ}\text{C}$ で $176.2\pm 0.2\text{ eV}$ 、 $-15\text{ }^{\circ}\text{C}$ で $193.2\pm 0.2\text{ eV}$ となる。また、裏面照射では、ゲイン補正前のエネルギー分解能は、 $-60\text{ }^{\circ}\text{C}$ で $256.4\pm 0.6\text{ eV}$ 、 $-15\text{ }^{\circ}\text{C}$ で $265.9\pm 1.0\text{ eV}$ である。ゲイン補正後は $-60\text{ }^{\circ}\text{C}$ で $204.9\pm 0.9\text{ eV}$ 、 $-15\text{ }^{\circ}\text{C}$ で $219.3\pm 0.9\text{ eV}$ となる。イベント駆動読み出しでも、裏面照射のエネルギー分解能は、表面照射に比べて悪くなっている。

フレーム読み出し

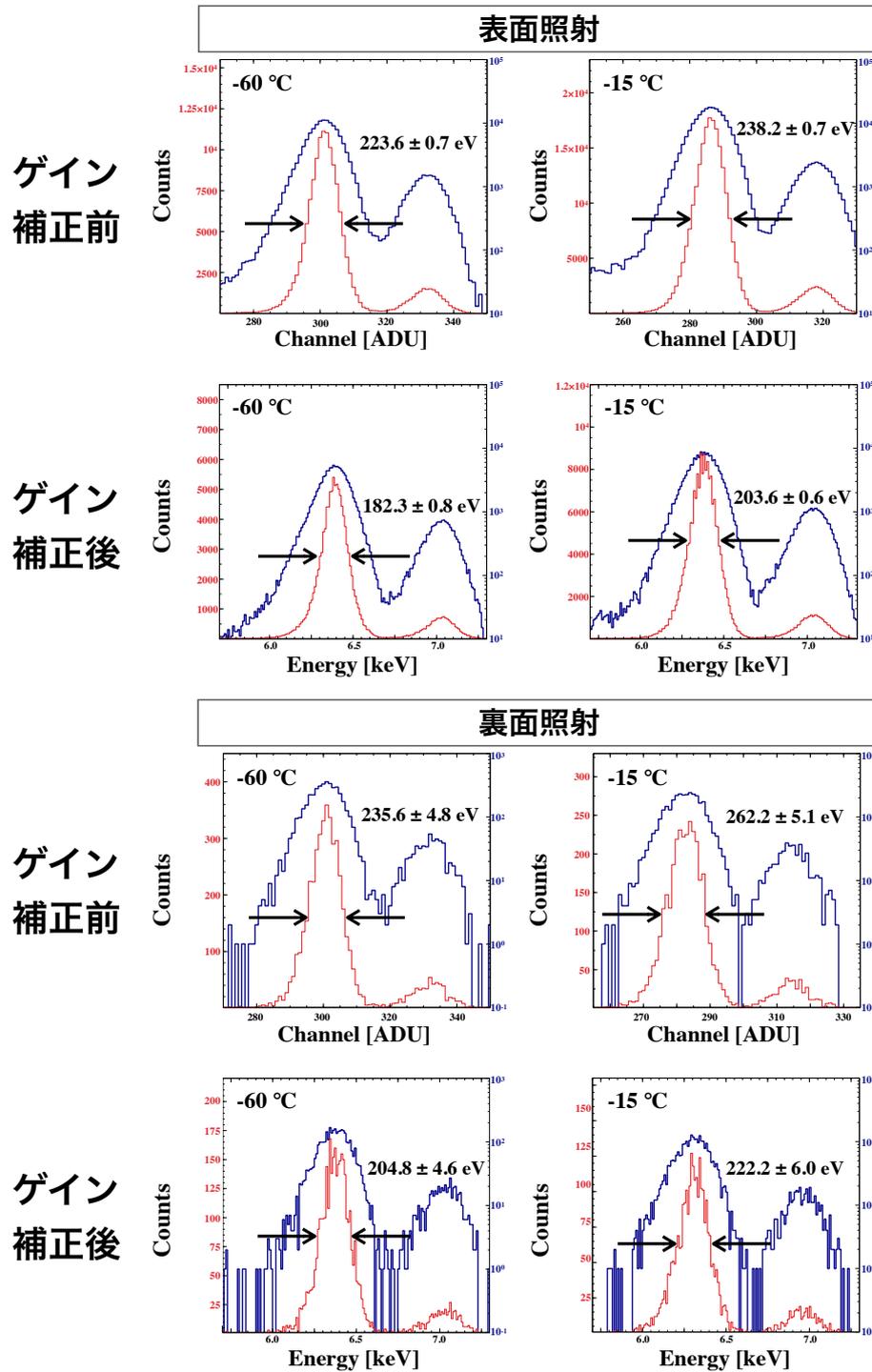


図 4.10: XRPIX6E でフレーム読み出しで取得したスペクトル (上段) とピクセルゲインを補正したスペクトル (下段)。実験条件は、バックバイアス $V_B = -200$ V、ピンニング電圧 $V_{BPW} = -2.3$ V(-60°C)、 -1.8 V(-15°C) で行っている。

図 4.11 にイベント駆動読み出しで取得したスペクトルを示す。

イベント駆動読み出し

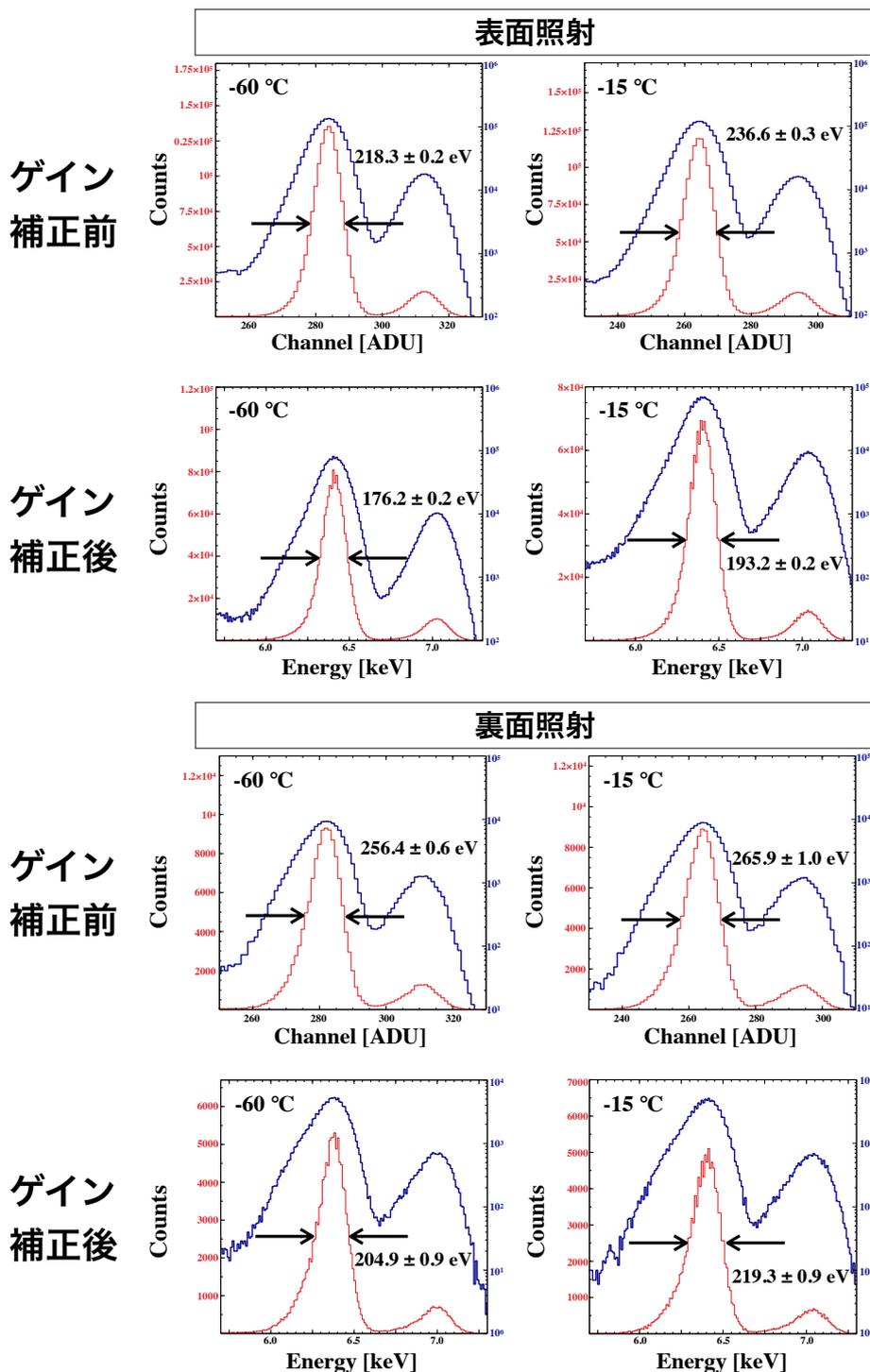


図 4.11: XRPIX6E でイベント駆動読み出しで取得したスペクトル(上段)とピクセルゲインを補正したスペクトル(下段)。実験条件は、バックバイアス $V_B = -200$ V、ピンニング電圧 $V_{BPW} = -2.3$ V(-60°C)、 -1.8 V(-15°C)で行っている。

3.5.2 項のように、従来型素子では T_{STORE} が短い場合、分光性能が著しく劣化していた。そのため、 T_{STORE} を最低でも $100 \mu\text{s}$ 以上に設定する必要がある。本実験で取得した図

4.11 のスペクトルは、 $T_{\text{STORE}} = 10 \mu\text{s}$ で取得している。図 3.14 で見られるような電荷収集が不十分なイベントは見られず、電荷収集時間が短い場合でも十分に電荷収集ができていると考えられる。(以降、特に断わりがない場合は $T_{\text{STORE}} = 10 \mu\text{s}$ とする。)

以上の結果を表 4.1 にまとめる。

表 4.1: XRPIX6E のエネルギー分解能のまとめ
フレーム読み出し

照射方向	動作温度	ゲイン補正無し [eV]	ゲイン補正有り [eV]
表面照射	-60 °C	223.6 ± 0.7	182.3 ± 0.8
	-15 °C	238.2 ± 0.7	203.6 ± 0.6
裏面照射	-60 °C	235.6 ± 4.8	204.8 ± 4.6
	-15 °C	262.2 ± 5.1	222.2 ± 6.0
イベント駆動読み出し			
照射方向	動作温度	ゲイン補正無し [eV]	ゲイン補正有り [eV]
表面照射	-60 °C	218.3 ± 0.2	176.2 ± 0.2
	-15 °C	236.6 ± 0.3	193.2 ± 0.2
裏面照射	-60 °C	256.4 ± 0.6	204.9 ± 0.9
	-15 °C	265.9 ± 1.0	219.3 ± 0.9

本実験で、フレーム読み出しおよびイベント駆動読み出しでの全面読み出しでは、過去最高のエネルギー分解能が得られた。FORCE 衛星は -15 °C での運用を予定しており、エネルギー分解能の要求性能は、6.4 keV の X 線に対して < 300 eV である。本実験の結果から、裏面照射・イベント駆動読み出しにおいて、要求性能を上回るエネルギー分解能を達成している。また、従来素子に見られていた低エネルギー側に広く伸びるテール成分も見られない。

フレーム読み出しとイベント駆動読み出しを比較すると、イベント駆動読み出しの方が優れたエネルギー分解能となっている。これは、電荷収集時間が異なることが原因だと考えられる。イベント駆動読み出しは T_{STORE} を $10 \mu\text{s}$ に設定しており、電荷収集時間はどのイベントも同じである。一方、フレーム読み出しは一定時間(ここでは 1 ms)露光を行い、その後読み出しを行っている。そのため、露光時間の中のいずれかのタイミングで入射した X 線を全て読み出している。様々な電荷収集時間のイベントを含むため、電荷収集が不十分なイベントも含めて読み出していることがエネルギー分解能の劣化の原因だと考えられる。

4.2.5 温度による性能変化

図 4.10 と図 4.11 に示す通り、素子の動作温度を変えて性能を比較すると、-60 °C と -15 °C では性能の変化が見られた。ゲイン補正前のスペクトルのピーク位置を比較すると、-60 °C の場合と比べて -15 °C では ~ 15 ADU ほど低波高値側へピークシフトしてい

る。また、フレーム読み出しで取得したデータで -60°C の場合と比べて -15°C では、表面照射および裏面照射のどちらでも、エネルギー分解能が劣化している。本項ではこの原因について考察していく。

動作温度 -60°C と -15°C では、素子に印加するピンニング電圧 (V_{BPW}) を変えて行っていた。これは、動作温度 -60°C 時と同じピンニング電圧 ($V_{\text{BPW}} = -2.3\text{ V}$) を動作温度 -15°C 時に印加すると、 V_{B} を印加するソースメータ側で設定した電流値の上限に到達するため、ピンニング電圧を ($V_{\text{BPW}} = -1.8\text{ V}$) に変えていた。そのため、図 4.10 と図 4.11 に示すスペクトルは、温度の他に異なるピンニング電圧で比較を行っている。そこで、温度を -60°C で固定し、ピンニング電圧を変えた場合のスペクトルの比較を行った。図 4.12 は、ピンニング電圧を (a) -2.3 V および (b) -1.8 V に設定して、XRPIX6E で取得した ^{57}Co からのスペクトルである。印加したバックバイアス電圧 V_{B} は -200 V で、表面照射でデータを取得した。ピンニング電圧を変えただけではピークシフトは見られず、 $\sim 15\text{ ADU}$ のピークシフトは説明できない。またエネルギー分解能はどちらも同等で、これまで見られていたエネルギー分解能の劣化を説明できない。したがって、ピンニング電圧の違いによる分光性能の変化は無いと結論づけた。

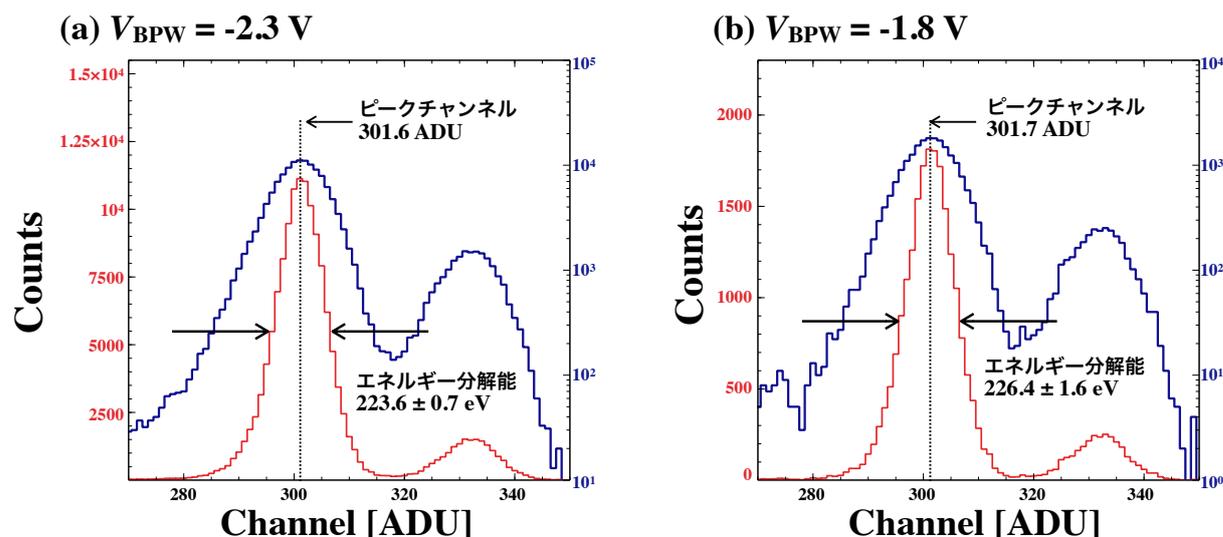


図 4.12: ピンニング電圧を変えて XRPIX6E で取得した ^{57}Co のスペクトル。ピンニング電圧 V_{BPW} はそれぞれ (a) -2.3 V および (b) -1.8 V である。

次に、温度による変化を比較するためにピンニング電圧 V_{BPW} を -1.8 V に固定して、動作温度を -65°C 、 -60°C 、 -55°C 、 -50°C 、 -45°C 、 -40°C 、 -35°C 、 -30°C 、 -15°C 、 0°C でそれぞれスペクトルを取得し、性能の変化を調べた。

ゲインの温度依存

図 4.13 は、温度 (T [K]) と Fe- $K\alpha$ 輝線 (6.4 keV) のピーク位置の変化を示したものである。フレーム読み出しとイベント駆動読み出しのどちらでもピーク位置が変化していることがわかった。 -40°C 以下で取得したスペクトルはほぼ同等のチャンネルにピークがあるのに対し、 -40°C より高温になるとピーク位置が温度に著しく依存して低下している。各ピクセルに搭載されたアンプのゲインは温度に依存しないはずである。そこで、得ら

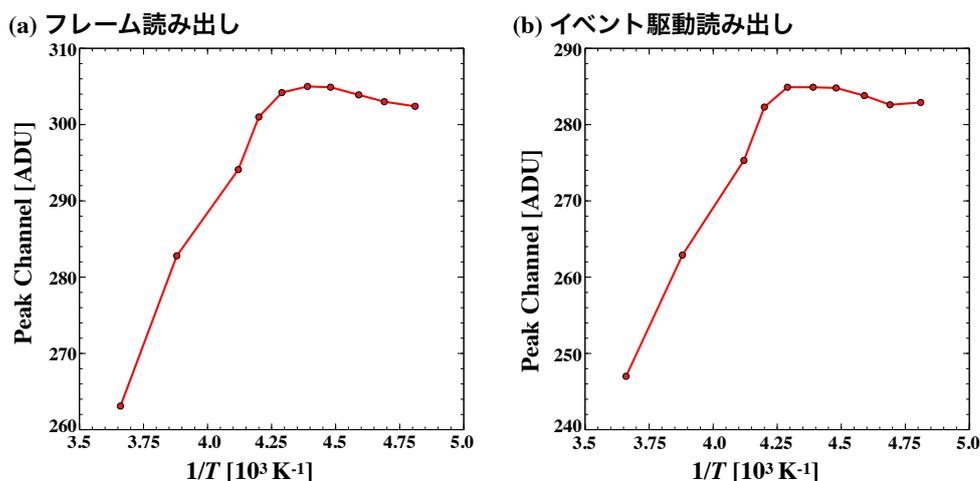


図 4.13: Fe-K α 輝線のピークチャンネルの温度依存性。縦軸は Fe-K α 輝線のピークチャンネル [ADU]、横軸は温度の逆数 $1/T$ [1000/K] (K は絶対温度) を表している。 -40°C 以上でピークが急激に低波高値側にシフトしている。

れたデータから、4.2.2 項と同じ方法でゲインを算出した。6.4 keV、7.1 keV、14.4 keV のそれぞれの輝線で、エネルギーとピーク位置 [ADU] が線形関係にあることを仮定し、

$$\text{Channel [ADU]} = \text{Gain} \left[\frac{\text{ADU}}{\text{keV}} \right] \times \text{Energy [keV]} + \text{Offset [ADU]} \quad (4.2)$$

としている。なお、ここではピクセル全体で取得したイベントを足し合わせたものを使用し、その際にゲインの補正は行っていない。図 4.14 は、ゲインと温度の関係を示したものである。ここでいうゲインは式 4.2 の傾きに対応し、アンプでの増幅率を表す値である。温度を変えた場合でもゲインはほぼ一定で、有意な変化は見られなかった。

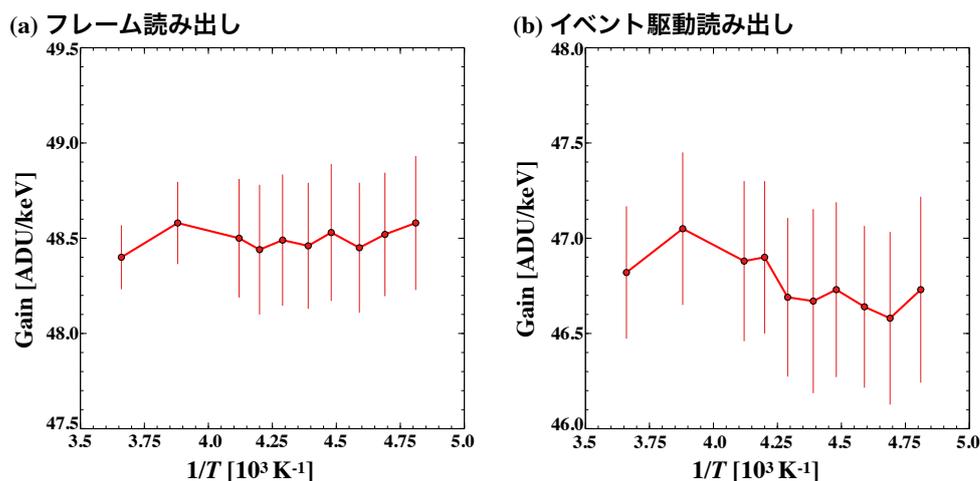


図 4.14: XRPIX6E のゲインの温度依存性。縦軸はゲインに対応する式 4.2 の傾き、横軸は温度の逆数 $1/T$ [1000/K] (K は絶対温度) を表している。

図 4.15 は、オフセットと温度の関係を示したものである。 -40°C 以下で取得したスペクトルでは、オフセットに有意な変化は見られなかったのに対し、 -40°C より高温になる

とオフセットが変化していることがわかった。ピーク位置の変化と同じ傾向であることから、ピークシフトは、何らかの原因でオフセットが変化していることが原因だと考えられる。

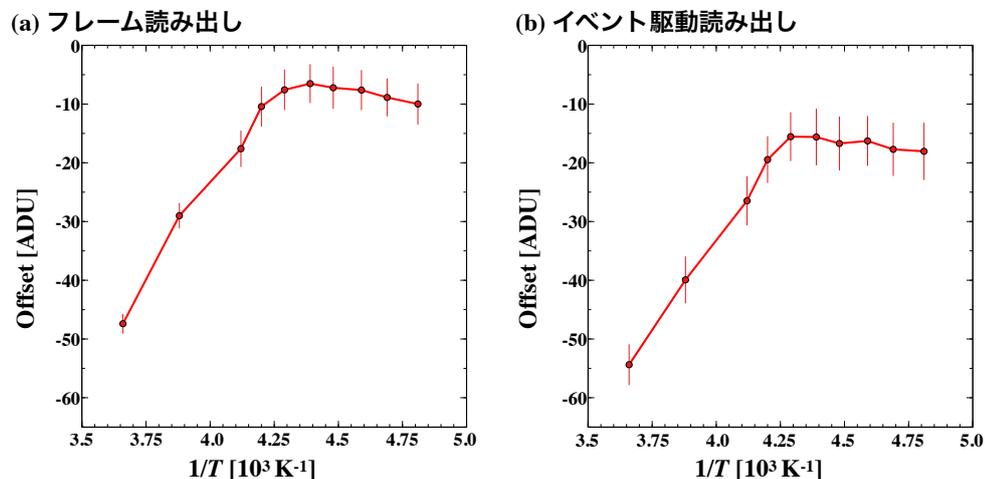


図 4.15: XRPIX6E のオフセットの温度依存性。縦軸はオフセットに対応する式 4.2 の切片、横軸は温度の逆数 $1/T$ [1000/K](K は絶対温度) を表している。

エネルギー分解能の温度依存

次にエネルギー分解能の比較を行った。エネルギー分解能の評価には、4.2.4 項同様、Fe- $K\alpha$ 輝線 (6.4 keV) を用いた。図 4.16 は温度とエネルギー分解能の変化を示した図である。フレーム読み出しおよびイベント駆動読み出しの両方で、温度が高くなるにつれて、エネルギー分解能が劣化する傾向が見られる。しかし、ピークシフトやオフセットの温度依存のような、 -40 °C 以上で急激に変化する傾向は見られなかった。

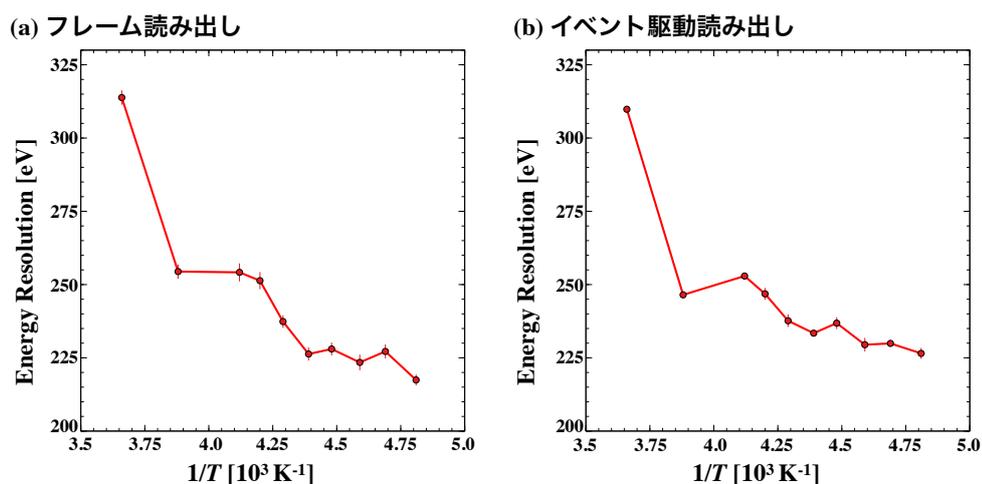


図 4.16: XRPIX6E の Fe- $K\alpha$ 輝線に対するエネルギー分解能の温度依存性。

今回 XRPIX6E で見つかった、温度を変えた時のピークシフトと、エネルギー分解能の劣化についての原因はまだ明らかではない。解明には今後のさらなる調査が必要である。

4.2.6 ピークシフトとテール構造

4.2.3 項でペDESTALから求めた読み出しノイズ ($< 13 e^-$) から、式 2.5 を用いてエネルギー分解能を計算すると、168 eV となる。これは、フレーム読み出しで求めたエネルギー分解能 (182 eV) より小さい値となる。エネルギー分解能が劣化する原因を考えると、スペクトルに見えるピークシフトとテール構造に原因があると推測される。

まず我々は、ゲイン補正後のピークのエネルギーに着目した。ゲインはピクセルに搭載されたアンプで決まるため、同じ素子で同じ動作条件で実験を行う場合は同じゲインになるはずである。X線の照射方向に依らず同じエネルギーのX線を照射した場合は同じ波高値が出力されるため、ゲイン補正後は正しいエネルギーの値が再現されるはずである。そのため、ゲイン補正は、表面照射で求めたゲインで裏面照射時のデータも補正を行っている。実験で取得したスペクトルのピーク位置を比較すると、フレーム読み出し (-60°C) で取得したデータでは、表面照射で 6.39 keV なのに対して裏面照射では 6.37 keV となり、ゲイン補正後のエネルギーに僅かながらのズレが生じる。これはどの温度・読み出しモードで取得したデータにも現れる現象であり、ピクセルのゲインが同じだと考えると、電荷損失が原因だと推測できる。6.4 keV の X 線が入射した際の平均吸収深さは $< 40 \mu\text{m}$ であり、これはセンサー層の厚み $200 \mu\text{m}$ に比べて十分小さい。読み出しノードに近い場所で吸収される表面照射と比べ、読み出しノードから離れた場所で吸収される裏面照射は電荷の移動距離が長い。そのため、電荷が発生してから収集されるまでの間のどこかで電荷を損失しているのではないかと推測している。

次に、スペクトル中に現れるテール構造に着目した。取得したスペクトルは左右対称ではなく、低エネルギー側に広がるテール構造がある。これは、スペクトルの中に電荷収集が不十分なイベントが存在しているためだと考えられる。X線の入射位置によっては電荷収集が不十分になる領域が存在する場合、X線がそれらの領域に入射した際にテール構造として検出される。そこで、次章では XRPIX6E の 1 ピクセル内での応答の違い (サブピクセル性能) を調べることで、これらの現象の原因を調査した。

4.3 4章のまとめ

本章では、XRPIX6Eの基本的な性能評価を行った。まとめると、次のようになる。

- 読み出しノイズ
本実験から得られた、XRPIX6Eの読み出しノイズ σ_r は、 $\sigma_r = 13.1 e^-$ である。これは、XRPIX6bDの読み出しノイズと同等のものであり、従来のXRPIXシリーズと比較しても最も優れている。
- エネルギー分解能
各ピクセルのアンプゲインのばらつきを補正し、全面で取得したスペクトルからエネルギー分解能を求めた。その結果、6.4 keVのX線に対して、176.2 eV(イベント駆動読み出し、表面照射、 -60°C) \sim 222.2 eV(フレーム読み出し、裏面照射、 -15°C)となった。FORCE衛星で計画している条件(イベント駆動読み出し、裏面照射、 -15°C)でも 222.2 ± 0.9 eVのエネルギー分解能が得られた。これは、FORCE衛星の要求性能である6 keVのX線に対して < 300 eVを達成している。

また、本章の研究内容から、次に述べる課題が見つかった。

- 動作温度による性能変化
動作温度を変えて実験を行った際に、ピークの位置が低波高値側へシフトしていることを発見した。特にこの現象は -40°C 以上で顕著に見られた。各温度ごとにゲイン(傾きとオフセット)を調べると、ゲインは変わらずオフセットのみが変化している。また、エネルギー分解能を比較すると、温度が高くなるにつれて劣化している。この原因は判明しておらず、今後の詳細な調査が必要である。
- ピークシフトとテール構造
読み出しノイズから期待されるエネルギー分解能を求めると、6.4 keVのX線に対して168 eVとなる。これは実験から得られた値より小さい値となる。また、表面照射と裏面照射で取得したスペクトルを比較すると、同じ動作条件でもピークシフトが見られた。また、ピークシフトの他に、ピークの低エネルギー側に左下がりのテール構造が見つかった。この原因が、センサー層のいずれかの場所での電荷損失にあると考えている。この問題については5章のサブピクセル性能評価で調査している。

第5章 メッシュ実験を用いたXRPIX6E のサブピクセル性能評価

XRPIX のサブピクセル性能の評価は、従来は SPring-8 などの放射光施設を用いて行われていた(3章参照)[13, 14, 19, 20]。ビームラインから放射される X 線をピンホールを使って 1 点に絞り、それを XRPIX に照射することで、X 線が入射するサブピクセル座標を制限する事ができる。この手法は、大掛かりな放射光施設やビームラインが必要で、実験室で行うことができない。そのため、ビームを照射できる時間や、実験環境の制約を大きく受ける困難があった。そこで、本研究は、XRPIX では初となる「メッシュ実験」という手法を導入し、XRPIX6E のサブピクセル性能評価を行なった [21]。

本章は査読論文である Kayama et al.(2019)[22] の内容を含む。

5.1 メッシュ実験

5.1.1 メッシュ実験の原理

XRPIX の 1 ピクセルよりもさらに小さい構造を調べるためには、ピクセルよりも小さい領域に照射位置を絞って X 線を照射しなければならない。そこで我々は、素子の前にメッシュを配置して X 線を照射する実験を行った。ここで用いるメッシュは、ピクセルサイズよりも小さな穴を等間隔で周期的に多数空けた金属製のメッシュである。

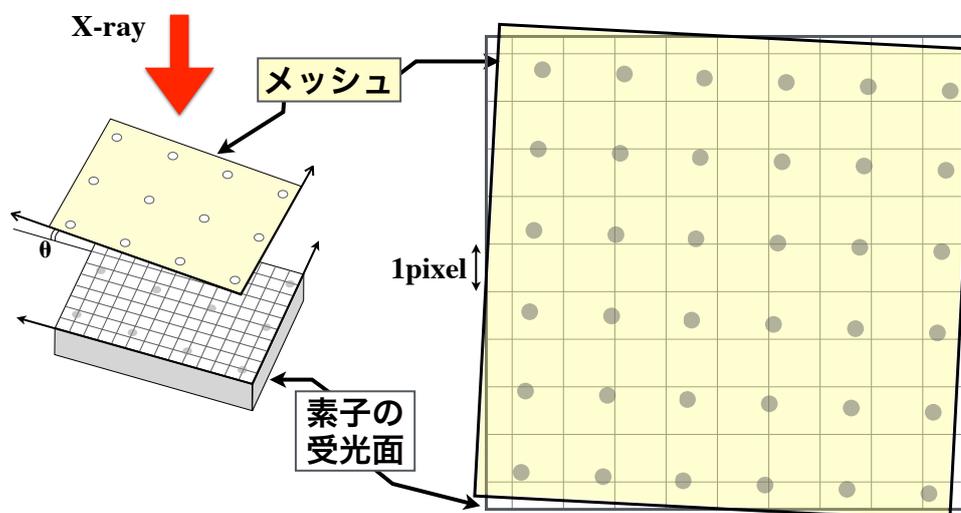
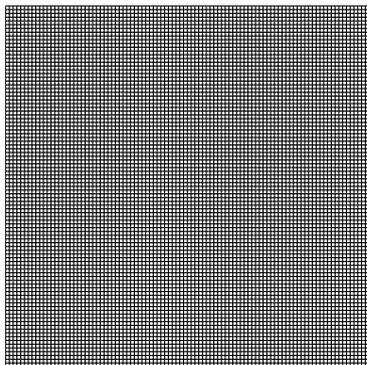


図 5.1: メッシュ実験の概念図。X 線の入射位置がピンホールが空いた位置に制限される。

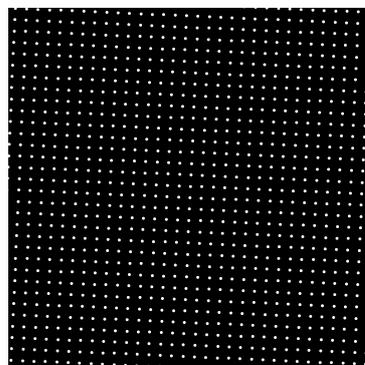
図 5.1 に示すように、メッシュを用いることで、ピクセル内での X 線の照射位置を制限することができる。

当初のメッシュ実験では、メッシュのピッチサイズがピクセルサイズと同じものが使われていた [21]。メッシュのすべての穴が、あるピクセル上に位置するため、複数の穴を通過した X 線を検出するピクセルが存在していた。この場合、どちらの穴を通過したイベントなのかを区別するのは難しい。この問題点を解決する方法として、ピクセルサイズの整数倍のピッチを持つメッシュを使用する方法が考えられた [23]。図 5.2 に素子面上にメッシュを配置した時のシミュレーションを示す。ここで想定したメッシュは、ピクセルサイズよりも十分に小さい穴が、ピクセルサイズの整数倍 (ここでは 3 倍) の間隔で空いたものである。

(a) 素子面の概念図



(b) メッシュの概念図



(c) 素子面上にメッシュを置いた場合のシミュレーション

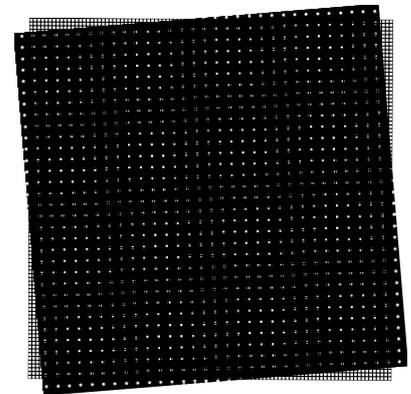


図 5.2: 素子面上にメッシュを配置した時のシミュレーション。

メッシュを素子面に対して微小角傾けて配置することで、あるピクセルでは、X 線が入射するサブピクセル座標が、隣り合うピクセルでの入射座標から少しだけずれる。そのため、素子面全面を見ると、素子面上にはモアレパターンが現れる (図 5.2 c)。このモアレパターンは、1 ピクセルの構造を拡大したものであり、あるピクセルで取得したイベントは、あるサブピクセル座標に入射したイベントに対応する。この手法を用いて X 線を照射し、全面でイベントを取得することで、複数のサブピクセル座標に X 線を照射したデータを同時に取得することが可能となる。また、ピクセルサイズの整数倍のピッチを持つメッシュを使用することで、同じピクセルで 2 つの穴を通過した X 線を検出することは無いと考えられるため、サブピクセル座標の再現が容易になる。

従来の放射光施設で行なったピンホールを用いた実験では、 $\sim \mu\text{m}$ の 1 ピクセルの中でピンホールの位置を何度も変えて X 線を照射する必要があったが、メッシュ実験を用いることで実験手順を大幅に簡単化することが可能となる。本実験は放射光施設のビームラインを使用する必要がなく、実験室規模で行うことができるため、ビームタイムの制限がなくなる。実験時間や実験環境の制約を受けることなく実験を行うことができるのはメッシュ実験のメリットの 1 つである。また、ビームラインを使用する場合、たった 1 つのピクセルについてしか調べることができないため、個性が異なる全ピクセルを、その 1 ピクセルのみで代表することになる。メッシュ実験では、あるサブピクセル領域に対応する複

数のピクセルで得られたイベントを足し合わせることで、各ピクセルの個性を平均化できるメリットもある。

5.1.2 データ解析

XRPIX で取得したデータは、先述の方法でイベント情報を抽出した。メッシュ実験では、あるピクセルで得られたイベントが、どのサブピクセル座標に入射したイベントに対応するのかを解析で求める必要がある。そこで、我々は Tsunemi et al.(1999)[24] をもとに、XRPIX で取得したイベント情報から次に述べる手順でメッシュアライメントの情報を求めた。

メッシュアライメント

XRPIX 上での X 線の照射位置は、メッシュのホールの位置で制限される。素子面上の座標 \mathbf{X} は、メッシュ上のホールの座標を \mathbf{x} とすると、式 5.1 のように書ける。

$$\mathbf{X} = C \begin{pmatrix} 1+a & 0 \\ 0 & 1+b \end{pmatrix} \begin{pmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{pmatrix} \mathbf{x} + \mathbf{X}_{\text{off}} \quad (5.1)$$

\mathbf{x} はホールの中心座標を表しており、 $\{x_x = 1, 2, 3, \dots\}$ 、 $\{x_y = 1, 2, 3, \dots\}$ のように書ける。また、 C はホールの径を表している。従って、 a 、 b 、 θ 、 \mathbf{X}_{off} の4つのパラメータが、メッシュのアライメントを決定するパラメータとなる。 a および b は、X 方向および Y 方向のホールの拡大率である。これは、メッシュの製造過程におけるホール径の精度、金属の熱膨張などに起因するパラメータである。 θ は、メッシュを取り付ける際の回転角である。また、 \mathbf{X}_{off} はメッシュの XRPIX に対する座標のオフセットである。

これらのパラメータを、次に述べる方法で、イベント情報から抽出する。

パラメータの算出

XRPIX 上で検出したイベントは、3.3.2 項で述べた解析でシングルイベントとチャージシェアリングイベントに分別することが可能である。チャージシェアリングイベントは、X 線によって発生した電荷が複数のピクセルに渡って広がったイベントであると判断するため、X 線が複数ピクセルの境界付近に入射したと考えることができる。そこで、信号電荷が1ピクセルのみに収まるシングルイベントが、X 線がピクセルの中心寄りに入射したと考えてパラメータサーチを行う。

シングルイベントを検出したピクセルの座標をもとに、以下の方法でメッシュアライメントに関する各パラメータの値を求めた。ピクセルの中心座標を $\mathbf{X}_{i,j}$ 、最も近いメッシュホールの中心座標を \mathbf{X}_{hole} として、

$$D(a, b, \theta, \mathbf{X}_{\text{off}}) = \sum_{i,j}^{\text{pixel}} (\mathbf{X}_{\text{hole}} - \mathbf{X}_{i,j})^2 N_{i,j} \quad (5.2)$$

を定義する。 D は、メッシュとホールの距離の二乗和を表している。ここで $N_{i,j}$ は、 $\{i, j\}$ 番目のピクセルで検出したシングルイベントの数である。X線の入射位置がピクセル中心に近づくほど、シングルイベントが多いと考えられるため、イベント数 $N_{i,j}$ で重み付けしている。この D を最小にするパラメータセット $(a, b, \theta, X_{\text{off}})$ を探すことで、各ピクセル内でのサブピクセル座標を求めている。

5.2 実験セットアップ

本実験は、関西学院大学 平賀研究室 実験室で行った。図 5.3 に実験セットアップを示す。本実験では、電源系と読み出しシステムは、第 4 章の実験で用いたものと同じものを使用した。実験環境を冷却系、X線発生装置、メッシュの 3 つに分けて説明する。

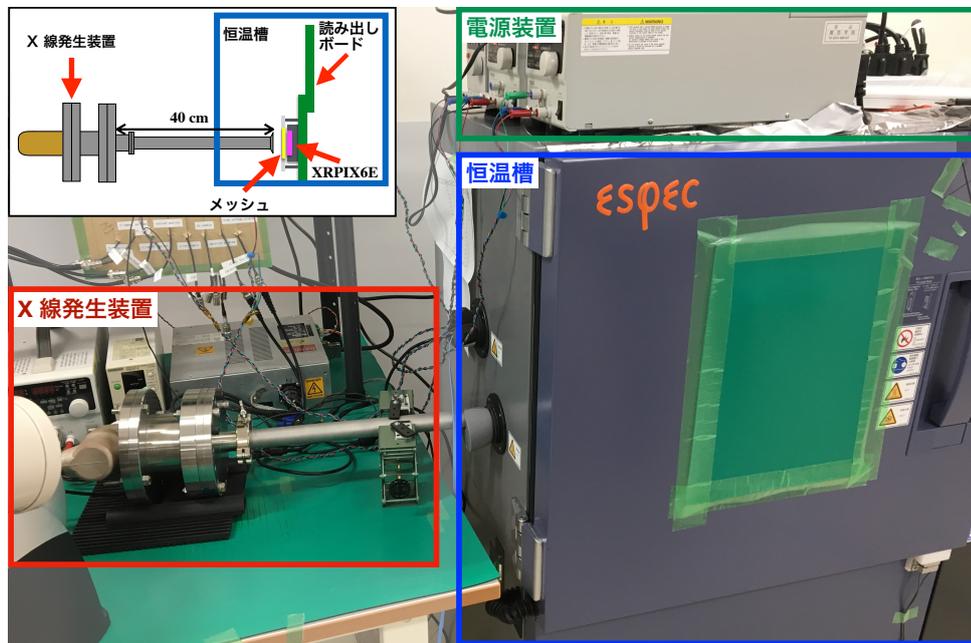


図 5.3: メッシュ実験のセットアップ写真。4 章のものと同様だが、X線源はX線発生装置を使用している。

- 冷却系

本実験では、第 4 章で述べた実験と同様に恒温槽を用いて素子・読み出しシステムを一定の温度に冷却する。恒温槽は、エスベック社製小型超低温恒温器 MC-812 を使用しており、 -85°C から 180°C の範囲で温度を設定できる。本実験では素子を -60°C に冷却している。

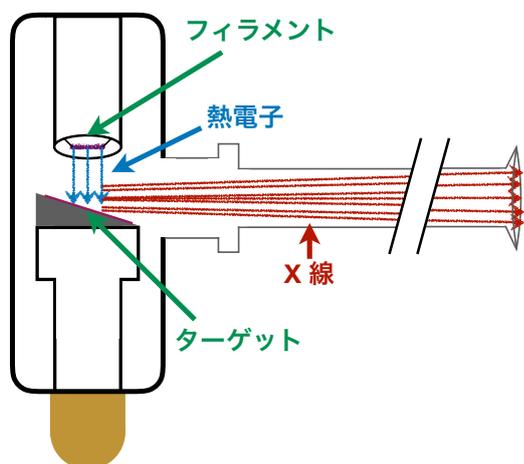
- X線発生装置

本実験では、X線源として Oxford Instrument 社製の Microfocus X-ray Source を使用した。これは高電圧を印加することで加速された電子を、陰極表面にあるターゲットに衝突させることでX線を発生させる。X線発生装置から生じるX線は、陽極の

ターゲットに用いた金属固有のエネルギーを持つ輝線成分である特性 X 線と、制動放射による連続成分である。今回は、ターゲットとしてタングステンを使用した。実際に Amptek 社製 SDD X-123 検出器で取得したスペクトルを、図 5.4 (b) に示す。図 5.4 (b) の通り、W-L α 輝線、W-L β 輝線、および連続成分から成るスペクトルが見えている。

X 線発生装置から生じた X 線は、全方向に等方的に照射される。検出器の前面に設置したメッシュの穴を通過させるためには、メッシュの穴に対して平行に X 線を照射する必要がある。そこで、本実験では図 5.4 (b) に示す通り、X 線発生装置とメッシュの間を 40 cm 離して設置した。X 線発生装置とメッシュは十分に離れているため、入射する X 線は平行光とみなせる。

(a) X 線発生装置の模式図



(b) SDD で取得した X 線発生装置からの放射

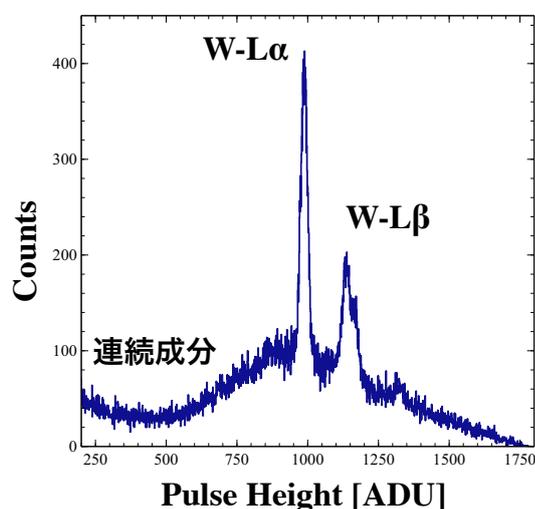


図 5.4: X 線発生装置の模式図と SDD で取得したスペクトル。

- メッシュ

本実験では、microworks 社製のマルチコリメータを使用した。図 5.5 は、実際に使用したメッシュの写真である。厚み $80\ \mu\text{m}$ の金に、 $4\ \mu\text{m}$ の穴が $108\ \mu\text{m}$ 間隔で等間隔に空いたものを用いた。ホールのピッチは、ピクセルサイズ ($36 \times 36\ \mu\text{m}$) の 3 倍に相当するため、同じピクセルで 2 つ以上の穴を通った X 線を検出することは無いと考えられる。メッシュの面積は $22\ \text{mm} \times 22\ \text{mm}$ で、これは素子面の大きさよりも十分に大きい。素子とメッシュの固定には、我々が製作したステンレス製の治具を使用した。治具を使用して、メッシュと XRPIX の間の距離が $\sim 1\ \text{cm}$ になるように配置した。

XRPIX には、バックバイアス電圧 $V_B = -200\ \text{V}$ 、およびピンニング電圧 $V_{BPW} = -2.3\ \text{V}$ を印加している。動作温度は $-60\ ^\circ\text{C}$ で、読み出し方法はイベント駆動読み出しを使用している。また、同じ XRPIX6E ではあるものの、4 章とは別のチップを使用している。

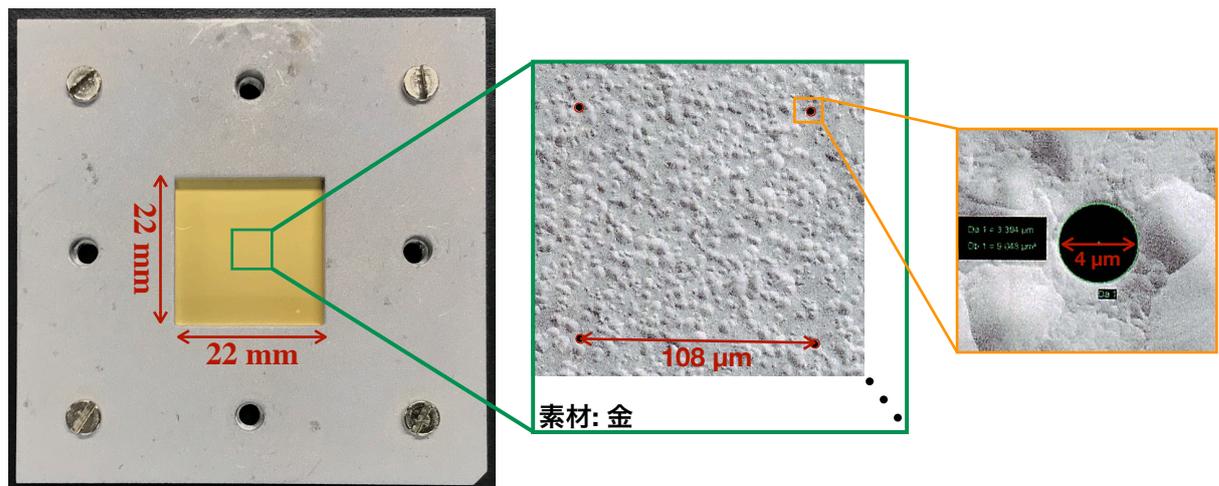


図 5.5: 実験で使ったメッシュの写真。素材は金で出来ており、等間隔にピンホールが空いている。

5.3 結果と議論

5.3.1 メッシュアライメント

正確なサブピクセル座標を算出するために、5.1.2 項に従ってメッシュアライメントを求めた。図 5.6(a) は、シングルイベントのカウントマップを表している。これらのイベント情報を用いて D の最小値を計算する。図 5.6(b) は、拡大率 $(1+a)$ と角度 θ について、 $(0.90 < 1+a < 1.07)$ 、 $(-0.2 < \theta < 0.2)$ の範囲で調べた自乗和 D の変化である。 D を最小にするパラメータセットを計算すると、表面照射で $\{a, b\} = \{0.014, 0.014\}$ 、 $\theta = -0.049$ rad、 $\mathbf{X}_{\text{off}} = \{50 \mu\text{m}, 98 \mu\text{m}\}$ 、裏面照射で $\{a, b\} = \{0.031, 0.031\}$ 、 $\theta = -0.043$ rad、 $\mathbf{X}_{\text{off}} = \{91 \mu\text{m}, 36 \mu\text{m}\}$ が得られた。

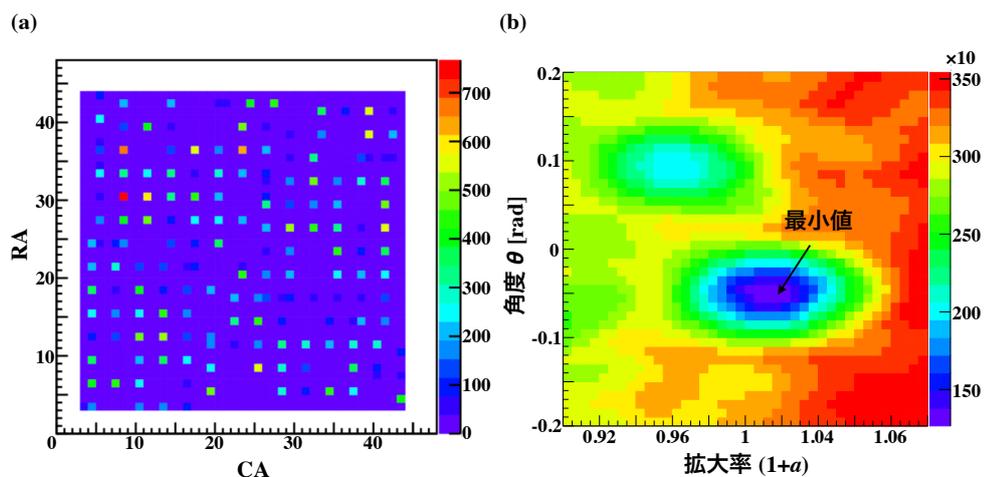


図 5.6: (a) メッシュ実験で取得したカウントマップ。(b) カウントマップから求めたパラメータの自乗和。(b) の横軸は拡大率、縦軸は角度に対応し、カラースケールは自乗和 D の値に対応している。

以上から得られたパラメータを元に、各ピクセルで得られたイベントをサブピクセル座標に変換する。図 5.7 に、サブピクセル座標に変換したカウントマップを示す。

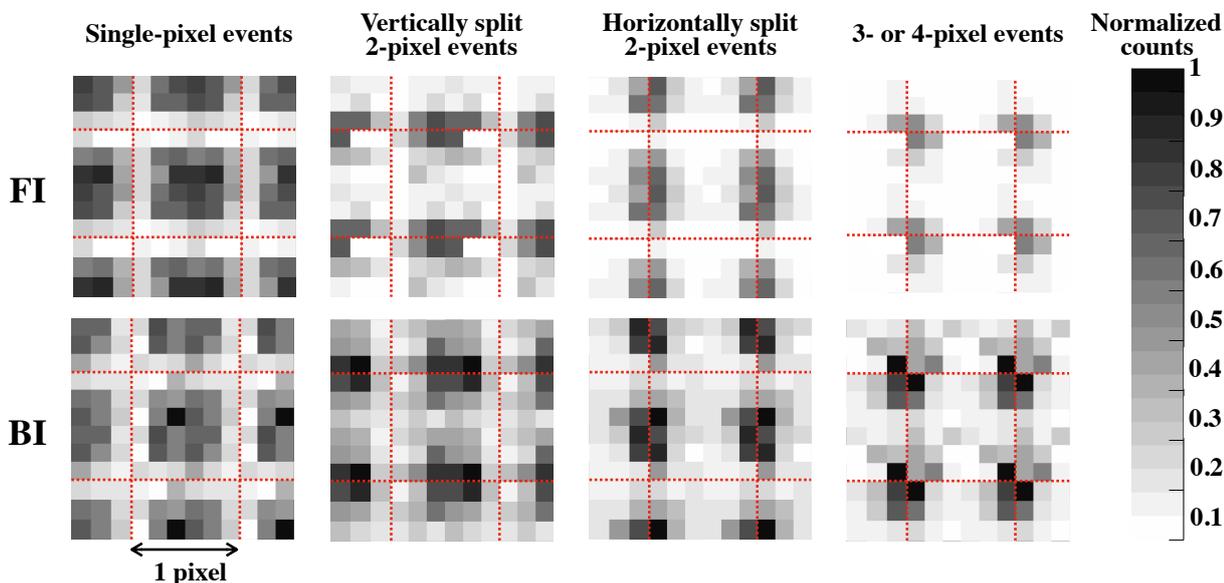


図 5.7: サブピクセル座標に変換したカウントマップ。1 ピクセルを 6×6 領域に分割している。それぞれ、(a) シングルイベント、(b) 縦方向スプリットイベント、(c) 横方向スプリットイベント、(d) 3-4 ピクセルイベントに対応している。

ここでは、1 ピクセルを 6×6 領域に分割している。X 線イベントの内、「シングルイベント」、「縦方向スプリットイベント」、「横方向スプリットイベント」、「3-4 ピクセルイベント」の 4 種類のイベントを表している。また、図中の赤線はピクセル境界に対応している。ピクセル中心に入射した X 線はシングルイベントとして検出されやすく、縦方向および横方向の境界付近に入射した X 線は横方向および縦方向スプリットイベントとして検出されやすい。また、4 ピクセルの境界付近に入射したイベントは、3-4 ピクセルイベントとして検出されやすいことがわかる。電荷の広がり方を考慮すると、ピクセル中心に入射した X 線は、隣り合う他のピクセルに電荷が広がりにくいいため、スプリットイベントにはなりにくい。それに対して、ピクセル境界付近に入射した X 線は、電荷が隣り合う他のピクセルに広がりやすいため、スプリットイベントが増加する。図 5.7 から、XRPIX6E でも、電荷の広がり方が同じ傾向にあることを示している。また、図 5.7 下段の裏面照射のカウントマップから、裏面照射では表面照射に比べてシングルイベントが少ないことがわかる。XRPIX6E のセンサー層の厚みは $200 \mu\text{m}$ なのに対し、W-L α 輝線の平均吸収距離は $\sim 78 \mu\text{m}$ である。そのため、このカウント数の差は、電荷を収集する読み出しノードに近い位置で吸収される表面照射に比べ、裏面照射は電荷が広がりやすいためだと考えられる。

5.3.2 電荷収集効率の評価

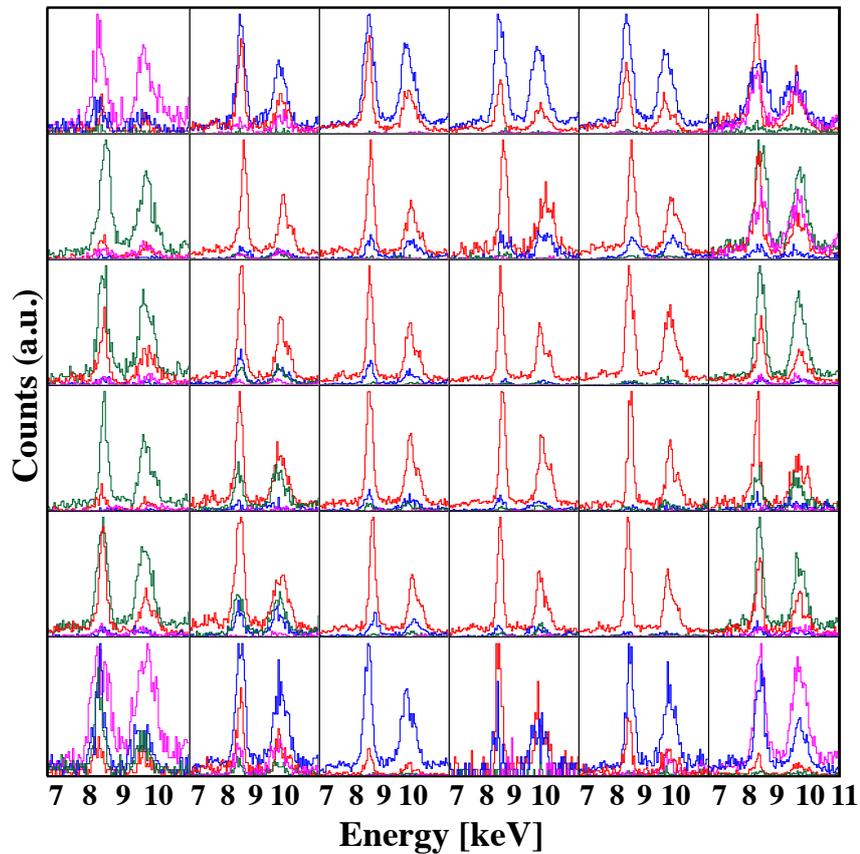
3.5 節で述べたように、従来の Single SOI 構造および Double SOI 構造の素子は、同じピクセル内でも X 線が入射する位置によって電荷収集効率が異なることがわかっていた。

これが原因で、従来素子で得られたスペクトルにはテール成分が見えていた。我々は、XRPIX6Eで導入されたPDD構造によって、これらの問題がどれだけ改善されているか、また他の問題が生じているかを調べた。まず、メッシュ実験で得られたXRPIX6Eのスペクトルを、各サブピクセル領域ごとに分割して調べた。

図5.8(a)は表面照射、図5.9(a)は裏面照射で取得したスペクトルを表している。各サブピクセル領域の座標に対応する複数のピクセルで取得したイベントをそれぞれ足し合わせている(各サブピクセル領域5~6ピクセル)。図中の赤、青、緑、マゼンタのスペクトルは、それぞれシングルイベント、縦方向スプリットイベント、横方向スプリットイベント、3-4ピクセルイベントを表している。図5.8(b)と図5.9(b)はピクセル回路の回路素子の配置を表している。網掛けになっている部分が、トランジスタやポリシリコン配線などの回路部品の位置に対応している。

図5.8および図5.9から、従来の素子に見えていたピークが2つに分かれる問題や、大きなテール構造などの電荷収集が不十分な成分は見られない。X線の入射位置によらず、図5.4(b)のSDDで得られたスペクトルを再現できている事がわかる。この結果から、電荷収集効率が著しく劣化する領域は無く、従来素子で見られた電荷損失は、XRPIX6Eで大幅に改善したと考えられる。

(a) 表面照射



(b) ピクセル回路の配置

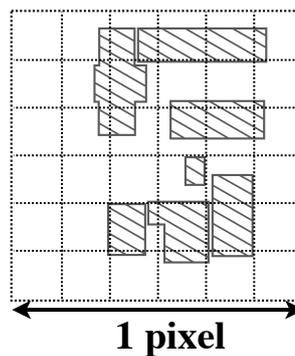
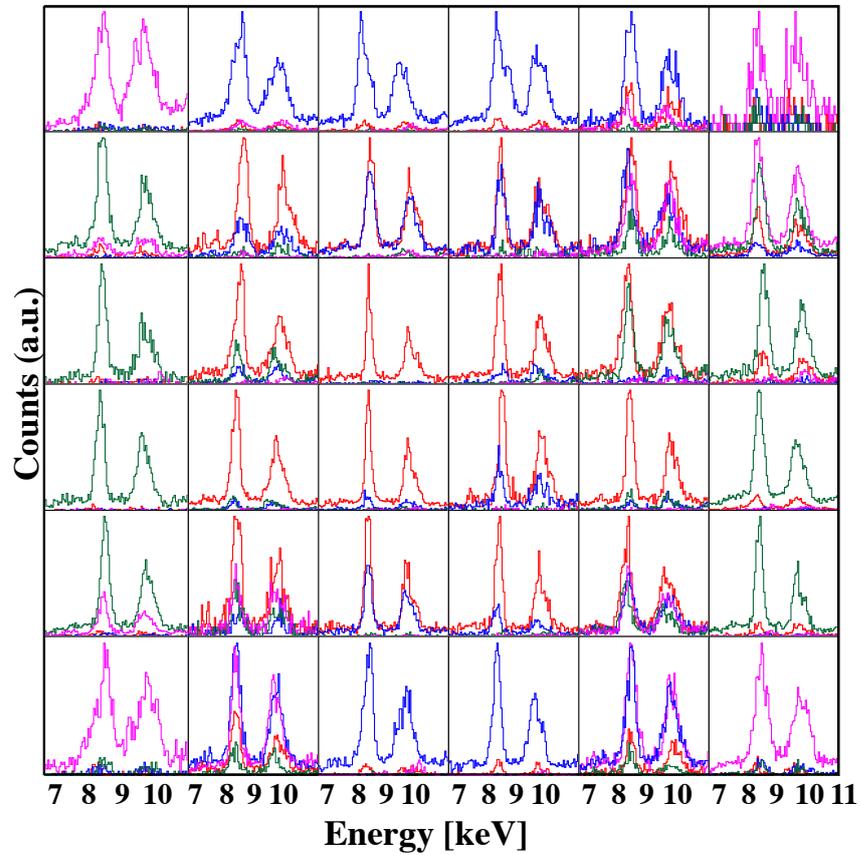


図 5.8: (a)XRPIX6E のサブピクセル領域の表面照射で取得したスペクトルと、(b) ピクセル回路の回路素子の配置。ピクセル回路の配置位置を網掛けで表している。赤、青、緑、マゼンタのスペクトルは、それぞれシングルイベント、縦方向スプリットイベント、横方向スプリットイベント、3-4 ピクセルイベントを表している。スプリットイベントはそれぞれのピクセルの波高値を足し合わせている。

(a) 裏面照射



(b) ピクセル回路の配置

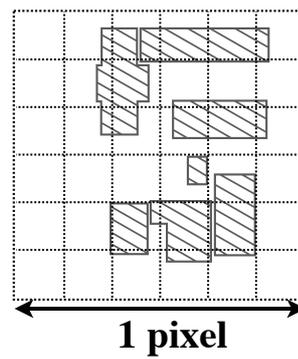


図 5.9: (a)XRPIX6E のサブピクセル領域の裏面照射で取得したスペクトルと、(b) ピクセル回路の回路素子の配置。各色のスペクトルは図 5.8 と同じである。

5.3.3 エネルギー分解能

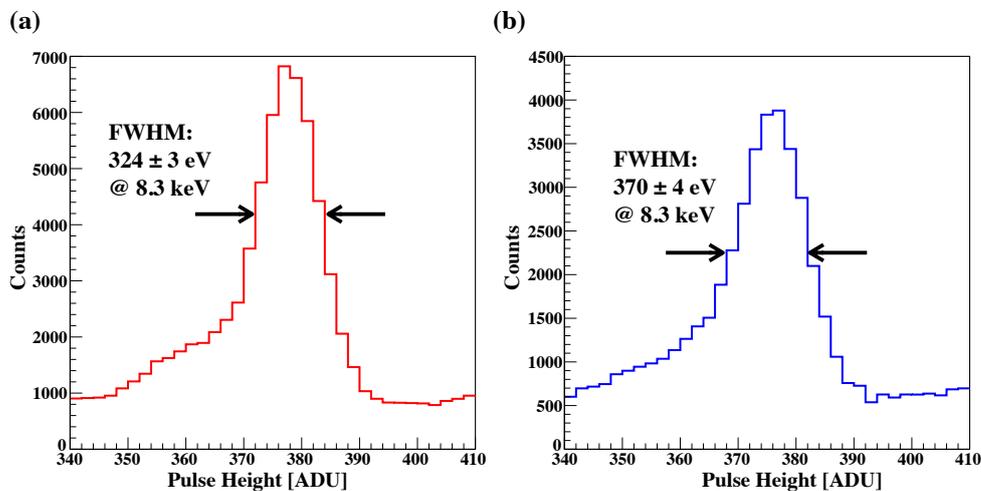


図 5.10: 全面で取得した W-L α 輝線のスペクトル。

図 5.10 に (a) 表面照射および (b) 裏面照射で取得した W-L α 輝線のスペクトルを示す。これは、全面で得られたイベントを足し合わせている。得られたスペクトルから導出した、8.3 keV に対するエネルギー分解能は、表面照射で 324 ± 3 eV、裏面照射で 370 ± 4 eV である。表面照射に比べ、裏面照射ではエネルギー分解能が劣化していることがわかる。また、図 5.10(b) からわかるように、裏面照射で得られたスペクトルでは、ピークより低エネルギー側にテール構造が顕著に現れる。これらのテール構造は、電荷収集が不十分なイベントが原因であると考えられる。そこで、これらの原因が X 線の入射位置による分光性能の違いにあると仮定してサブピクセルごとのスペクトルを調べた。

図 5.11 に、メッシュ実験で得られた X 線の入射位置ごとのスペクトルを示す。図 5.11(a) に示すように、1 ピクセルを領域 1~領域 4 の 4 つの領域に分割した。それぞれの領域に入射する X 線イベントのみを足し合わせて W-L α 輝線のスペクトルを作成したものが図 5.11(b) である。黒、赤、青、マゼンタ色のスペクトルは、それぞれ領域 1、領域 2、領域 3、領域 4 に入射したイベントに対応している。なお、ここではシングルイベントのみを使用し、各ピクセルのゲインの補正は行っていない。

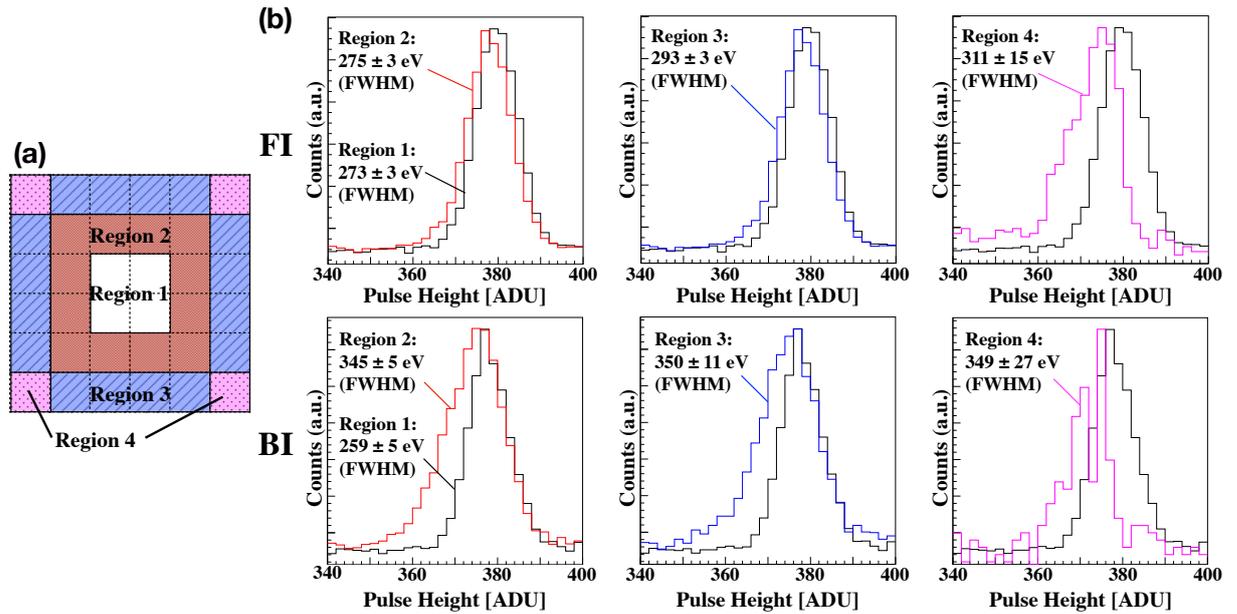


図 5.11: 各サブピクセル領域ごとのスペクトルとエネルギー分解能。(a) で示すように領域 1、領域 2、領域 3、領域 4 で分けている。(b) の黒、赤、青、マゼンタ色のスペクトルは、それぞれ領域 1、領域 2、領域 3、領域 4 に入射したイベントを合算したものである。

エネルギー分解能を比較すると、表面照射では領域 1～領域 4 でそれぞれ、 273 ± 3 eV、 275 ± 3 eV、 293 ± 3 eV、 311 ± 15 eV となる。領域 1 と領域 2 ではほぼ同等のエネルギー分解能となるが、領域 3 と領域 4 ではエネルギー分解能の劣化が見られる。裏面照射では、領域 1～領域 4 でそれぞれ、 259 ± 5 eV、 345 ± 5 eV、 350 ± 11 eV、 349 ± 27 eV となる。領域 1 と比べると、領域 2、領域 3、および領域 4 ではエネルギー分解能の著しい低下が見られる。また、表面照射と裏面照射を比較すると、領域 1 では裏面照射のエネルギー分解能が表面照射よりも優れているが、領域 1 以外では表面照射よりも低くなる。

エネルギー分解能の劣化の原因として、次に述べるテール構造とピークシフトが考えられる。

- テール構造

図 5.11 に見られるように、表面照射の領域 4、および裏面照射の領域 2～4 のスペクトルは、低エネルギー側にテール構造が見られる。これらのテール構造は、チャージシェアリングが原因であると考えられる。X 線によって生じた電荷が、複数のピクセルに広がる場合、波高値がスプリット閾値よりも低いピクセルで収集された分の波高値は無視される。その結果、実際より波高値が低いイベントとして読み出され、低エネルギー側に広がるテール構造が生じる。本実験でのスプリット閾値の値は 10 ADU に設定してあり、隣り合うピクセルで収集された電荷がこれを超えない場合はシングルイベントとして判定される。図 5.11 に示すように、観測されたスペクトルのテール構造の幅は 10 ADU 以下であり、これは設定したスプリット閾値よりも小さい。また、表面照射と比べて、裏面照射のテール構造が大きい原因もチャージシェアリングで説明ができる。X 線の平均吸収位置は $W - L\alpha$ で $\sim 80 \mu\text{m}$ であり、センサー層の厚み $\sim 200 \mu\text{m}$ よりも小さいため、裏面照射では表面照射に比べて電

荷が複数のピクセルに広がりやすい。したがって、テール構造が見られる原因は、チャージシェアリングが原因であると結論づけた。

- ピークシフト

テール構造に加えて、表面照射および裏面照射の両方でピークシフトが見られる。各領域でのスペクトルのピークの位置を比較すると、表面照射の領域1~領域4でそれぞれ、380 ADU、378 ADU、377 ADU、374 ADUである。領域1と、領域4の波高値を比較すると、領域4は~6 ADUだけ低波高値側にピークシフトしているまた、裏面照射では、領域1~領域4でそれぞれ、378 ADU、375 ADU、375 ADU、371 ADUである。このピークシフトは、エネルギーに換算して~100 eVに相当し、8.4 keVのエネルギー分解能の低下に十分に寄与する。ピークシフトは、表面照射および裏面照射の両方で見られるため、チャージシェアリングだけでは説明ができない。我々は、電荷が電場に沿ってセンサー層内をドリフトする際に、X線の吸収位置と読み出しノードの間のどこかで電荷を損失していると推測している。図4.3のポテンシャル図に示すとおり、センサー層内では、電荷は縦方向にドリフトした後、ポテンシャルのローカルミニマムに沿って横方向にドリフトし、読み出しノードで収集される。これは表面照射、裏面照射にかかわらず共通である。このことから、ポテンシャルミニマムでの横方向ドリフトしてる間に電荷損失していることが原因で、ピークシフトしているのではないかと考えられる。さらなるエネルギー分解能の向上のためには、ピークシフトの原因を追求する必要があるため、これは今後の課題の1つである。

5.4 まとめ

本章では、XRPIX では初となるメッシュ実験を用いたサブピクセル性能評価を行った。本研究で得られた結果を次のようにまとめる。

- 電荷収集効率の評価

従来素子では、同じピクセル内でも X 線の入射位置によって電荷収集効率が異なっていた。特に、電荷収集効率が著しく悪くなる領域があり、そこに入射した X 線は波高値が低いテール成分となっていた。

メッシュ実験で得られた XRPIX6E のスペクトルを、各サブピクセル領域ごとに分割して調べた。X 線の入射位置に依らず、著しく電荷収集が不十分なイベントは無く、従来素子で見られた電荷収集効率の問題は、XRPIX6E では大幅に改善されたと結論づけた。

- エネルギー分解能

得られたスペクトルを比較すると、表面照射に比べ裏面照射の方が劣化している。また、裏面照射で得られたスペクトルでは、ピークより低エネルギー側にテール構造が顕著に現れる。これらのテール構造は、電荷収集が不十分なイベントが原因で見えていると考えられる。そこで、これらの原因が X 線の入射位置による分光性能の違いにあると仮定し、1 ピクセルを 4 つの領域に分割してエネルギー分解能を評価した。

表面照射ではピクセル中心で 273 eV、ピクセル境界で 293 eV になるのに対し、裏面照射ではピクセル中心 259 eV、ピクセル境界では 350 eV となる。ピクセル中心から離れるほどエネルギー分解能が劣化することから、この原因がテール構造とピークシフトにあると考えた。

テール構造

得られたスペクトルから、ピークより低エネルギー側にテール構造があることがわかった。これらのテール構造は、チャージシェアリングが原因であると考えられる。X 線によって生じた電荷が、複数のピクセルに広がる場合、波高値がスプリット閾値よりも低いピクセルで収集された分の波高値は無視される。その結果、スペクトル中に低エネルギー側に広がるテール構造が生じる。また、電荷雲の大きさを考慮すると、裏面照射では表面照射に比べて電荷が複数ピクセルに広がりやすい。したがって、テール構造の原因は、チャージシェアリングだと結論づけた。

ピークシフト

テール構造に加えて、表面照射および裏面照射の両方でピークシフトが見つかった。ピークシフトは、表面照射および裏面照射の両方で見られるため、チャージシェアリングだけでは説明ができない。そのため、電荷が電場に沿ってセンサー層内をドリフトする際に、X 線の吸収位置と読み出しノードの間どこかで電荷を損失していると考えている。センサー層内では、電荷は縦方向にドリフトした後に、ポテンシャルのローカルミニマムに沿って横方向にドリフトする。横方向ドリフトしてる間に電荷損失をしているのではないかと推測している。

第6章 まとめと今後

本修士論文では、FORCE衛星搭載予定の軟X線SOIピクセル検出器XRPIXの性能評価を主に次の2つの主題に分けて行った。

- XRPIX6Eの基本性能評価

ピクセルのアンプゲインのばらつきを補正し、全面で取得したスペクトルからエネルギー分解能を求めた。その結果、6.4 keVのX線に対して176.2 eV(イベント駆動読み出し、表面照射、 -60°C)のエネルギー分解能が得られた。これは、FORCE衛星の要求性能である6 keVのX線に対して $< 300\text{ eV(FWHM)}$ を達成しているだけでは無く、全面読み出しではXRPIXシリーズで最も優れた値である。

- メッシュ実験を用いたXRPIX6Eのサブピクセル性能評価

ピクセル内でのX線の入射位置による分光性能の違いを調べるために、サブピクセル性能評価を行った。

従来の素子で見られていた電荷収集の著しい劣化は無く、素子全面でスペクトルが再現できた。このことから、性能の劣化はXRPIX6Eでは大幅に改善されたと結論づけた。

また、本研究から次に述べる課題が見つかった

- 動作温度による性能変化

動作温度を変えて実験を行った際に、ピークの位置が低波高値側へシフトしていることを発見した。特にこの現象は -40°C 以上で顕著に見られた。また、エネルギー分解能は温度が高くなるにつれて劣化している。この原因は判明しておらず、今後の詳細な調査が必要である。

- ピークシフト

XRPIX6Eで、X線の入射位置によって数ADU程度のピークシフトが見つかった。ピークシフトは、表面照射および裏面照射の両方で見られるため、チャージシェアリングだけでは説明ができない。センサー層内のどこかで電荷を損失していることが原因だと推測している。

付録A 付録

A.0.1 XRPIX のイベント判定パターン

XRPIX は、イベント中心ピクセルの周辺 3×3 ピクセルでの電荷の広がり方を考慮し、シングルイベント、ダブルイベント、… 9 ピクセルイベントに分類している。図 A.1 にイベントパターンの分類を示す。右上の `typexx` の `xx` 数字がイベント分類を表しており、次のように分類される。

- シングルイベント … `type10`、`type11`
- ダブルイベント … `type20`、`type21`
- 3 ピクセルイベント … `type30`、`type31`
- 4 ピクセルイベント … `type40`、`type41`、`type42`
- 5 ピクセルイベント … `type50`、`type51`、`type52`
- 6 ピクセルイベント … `type60`
- 7 ピクセルイベント … `type70`
- 9 ピクセルイベント … `type90`

また、右上にイベント分類の表記が無いパターンは、X線電荷の広がり方を考慮してX線由来ではなくバックグラウンドと判断し、解析の段階で非X線イベントとして取り除いている。

0 type10	1 type20	2 type11	3	4 type20	5 type30	6	7 type41	8 type11	9 type21	10 type11	11	12	13	14	15
-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX	-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
16 type20	17	18 type21	19	20 type30	21 type40	22	23 type51	24	25	26	27	28 type41	29 type52	30	31 type60
-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX	-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
32 type11	33 type21	34 type11	35	36 type21	37 type31	38	39 type42	40 type11	41 type21	42 type11	43	44	45	46	47
-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -X-	-X- -X- -X-	-X- -X- -X-	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63
-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX	-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
64 type20	65 type30	66 type21	67	68	69 type40	70	71 type52	72 type21	73 type31	74 type21	75	76	77	78	79
-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX	-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
80	81 type40	82 type31	83	84 type40	85 type50	86	87	88	89	90	91	92 type51	93	94	95 type70
-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX
96	97	98	99	100	101	102	103	104	105	106	107	108	109	110	111
-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
112 type41	113 type51	114 type42	115	116 type52	117	118	119	120	121	122	123	124 type60	125 type70	126	127
-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-X- -XX -XX	-X- -XX -XX	-XX -XX -XX	-X- -X- -XX	-X- -X- -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -XX -XX	-XX -XX -XX
128 type11	129	130 type11	131	132 type21	133	134	135	136 type11	137	138 type11	139	140	141	142	143
-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
144 type21	145	146 type21	147	148 type31	149	150	151	152	153	154	155	156 type42	157	158	159
-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
160 type11	161	162 type11	163	164 type21	165	166	167	168 type11	169	170 type11	171	172	173	174	175
-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
176	177	178	179	180	181	182	183	184	185	186	187	188	189	190	191
-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
192	193 type41	194	195	196	197 type51	198	199 type60	200	201 type42	202	203	204	205	206	207
-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX								
208	209 type52	210	211	212	213	214	215 type70	216	217	218	219	220	221	222	223
-X- -XX -X-	-XX -XX -X-	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX								
224	225	226	227	228	229	230	231	232	233	234	235	236	237	238	239
-X- -XX -X-	-XX -XX -X-	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX
240	241 type60	242	243	244	245 type70	246	247	248	249	250	251	252	253	254	255 type90
-X- -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-X- -X- -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX	-XX -XX -XX

図 A.1: XRPIX のイベント判定パターン。

謝辞

本論文は多くの方のご指導、ご支援によって完成に至りました。私一人では決して成し得ることができませんでした。誠に有難うございました。

指導教官である鶴教授には、実験の方針や手順、結果の解釈など、様々なご指導を賜りました。得られた結果の自分なりの解釈を聞いてもらい、それについて様々な角度から多くのコメントを頂き、その度に自分の知見が広がりました。田中助教には実験についてはもちろん、投稿論文の執筆に際しては多くのアドバイスを頂きました。天文学の基礎的なことから、学会での発表の仕方まで、幅広く多くのことを学びました。内田助教にはラジプロの輪読や、天体解析で手が止まった際には親身に相談に乗っていただいたおかげで前に進めました。国際学会前の1週間は遅くまで発表練習のご指導を頂いたおかげで、なんとか乗り切ることができました。大阪大学の常深名誉教授、関西学院大学の平賀准教授には本修士論文の題目でもあるメッシュ実験の際に、第一人者として実験手法や解析、結果の考察まで手厚い指導をいただきました。

同X線グループの先輩からも多くのことを学びました。尾近さんには天体解析で手が止まっていた問題を夜遅くまでアドバイスを頂きました。原田さん、奥野さんからはXRPIXの動かし方から解析方法、実験結果の解釈まで実験を通じて多くのことを教わりました。同期の天野くんには、実験を手伝ってもらったり、天体解析の相談に乗ってもらったりと大変助かりました。後輩の児玉くん、松田くんとは、時に議論、時に雑談し、その頑張る後ろ姿からは日々良い影響と刺激をもらいました。他グループの方々には研究で行き詰まった時はもちろん、普段の何気ない時の交流などでも大変お世話になりました。関西学院大学平賀研究室の学生の皆様にも、実験で夜分遅くまでご協力いただき、誠にありがとうございました。

ここには挙げきれませんが、私が研究を進める上でお会いした方、協力して頂いた方々全員に心より感謝申し上げます。京都大学宇宙線研究室で過ごした2年間は本当にあっという間でした。研究の面白さとその大変さを目の当たりにし、勉強以外にも多くのことを学べた2年間でした。まだまだ未熟ではありますが、春からは博士課程の学生として、これまでに学んだことを活かし、より一層研究に励みたいと思います。

最後になりますが、宇宙に全く興味がなかった私が宇宙に興味を持ち、研究者を志すきっかけを与えてくれた高校時代の恩師、石塚先生にこの場を借りて感謝を述べさせていただきます。また、これまで私を育て、研究の道を選んだ私を快く京都へ送り出し、陰ながら支えてくれた両親と家族、頑張る気力と癒しをくれた2匹の愛猫に感謝を捧げます。また、息抜きに色々な所に連れて行ってくれた愛車にも感謝いたします。



参考文献

- [1] 広帯域 X 線高感度撮像分光衛星 FORCE 検討グループ. 「広帯域 X 線高感度撮像分光衛星 Focusing On Relativistic universe and Cosmic Evolution 概念検討書」, http://www.cc.miyazaki-u.ac.jp/force/wp-content/uploads/force_proposal.pdf
- [2] J. Kormendy & L. C. Ho 2013, ARAA, 51, 511.
- [3] M. Brightman & Y. Ueda. 2012, MNRAS, 423, 702.
- [4] Y. Ueda et al. 2014, ApJ, 786, 104.
- [5] Y. Ueda et al. 2007, ApJ, 664, L79.
- [6] 伊藤 真音. 京都大学, 2017, 修士論文.
- [7] Y. Fukazawa et al. 2009, PASJ, 61, 17.
- [8] 奥野智行. 京都大学, 2019, 修士論文.
- [9] A. Takeda et al. 2013, IEEE TNS, 60, 586.
- [10] 林秀輝. 京都大学, 2018, 修士論文.
- [11] 松村英晃. 京都大学, 2015, 修士論文.
- [12] 中島真也. 京都大学, 2011, 修士論文.
- [13] H. Matsumura et al. 2015, NIM A, 794, 255.
- [14] K. Negishi et al. 2019, NIM A, 924, 462.
- [15] 原田颯大. 京都大学, 2019, 修士論文.
- [16] A. Takeda et al. 2014, PoS(TIPP2014), 138, .
- [17] H. Kamehama et al. 2018, Sensors, 18(1), 27.
- [18] S. Harada et al. 2019, NIM A, 924, 468.
- [19] K. Hagino et al. 2019, IEEE TNS, 66, 1897.
- [20] K. Hagino et al. 2019, JINST, 14, C10023.

[21] H. Tsunemi et al. 1997, JJAP, 36, 2906.

[22] K. Kayama et al. 2019, JINST, 14, C06005.

[23] H. Tsunemi et al. 1998, JJAP, 37, 2734.

[24] H. Tsunemi et al. 1999, NIM A, 437, 359.

