

気球実験に向けたコンパクトな ガス検出器読み出しシステムの開発

岩城 智

谷森達, 窪秀利, 身内賢太郎, 水本 哲矢, Parker Joseph,
澤野達哉, 中村輝石, 松岡佳大, 古村翔太郎, 佐藤快,
高田淳史^A, 岸本祐二^B, 上野一樹^C, 株木重人^D, 黒澤俊介^E,
田中真伸^F, 池野正弘^F, 内田智久^F,
他 オープンソースコンソーシアム (Open-It)
京大理, 京大生存圏研^A, KEK放射線科学センター^B, 理研^C,
東海大医^D, 東北大金属研^E, KEK素核研^F

2011年9月18日
日本物理学会2011年秋季大会
@弘前大学文京町キャンパス

目次

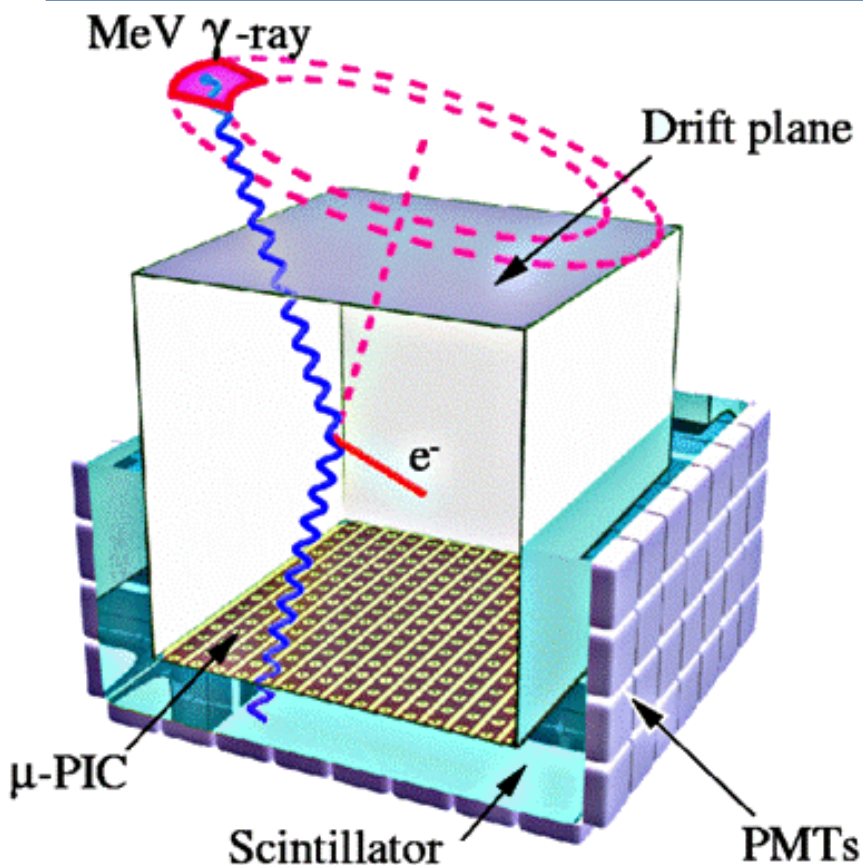
- Introduction
 - Electron Tracking Compton Camera (ETCC)
 - 気球実験SMILE
- CMOS-ASIC
 - FE2009bal
 - テストパルスによる性能評価
 - μ -PICとの接続試験
- 新読み出しボード
- Summary

Electron Tracking Compton Camera (ETCC)

Sub MeV~ MeV γ 線による
イメージング



- γ 線天文学(気球実験 SMILE)
- 核医療



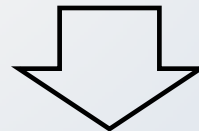
■ micro-TPC

- μ -PICを用いた
Time Projection Chamber
- 反跳電子の飛跡とエネルギーを測定

+

■ シンチレーションカメラ

- Pixel Scintillator Array
+ Multi Anode PMT
- 散乱 γ 線の吸収位置とエネルギーを測定



1event毎にコンプトン散乱を再構成
エネルギーと到来方向を一意に決定

気球実験SMILE *Sub-MeV gamma-ray Imaging Loaded-on-balloon Experiment*

SMILE- I 実験(2006年9月1日)

- $10 \times 10 \times 15 \text{cm}^3$ ETCC(512ch読み出し)
- @三陸 35km 4h
- 動作実証及び宇宙拡散 γ ・大気 γ 線測定
- μ -PIC読み出しにはATLAS TGC ASDを使用
ASD(Bipolarプロセス) : 59mW/ch

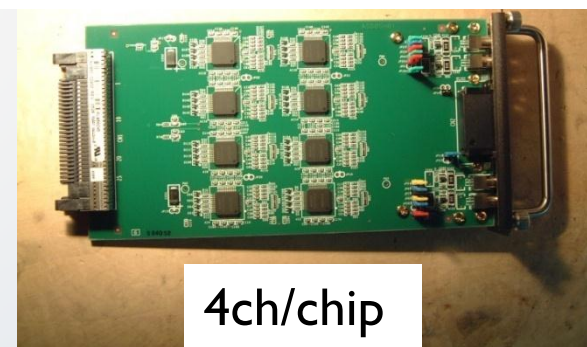


SMILE-II実験

- $(30 \text{ cm})^3$ ETCC (1500ch読み出し)
- @大樹町(北海道) 35km 2-3h
長期運用システムの試験 2012
- @キルナ(スウェーデン) 40km ~2w
明るい天体 REP-burstの観測 2013 ~



ATLAS TGC ASD 64ch board



気球では電力、重量及びスペースは限られているため、
省電力 & コンパクトな読み出しシステムが必要

μ-PIC読み出し用

CMOS Analog ASIC chip開発

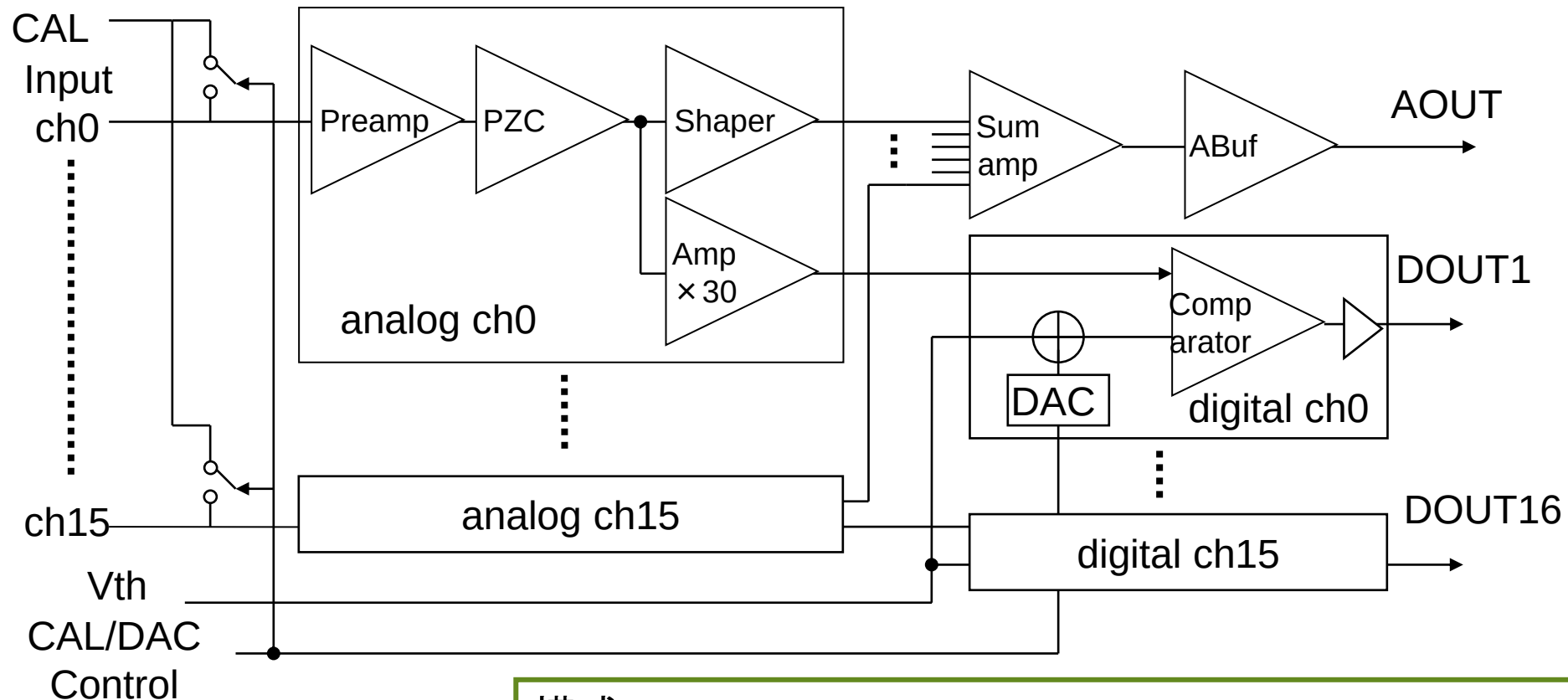
- 現在μ-PICからの信号は、SONY製の
ASD (amplifier-shaper-discriminator) chipで読み出し
⇒生産中止
- 省電力化
ASD : 60mW/ch ⇒ 90W for (30cm)²μ-PIC
SMILE II では30W以下に抑えたい
⇒20mW/ch以下を目標
- 回路の高集積化
現在ASD chipがかさばっていて、
30cm角μ-PICになると扱いづらい
ASD:4ch/chip ⇒ 16ch/chipへ

そこで、低消費電力のCMOS ASIC chip を
KEK回路室と共同開発してきた

要求仕様

- MIPトラックを取得したい
⇒ノイズレベル 6000e⁻ ($C_d = 100\text{pF}$)
- 電子のエネルギー取得
⇒アナログ出力:ダイナミックレンジ $\pm 1\text{pC}$
- 100MHzでサンプリング
⇒タイムウォーク $< 10\text{ns}$ (5fC $\sim$ 1pC)
(ASDのタイムウォーク:20fCからで6.5ns、 $V_{th}=5\text{fC}$)

CMOS ASIC : FE2009bal



構成

—電荷有感型前置増幅器/波形整形回路/コンパレータ

主な仕様

—製造プロセス:TSMC0.5 μ mCMOS

—電源: ± 2.5 V

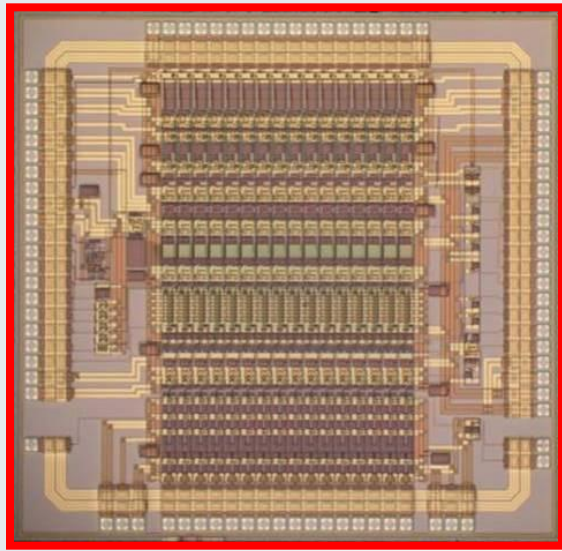
—チャンネル数:16ch

—出力:デジタル CMOS2.5V,アナログサム

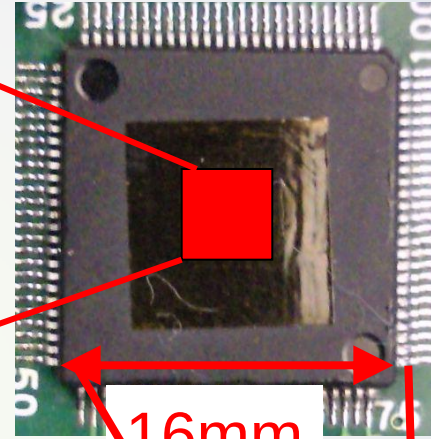
FE2009bal 主な仕様

	ASD	FE2009bal
Ch数	4	16
ピーキングタイム	20ns	30ns
ダイナミックレンジ	-1.2~2.0pC	±1pC
ノイズ(Cd=100pF)	~3000e	~6000e
クロストーク	0.5%以下	≪0.5% (全ch)
タイムウォーク	~6.5ns (20fC-1pC)	<~6ns (10fC-1pC)
Vth ばらつき補償		6-bit DAC
消費電力	59mW/ch	18mW/ch

テスト基板



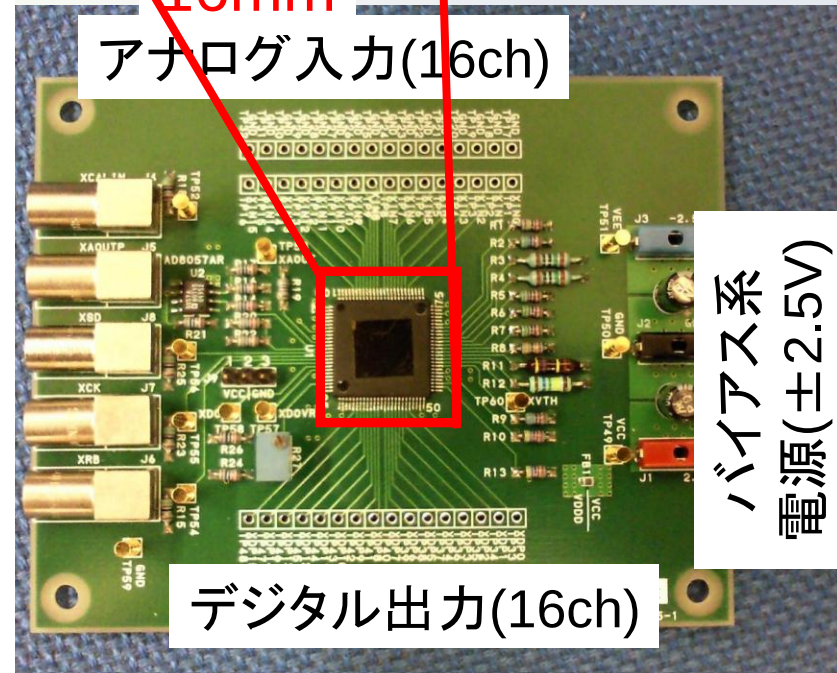
4mm



パッケージ：
LCP100P

16mm

アナログ入力(16ch)



デジタル出力(16ch)

バイアス系
電源($\pm 2.5V$)

電源

+2.5V : 47mA

-2.5V : 66mA

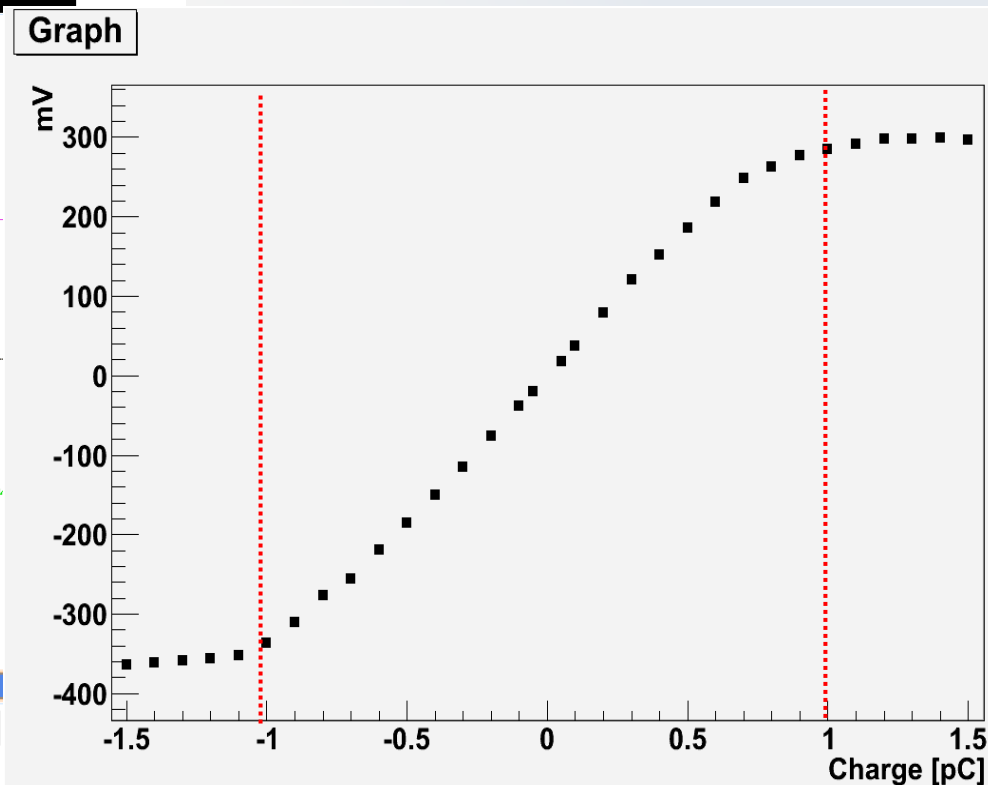
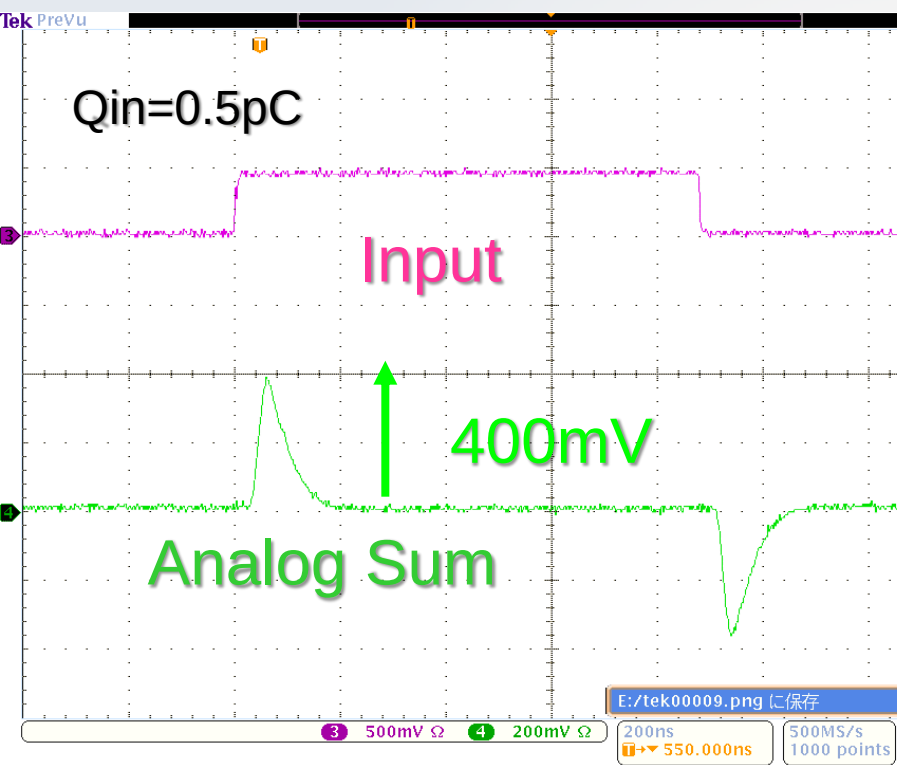
$\Rightarrow 17.5\text{mW/ch}$

(シミュレーション: 15mW/ch)

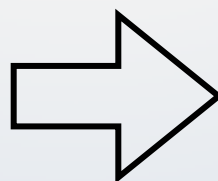
シミュレーションよりは大きいが
要請値(20mW 以下)はクリア

アナログSum出力、テスト入力
DAC補正用回路など

テストパルス応答



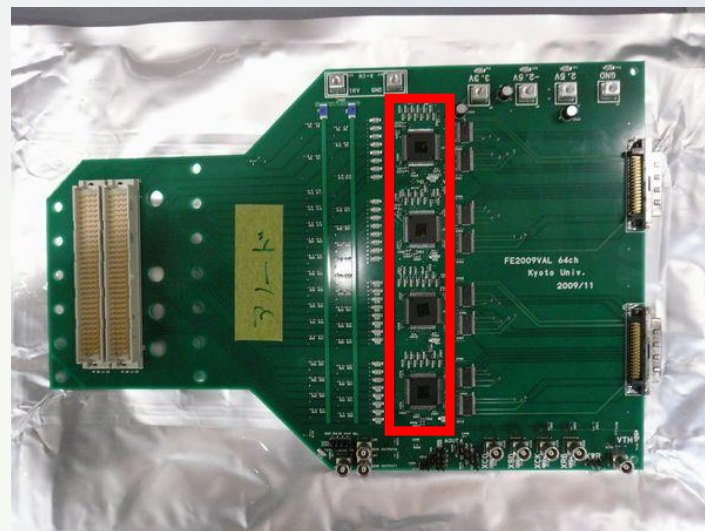
- 入力 -1pC~1pC
- Gain ~800mV/pC
- Peaking time ~30ns



シミュレーションとほぼ一致

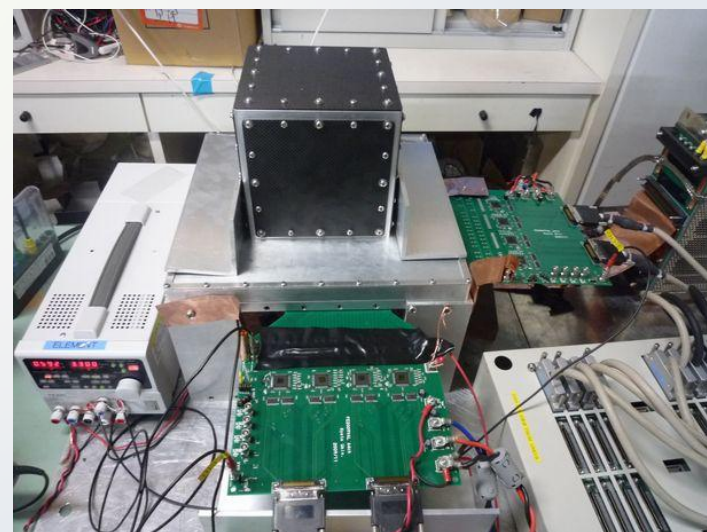
μ -PICとの接続テスト

- 64chボード作成
(デジタルはLVDSに変換して出力)
FE2009bal 4つで64chのボードを作成
Anode、Cathodeとも64chで読み出し
⇒2.5cm × 2.5cmの有感領域

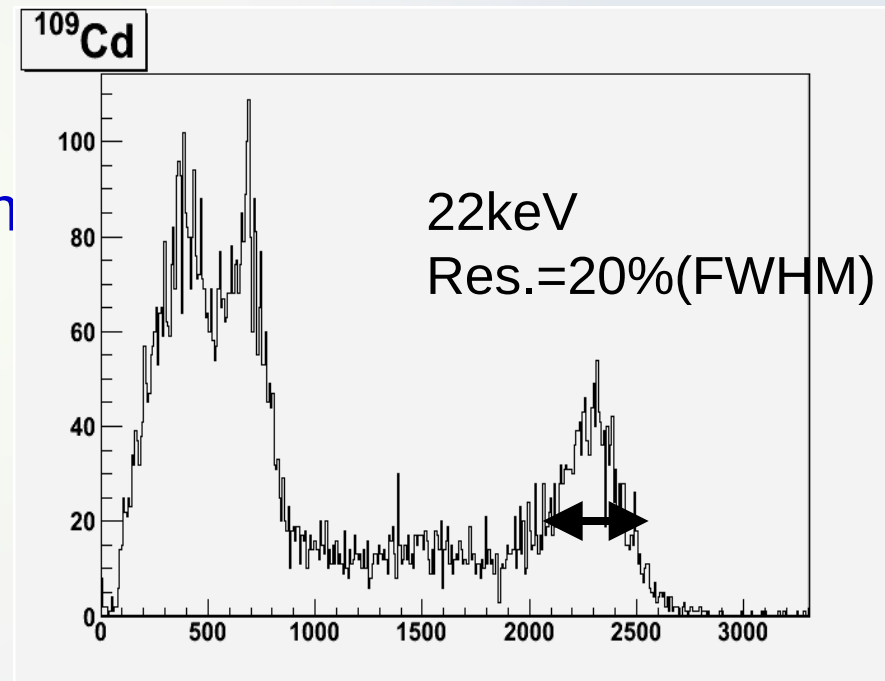
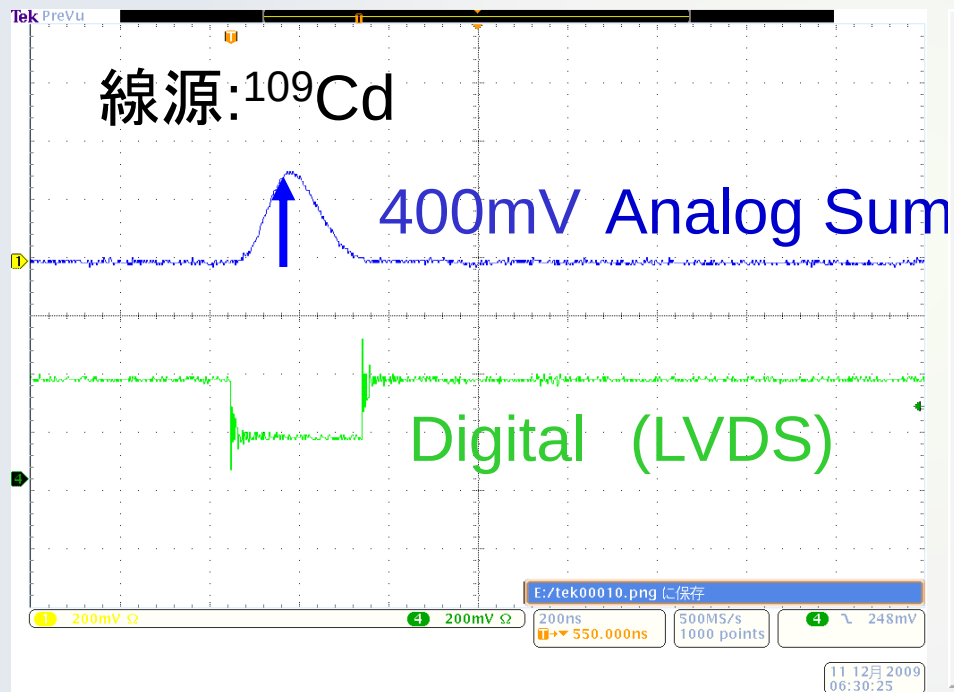


- データ取得条件
 - 使用ガス Ar 90% C2H6 10% 1atm
 - Drift Top -4.5kV (0.25kV/cm)
 - Δ GEM : 400V (P140- ϕ 70-100t LCP)
 - Anode +420V

ASDでの測定ではGain $\sim$ 40000

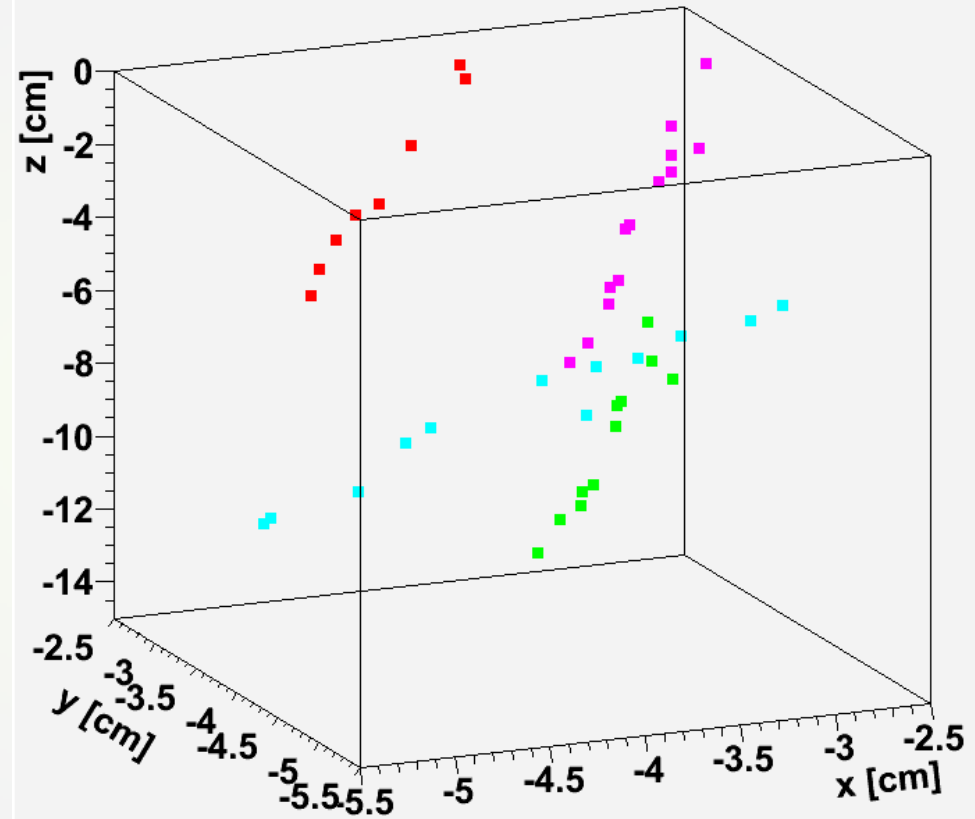
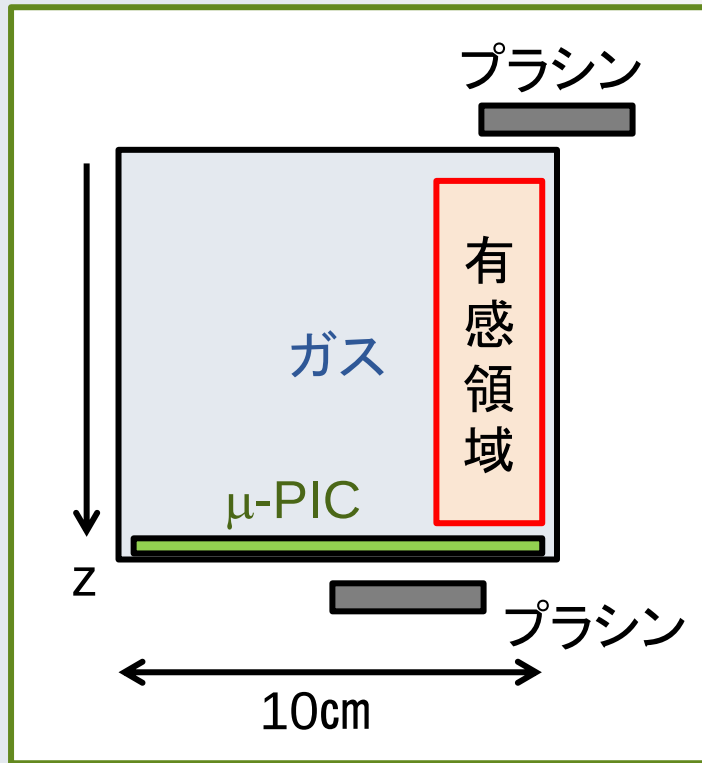


μ -PICからの信号



μ -PICからの信号を確認

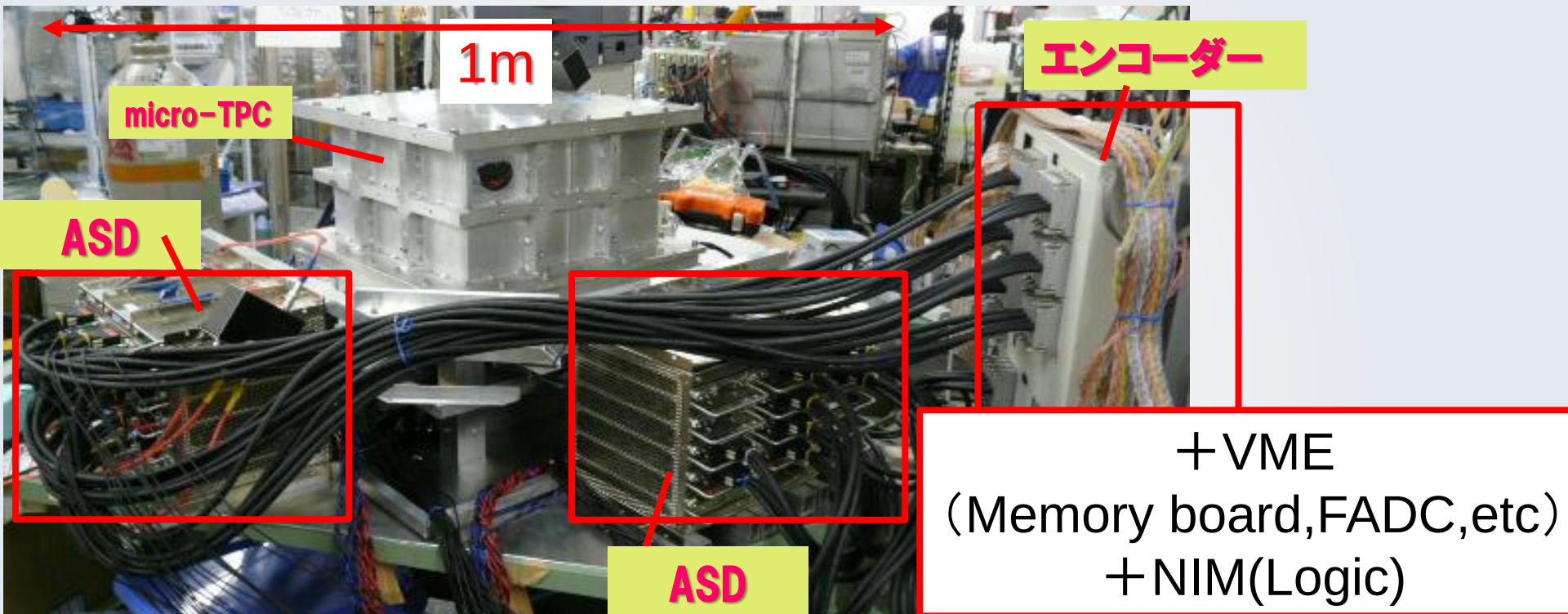
μ -PICからの信号



宇宙線ミューオンの飛跡を確認, MIPの取得に成功
FE2009balの性能はOK
このチップを用いた読み出しシステムを開発する

現在のシステム

プロトタイプ (30cm) $^3\text{ETCC}$



- 読み出し回路重量 : >60kg(治具、ケーブル等含む)
 - 気球のVesselのサイズ制限($\phi 90\text{cm}$)
- ⇒より軽量 & コンパクトな読み出しボードの開発

新Readoutボード

220mm

118mm

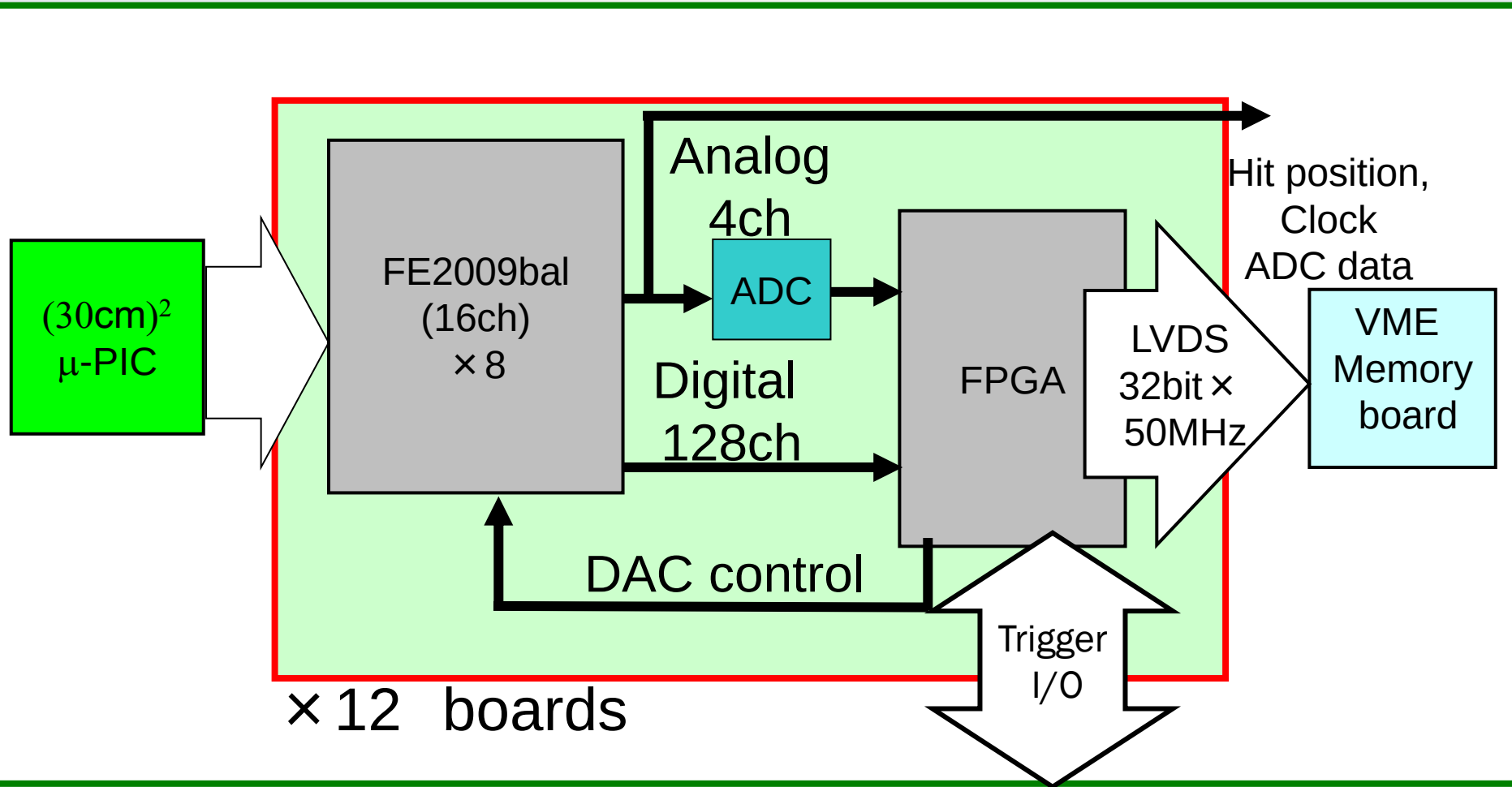
FPGA

8 FE2009bal chips

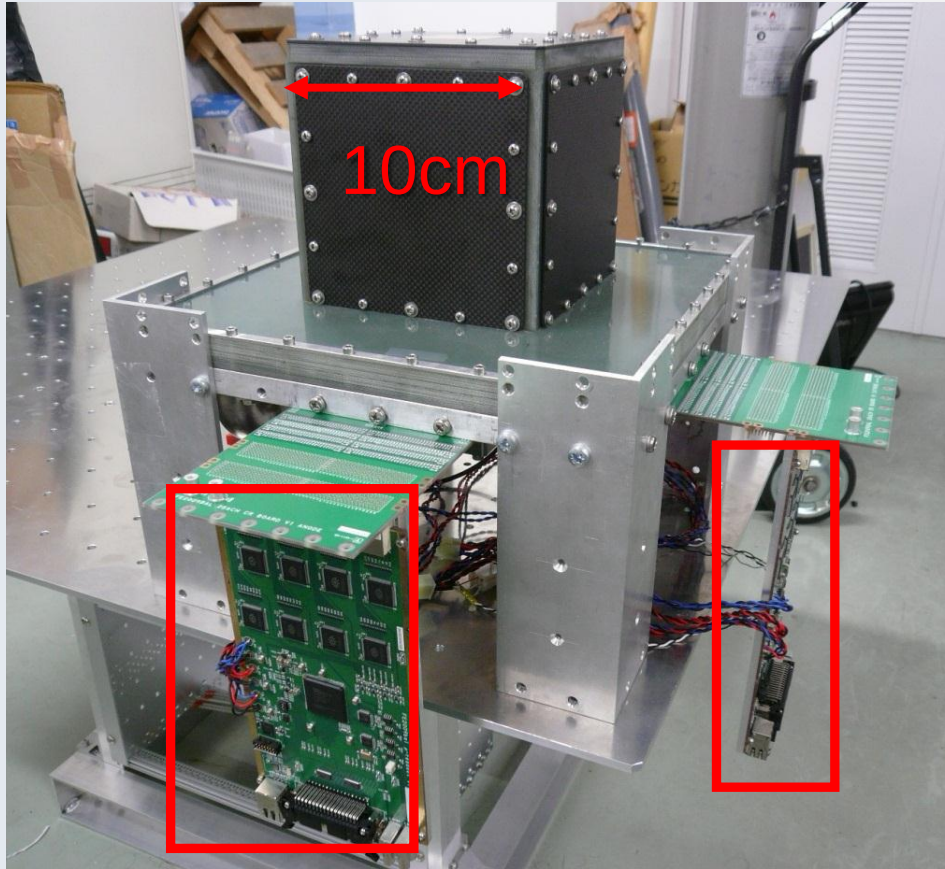
60W for a $(30\text{cm})^2$ μ -PIC

- 8 FE2009bal chips (128ch).
- 32ch sum analog signal output.
- 10bit 100MHz ADC $\times$ 4.
- FPGA : Xilinx Spartan6
(XC6SLX100-2FGG676C) .
- Parallel LVDS output
50MHz, 32bit (1.6Gbps).
- $\pm 2.5\text{V}$ and $+3.3\text{V}$ are required.
- Power Consumption : $\sim 5\text{W}/\text{board}$.

新Readoutボード



μ -PICとの接続

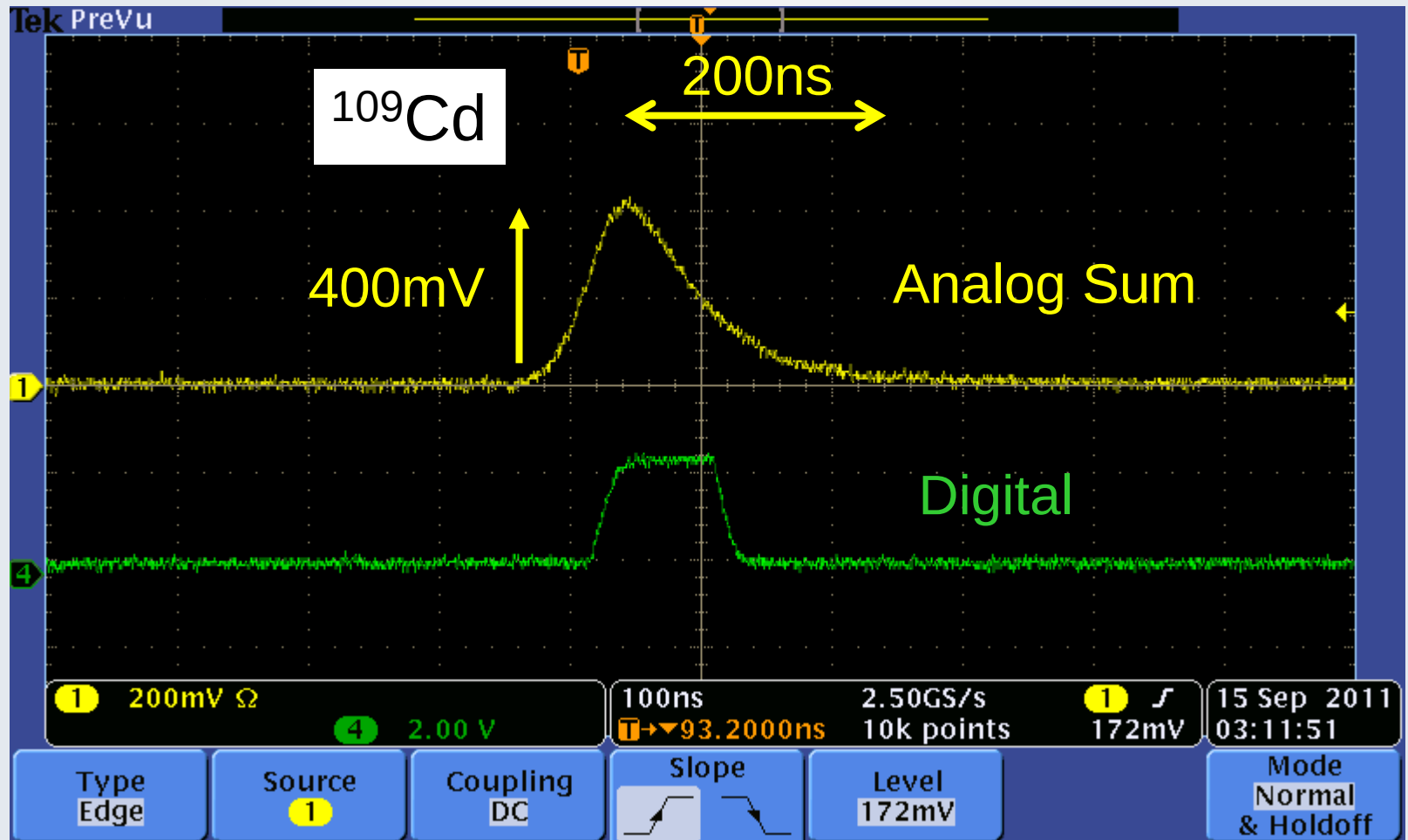


データ取得条件

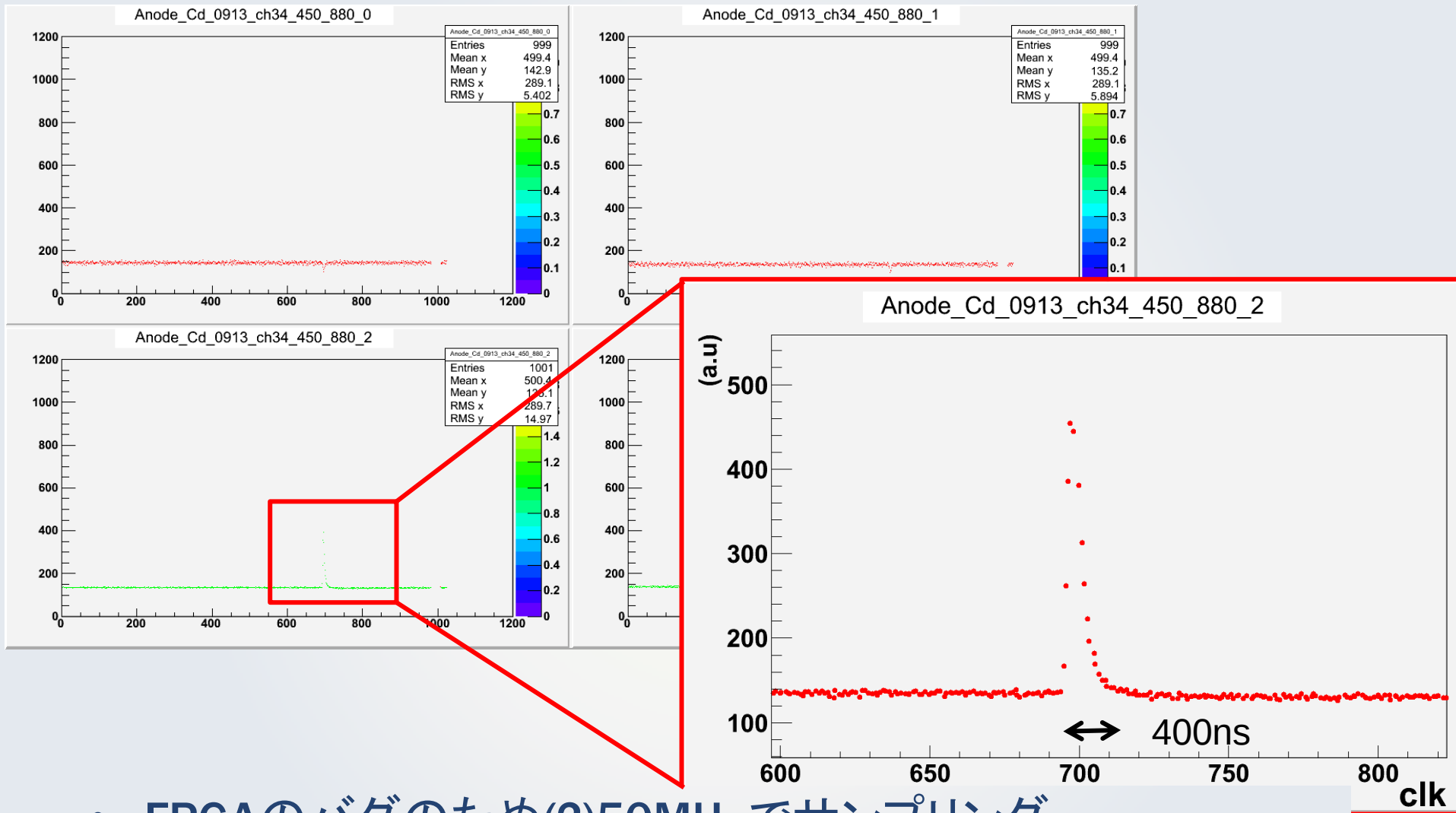
- ガス : Ar 90% C₂H₆ 10% 1atm
- Drift Top -4.5kV (0.25kV/cm)
- Δ GEM : 350V (P140- ϕ 70-50t LCP)
- Anode +450V

ASDでの測定ではGain $\sim$ 50000

μ -PICからの信号



FADC 波形



- FPGAのバグのため(?)50MHzでサンプリング
- FADCで4ch分のアナログ波形が取れていることを確認
- Hit信号によるトラッキングは今後

Summary

- μ -PICを用いたETCCによる気球実験SMILE II にむけ、省電力なCMOS ASIC chip FE2009baIを開発
- FE2009baIを用いたコンパクトな読み出しボードを開発
消費電力 : 160W $\Rightarrow$ 60W (30cm)² μ -PIC
重量 : 60kg $\Rightarrow$ ~20kg

Future works

- 新読み出しボードでのMIPTラックの取得
- コンプトンイメージングテスト
- FPGAロジックを含めたDAQの最適化
- Flight Model への組み込み

終わり

...

要求仕様(入力範囲)

μ-PIC(というかμ-TPC)の信号を読み出すのに必要な仕様をおさらい

- ダイナミックレンジについて

1ストリップに最大の電荷が入ってくるのは

$$5.9\text{keV} / 26\text{eV} * 30000\text{倍} * e = 1.1\text{pC}$$

Anode、Cathode両方よむので、

ダイナミックレンジは±1pC以上

- ノイズレベルについて

最小の電荷は Ar ガス中をMIPが走った時。

1ストリップに落す一次電荷量は

$$1.37\text{MeV}/(\text{g} * \text{cm}^{-2}) * 1.66\text{g}/\text{cm}^3 * 400\mu\text{m}$$

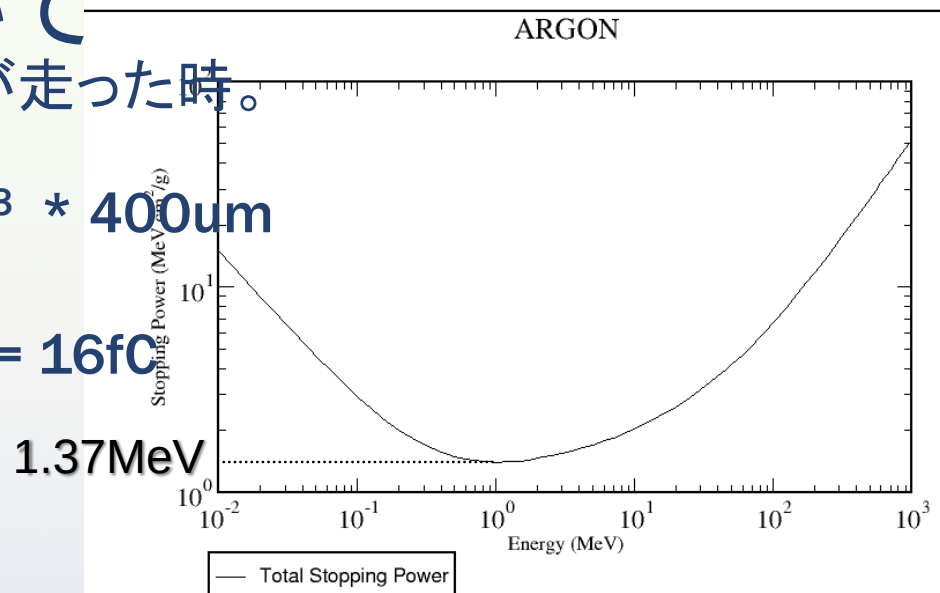
$$= 90\text{eV}$$

$$\Rightarrow 90\text{eV} / 26\text{eV} * 30000\text{倍} * e = 16\text{fC}$$

統計揺らぎを考えると

$$1e * 30000 = 5\text{fCからとりたい。}$$

⇒ノイズレベル~3fC以下が必要



要求仕様(デジタルタイムウォーク)

- ドリフト速度最速のCF4で
~10cm/usec
- クロック100MHz(10ns)で
サンプリング
⇒1clkずれるとz方向に
~1mmのずれ
- 最小の電荷が5fCなので、
5fC以上の領域で
タイムウォーク10ns以下
が要求値
(ASDのタイムウォーク:
20fCからで7ns、 $V_{th}=5fC$)

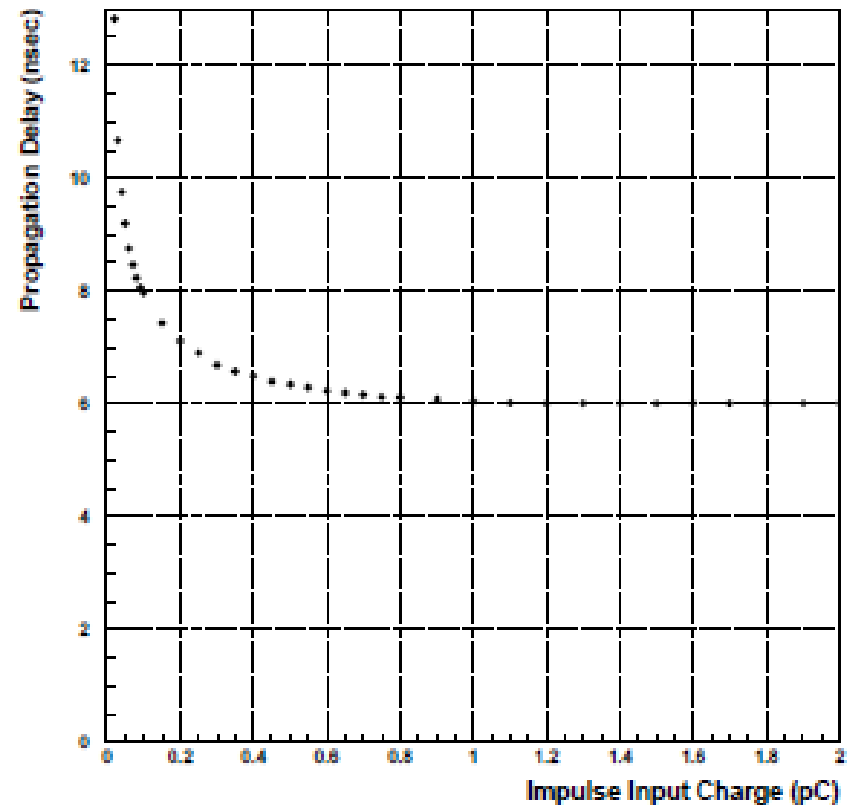


Figure 4-12 Overall time walk of the comparator outputs.

要求仕様(出力に関して)

- アナログ出力
各chのアナログをSumして出力
足し合わせたときにSaturateしないように
適当に減衰させる
- デジタル出力
これまでLVDS出力だった。
LVDSドライバが電力食い
⇒CMOS2.5V出力に

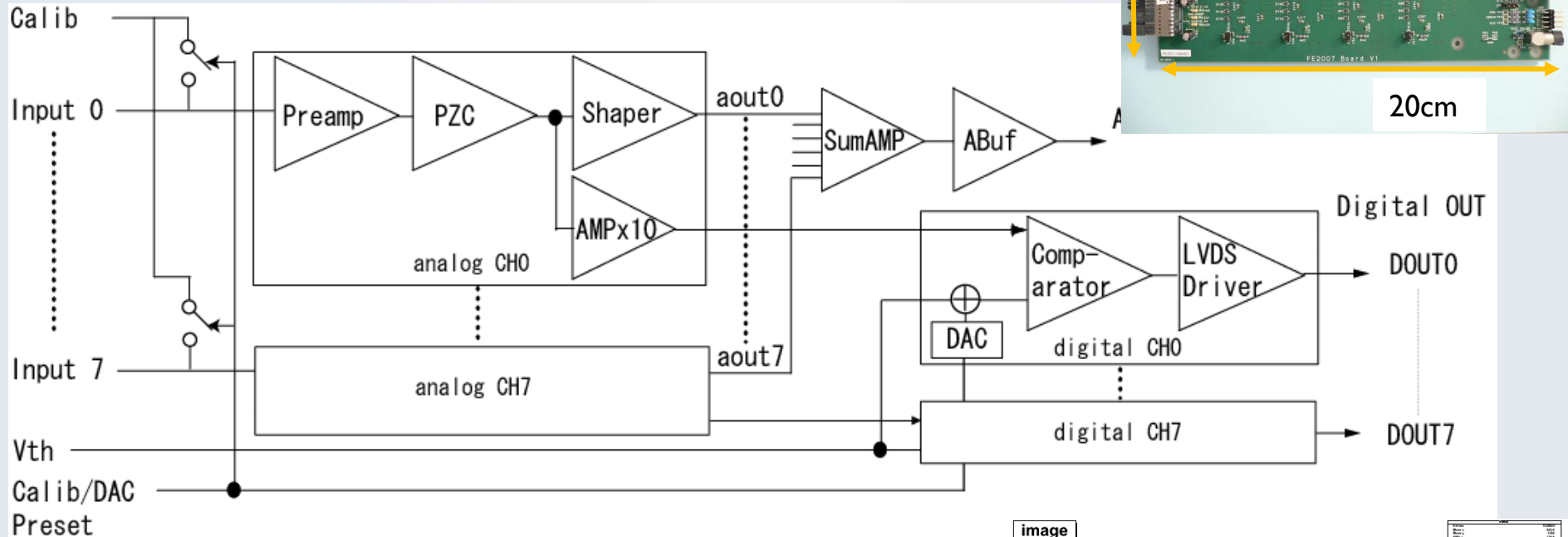
要求仕様(消費電力)

- 消費電力に関して
- SMILE II における μ -TPC全読み出しch数は1536ch($(30\text{cm})^2\mu$ -PIC)
- これを60W程度で読み出す(Digital込)
- Digitalで半分くらい
 - ⇒ Analog系は $\sim 30\text{W}$
 - ⇒ 余裕をもって**18mW/ch**を目標とする

要求仕様まとめ

項目	目標	備考
Ch数	16ch/chip	
ダイナミックレンジ	$\pm 1.0\text{pC}$ 以上	下方修正
ノイズレベル	$<5000e$	$C_d=100\text{pF}$
タイムウォーク	10ns以下	5fC以上の領域で
ピーキングタイム@PZ	$\sim 20\text{ns}$	この程度なら問題なし 重要なのはtime walk
ピーキングタイム@ shaper	$\sim 50\text{ns}$	
出力	CMOS2.5V	LVDSDライバをなくす
消費電力	18mW/ch	もう1, 2mW程度は許容

FE2007



構成

— 電荷有感型前置増幅器/波形整形回路/コンパレータ

主な仕様

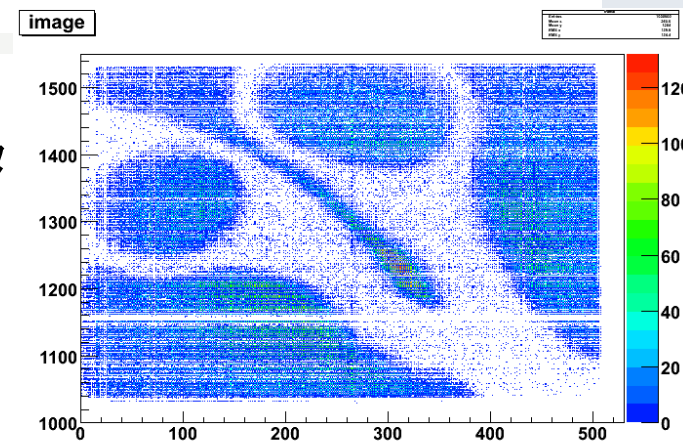
— 製造プロセス: 0.5 μ m CMOS

— 電源: ± 2.5 V

— チャンネル数: 8ch $\Rightarrow$ もっと集積度を上げたい

— 出力: デジタルLVDS, アナログサム

— 消費電力: 30mW/ch $\Rightarrow$ さらに消費電力を抑える必要性



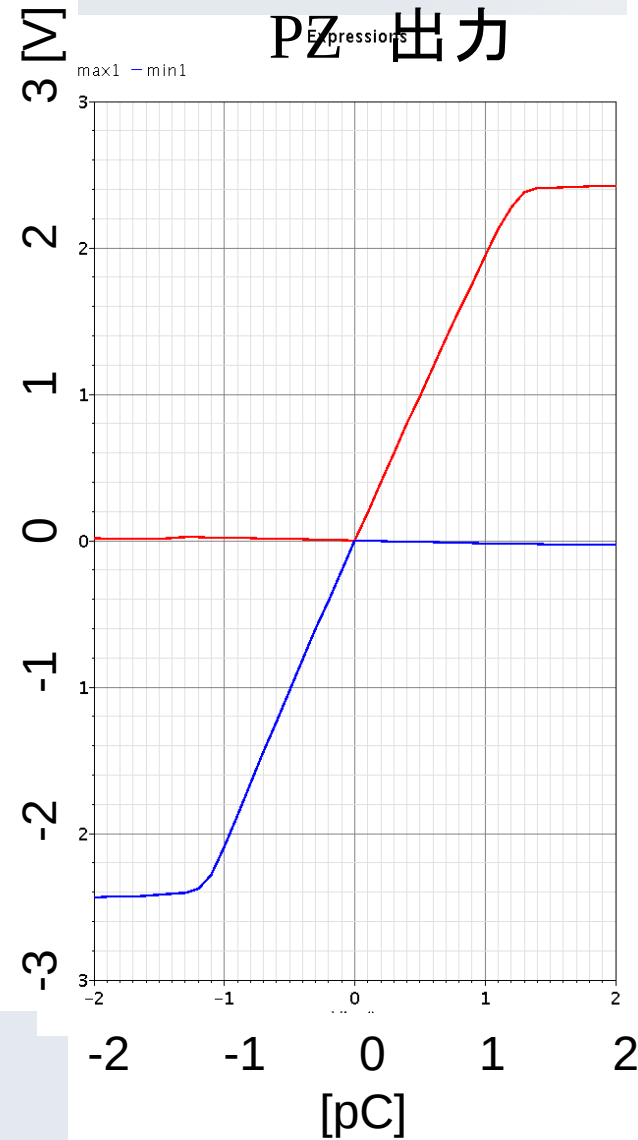
^{55}Fe によるX線イメージ

入力
preamp
PZ
Shaper
Sum amp
デジタル

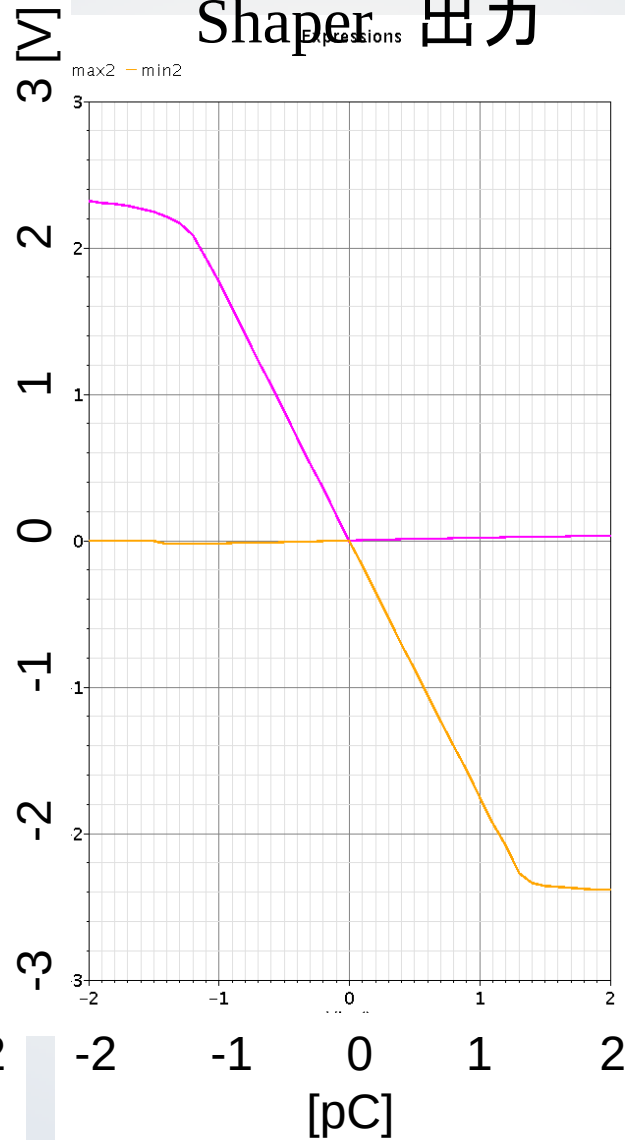


(リニアリティ)

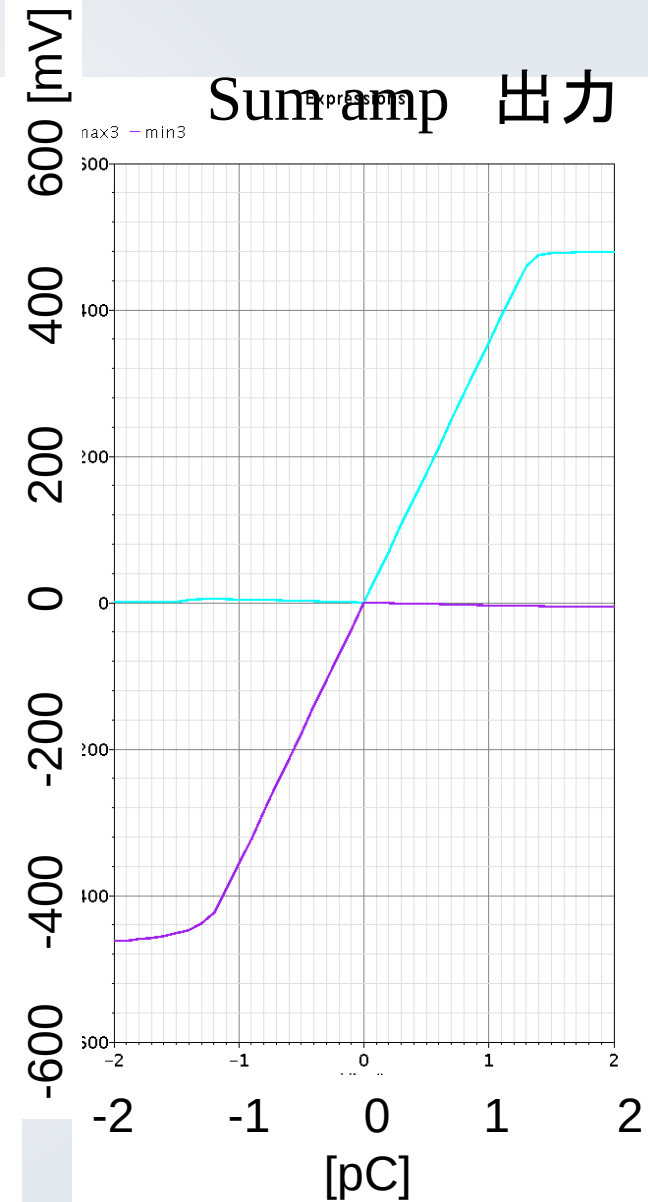
PZ 出力



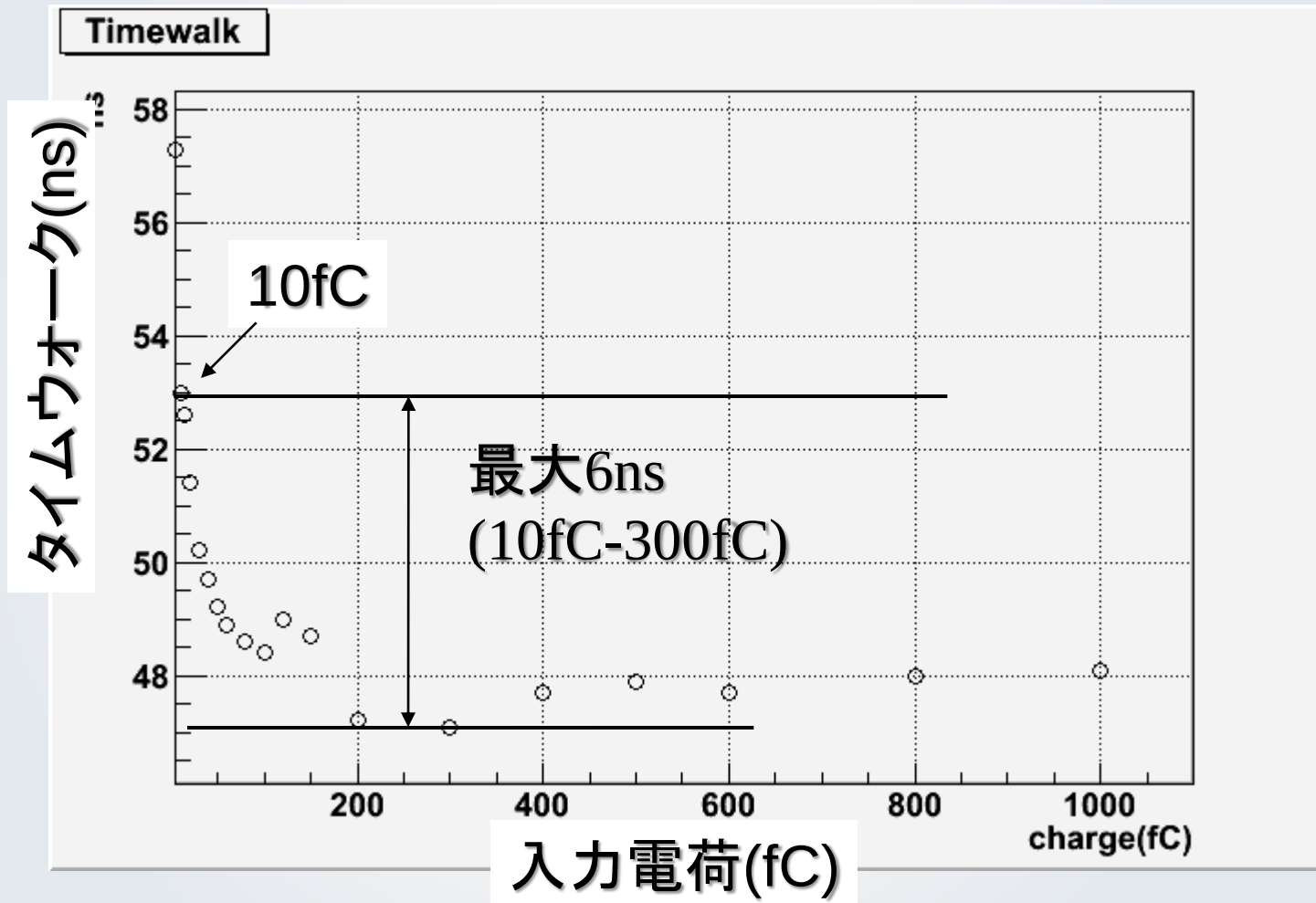
Shaper 出力



Sum amp 出力

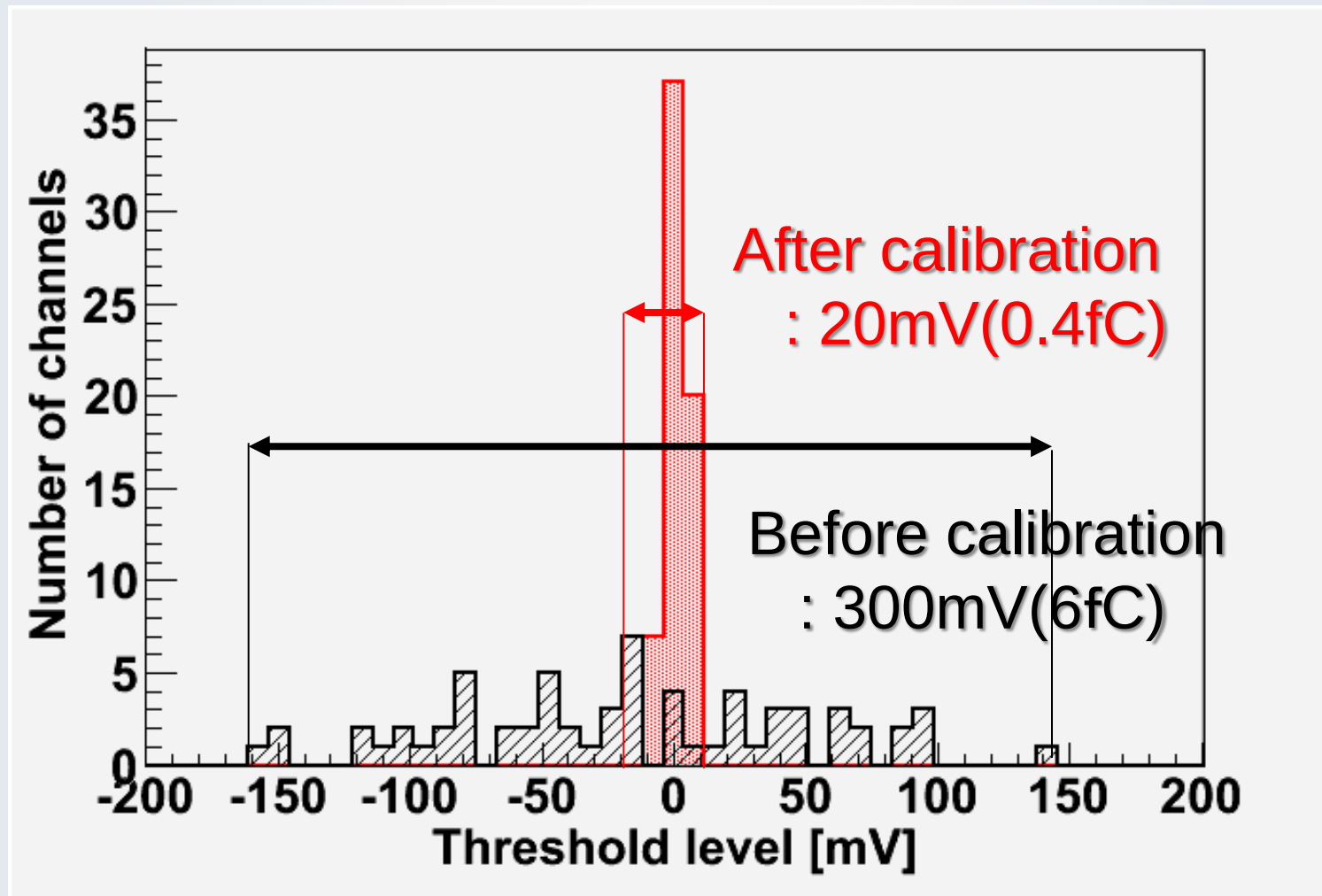


タイムウォーク

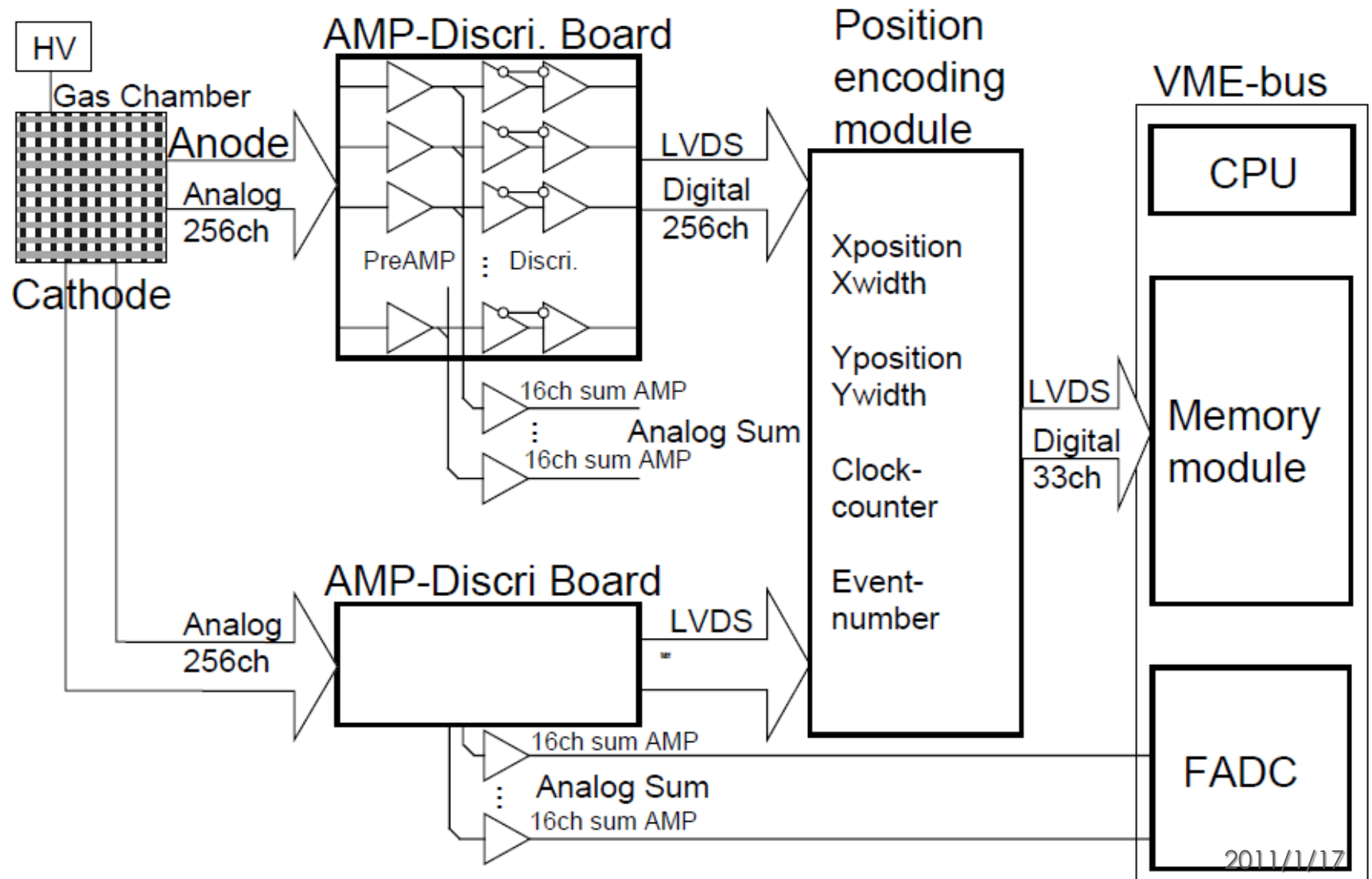


10fC~1pCまででタイムウォークは~6ns
シミュレーション(7ns)と同程度

閾値バラつきとDAC補正



現状

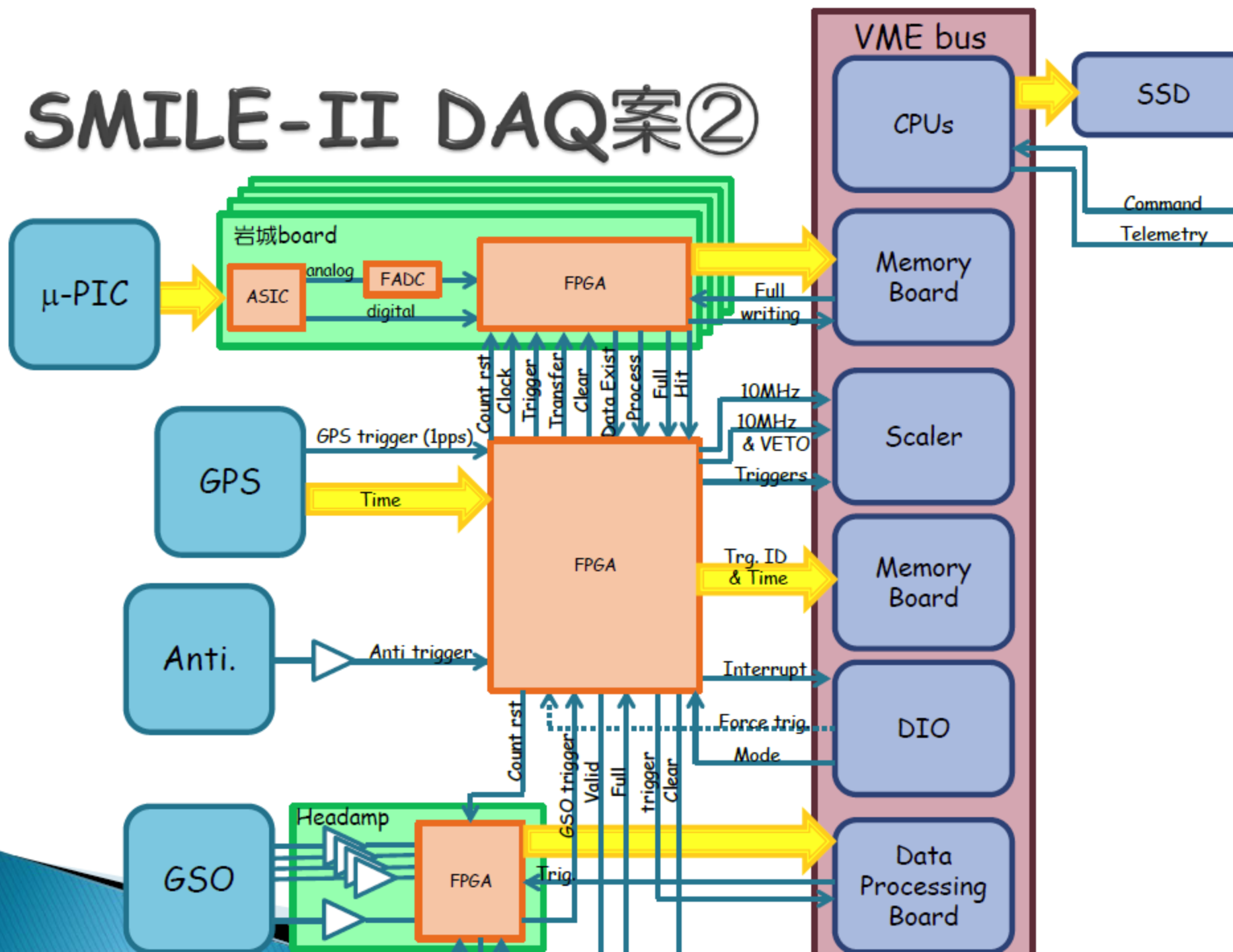


現Encoder

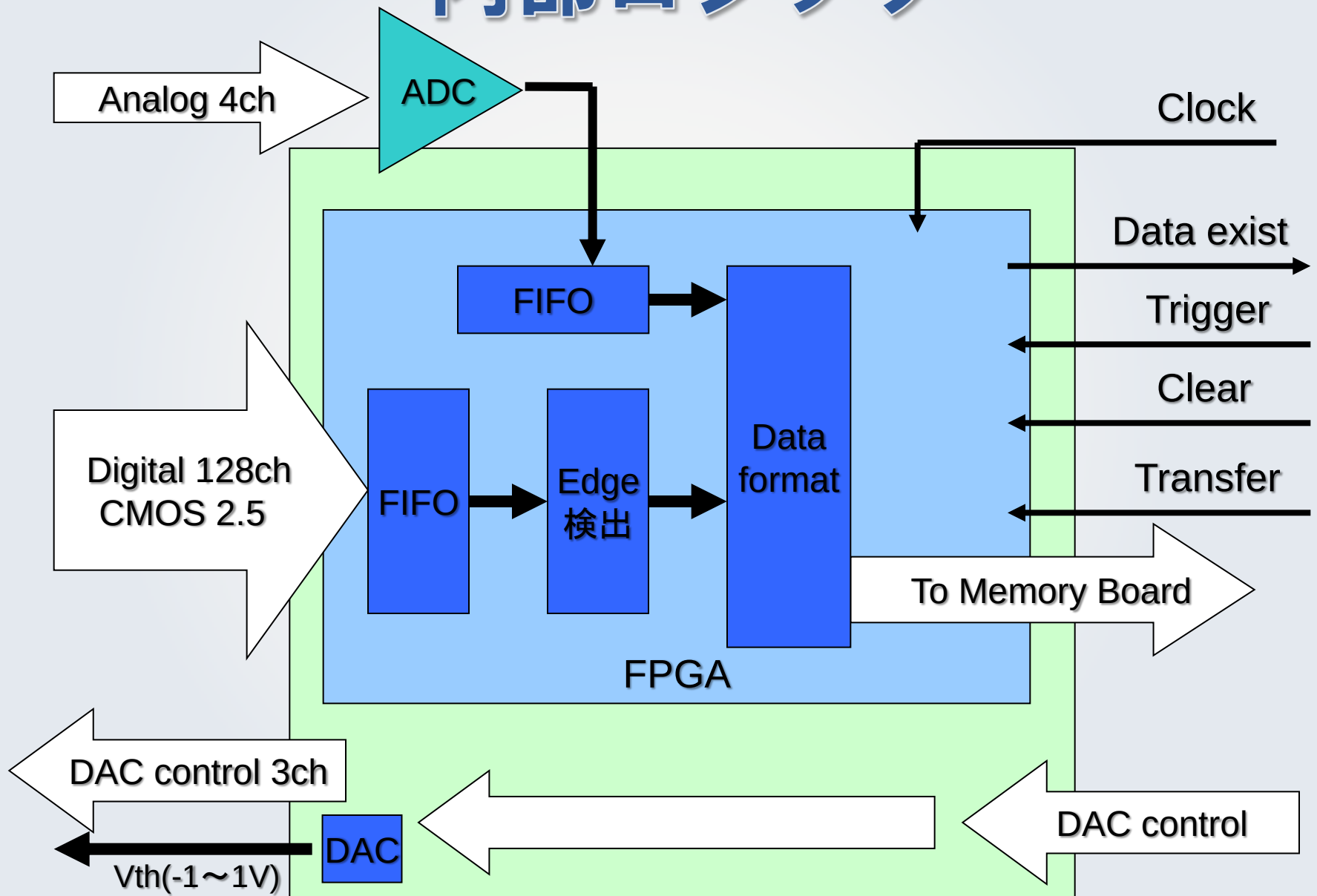


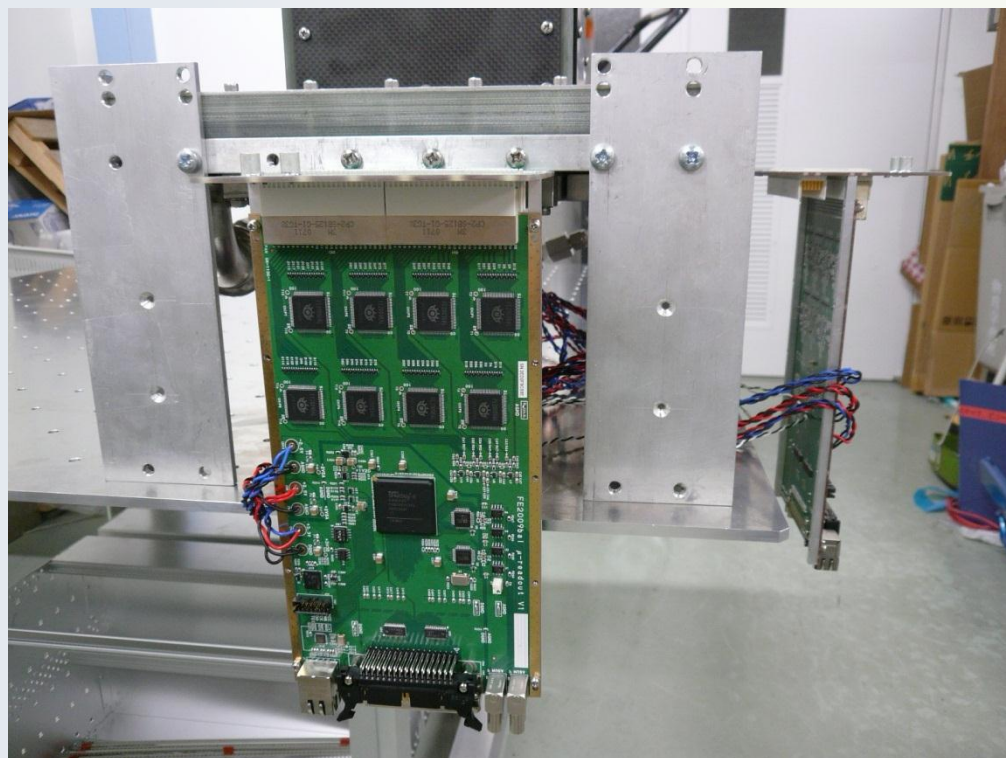
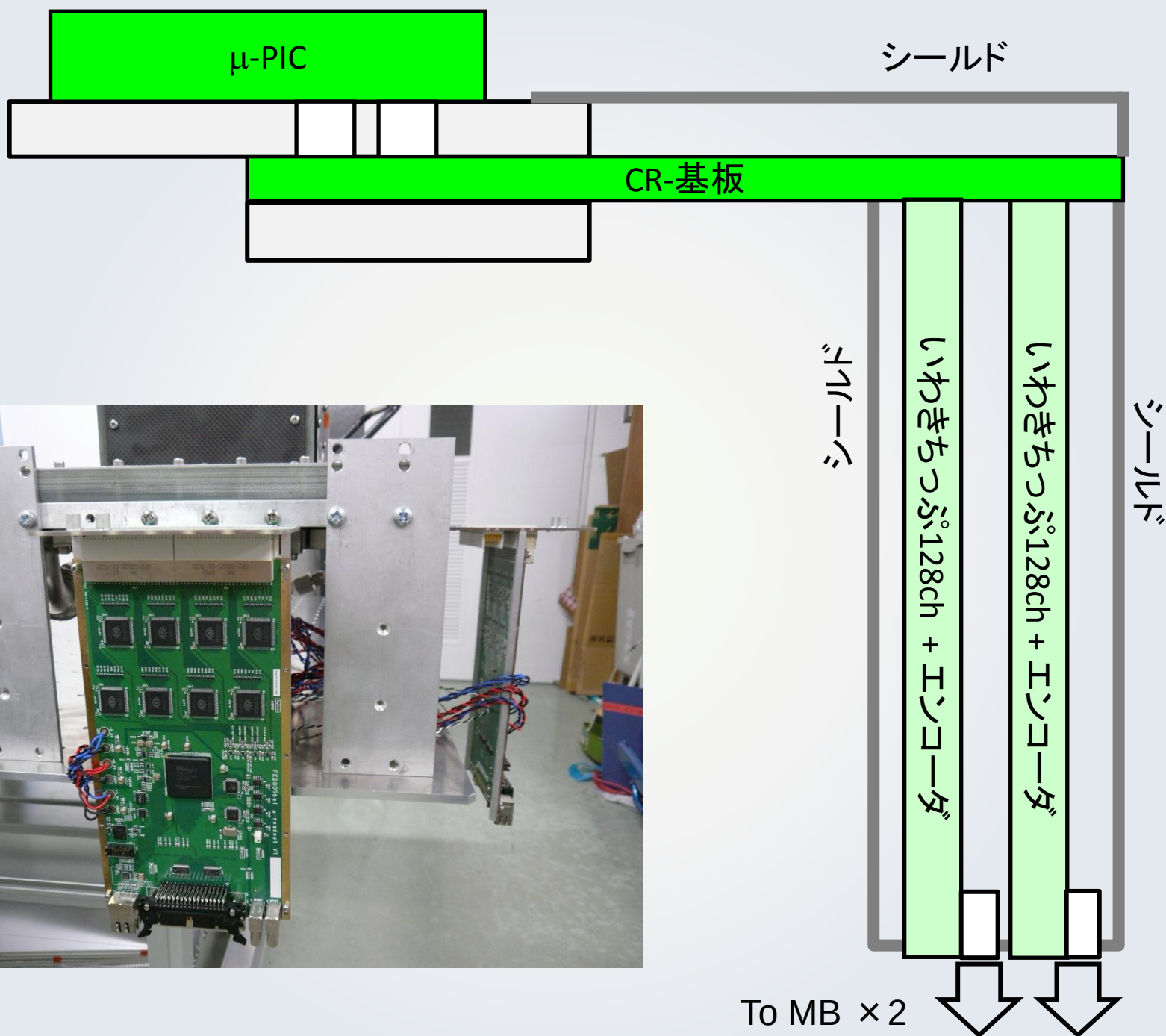
FPGA : Vertex2P XC2VP30 × 8
SDRAM : オプションで512MBまで
Memory Board とのI/F : DX20BM-68S

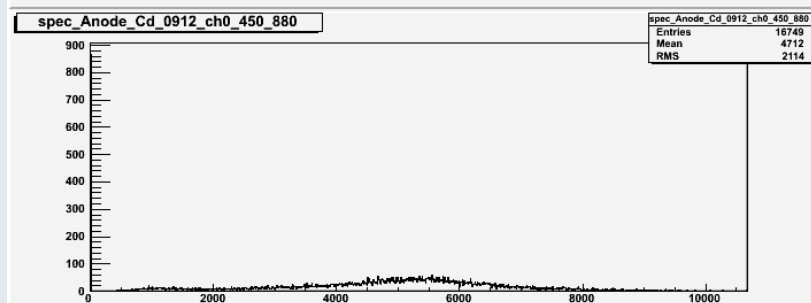
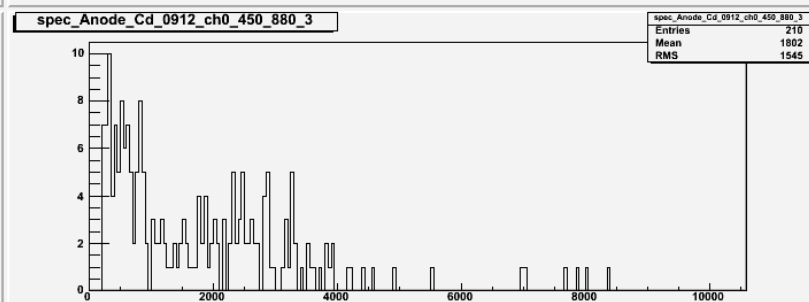
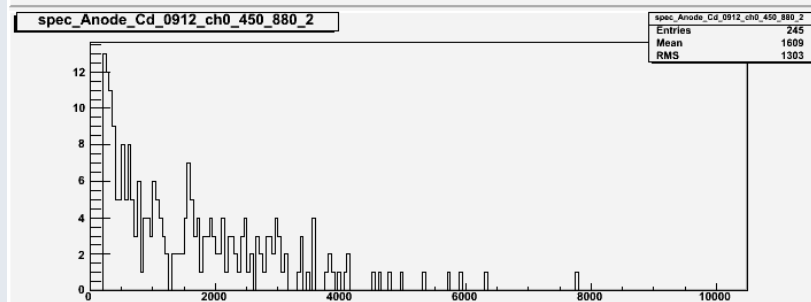
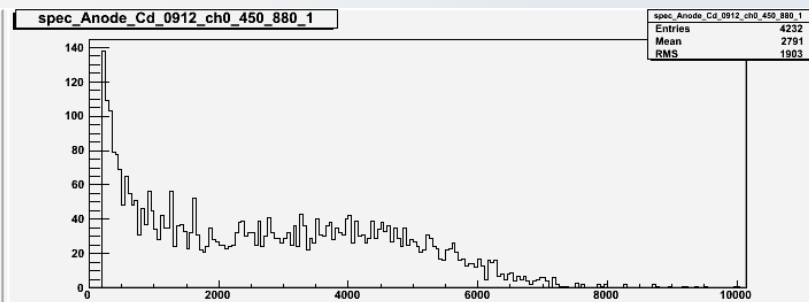
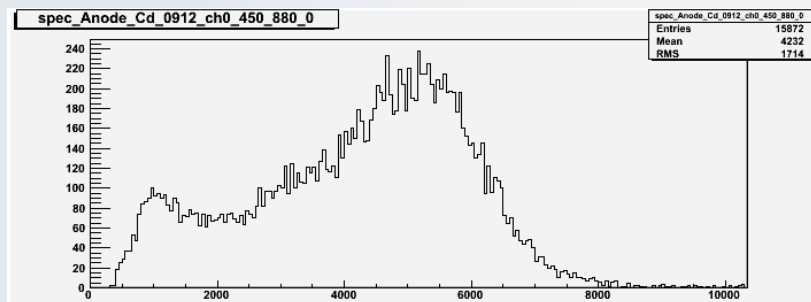
SMILE-II DAQ案②



内部ロジック







spec_Anode_Cd_0912_ch0_450_880_0

spec_Anode_Cd_0912_ch0_450_880_0

Entries	15872
Mean	4232
RMS	1714

