

# SMILE40:長期気球実験に向けた MPPCシンチレーションカメラの開発

京都大学 齋藤要

谷森達,高田淳史,水村好貴,古村翔太郎,岸本哲朗,竹村泰斗,吉川慶,  
中増勇真,中村優太,谷口幹幸,水本哲矢,園田真也,窪秀利,  
黒澤俊介(東北大NICHe,山形大理),身内賢太郎(神戸大理),  
澤野達哉(金沢大数物)

## 目次

- MPPCシンチレーションカメラのシステム  
装置
- データ取得方法
- FPGA評価ボードを用いての評価
- FPGA V3基板を用いての評価



# 長期気球実験 SMILE-III に向けて

## SMILE-III

南半球Super Pressure Balloon

観測時間: ~1ヶ月

COMPTTELの5倍の感度で半球のサーベイ

- ・銀河面に広がる $^{26}\text{Al}$
- ・電子陽電子対消滅線の銀河面分布
- ・GRBの偏光観測 など

求められる性能

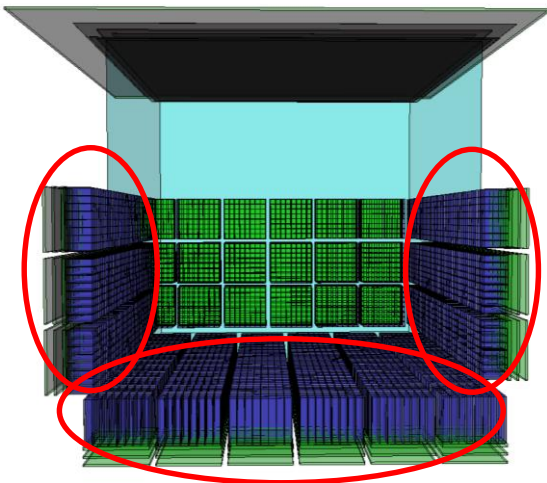
- ・省電力  
< 0.1 W/PSA
- ・ゲインの安定性
- ・広いダイナミックレンジ  
0.3 - 6 MeV

現状

3.7 W/PSA

0.2 - 3 MeV

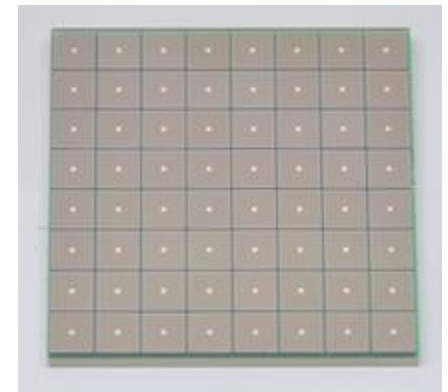
SMILE-II+ ETCC



Pixel Scintillator Array



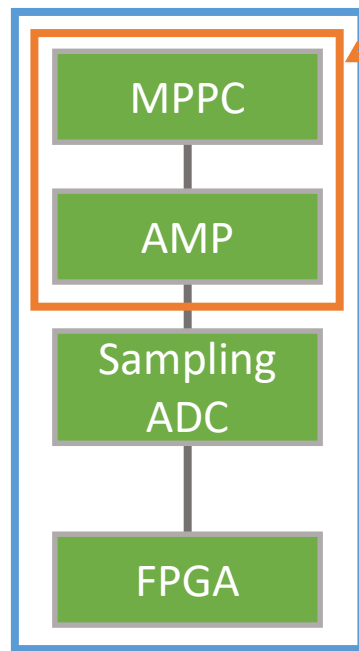
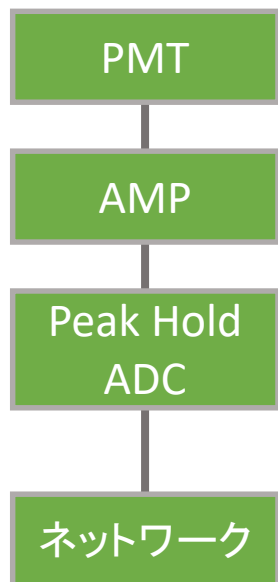
MPPC



- ・省電力
- ・ゲインの安定性

# システム

現行



MPPC, AMP ( + Peak Hold ADC)

$\Delta E/E \sim 9\%$  @662 keV

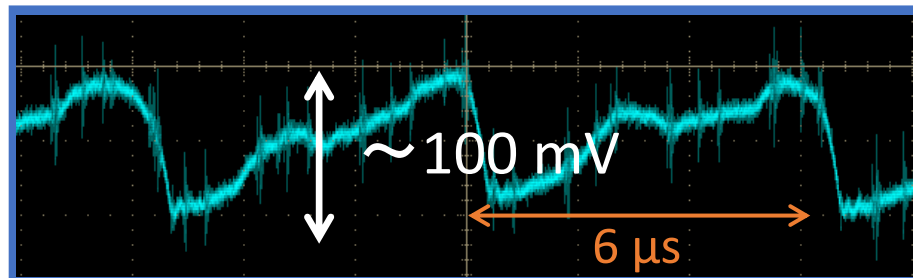
現行のGSO + PMT より良い

(2016年 春の物理学会 中増講演)

MPPC, AMP + Sampling ADC, FPGA V1基板  
信号処理unit

$\Delta E/E \sim 14\%$  @662 keV

FPGA V1基板の電源ラインにノイズ



(2017年 春の物理学会 中増講演)

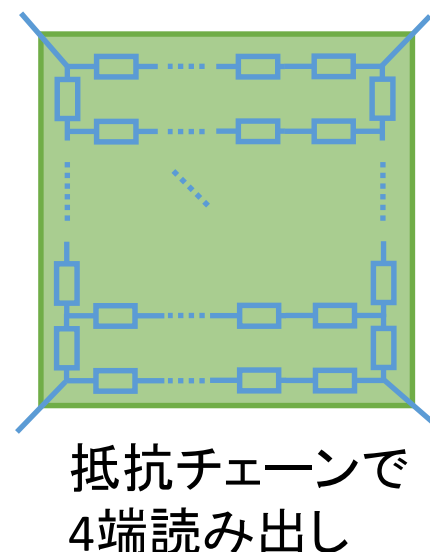
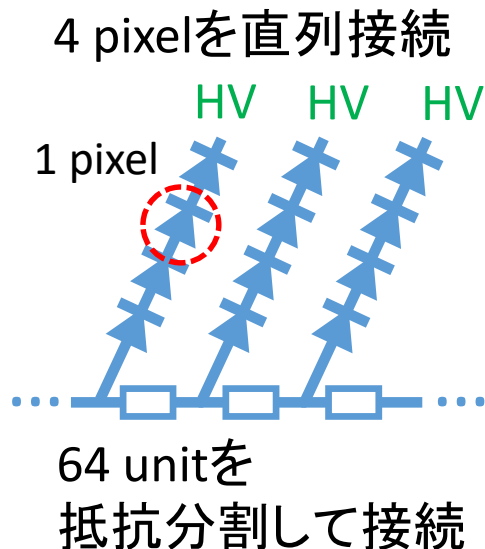
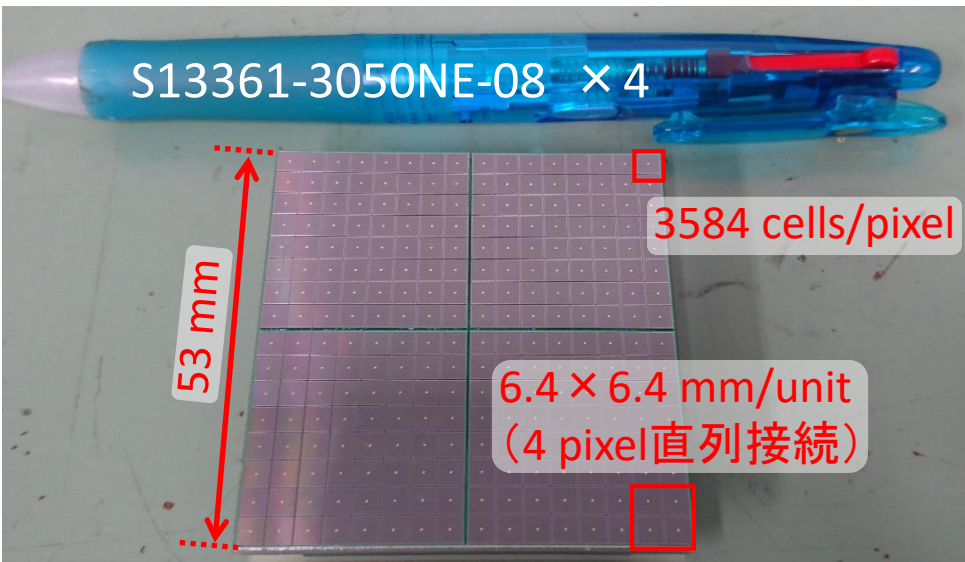
本講演: ・MPPC, AMP, Sampling ADC + FPGA評価ボード

システムとして問題なく動作しているか

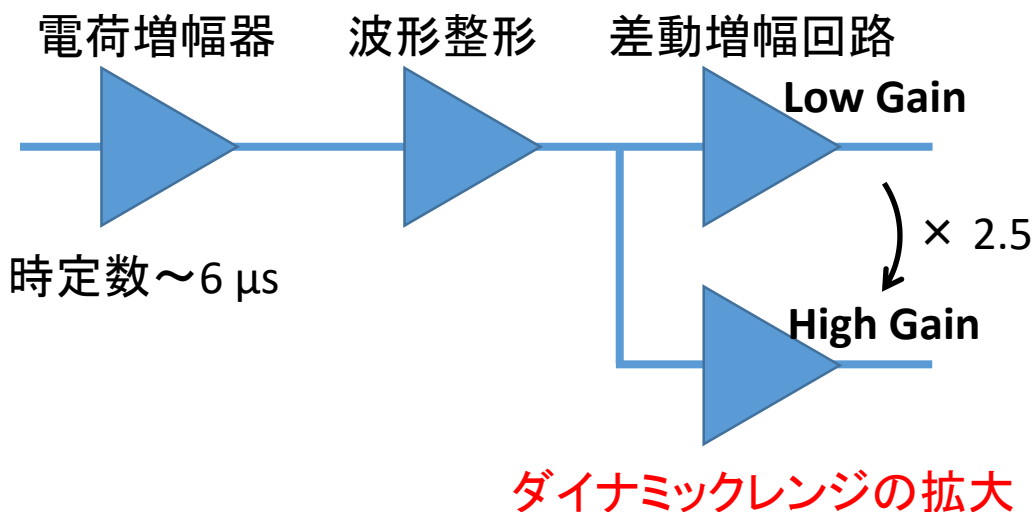
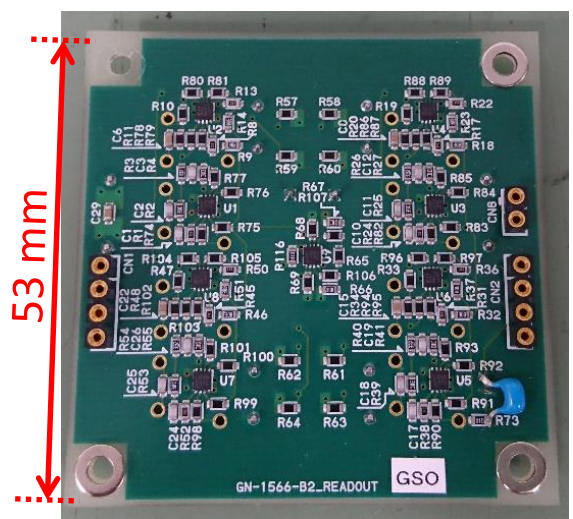
・MPPC, AMP, Sampling ADC + FPGA V3基板

ノイズを抑えられているか

# MPPPC基板, AMP基板

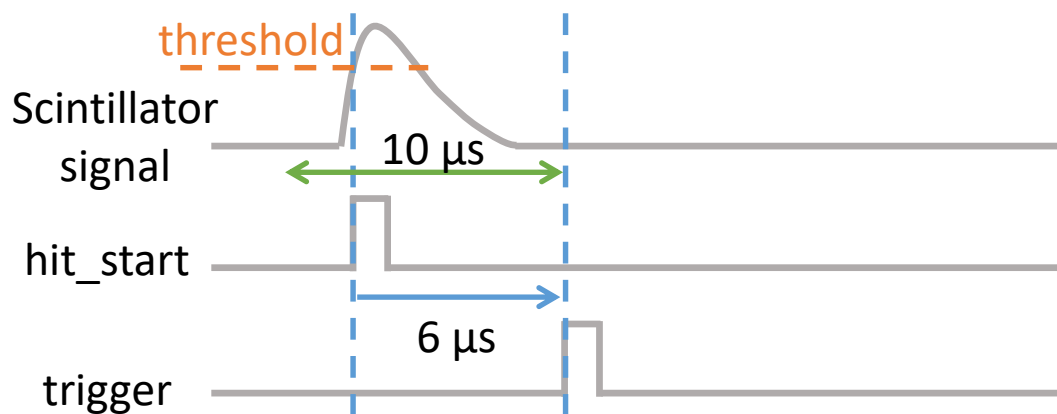
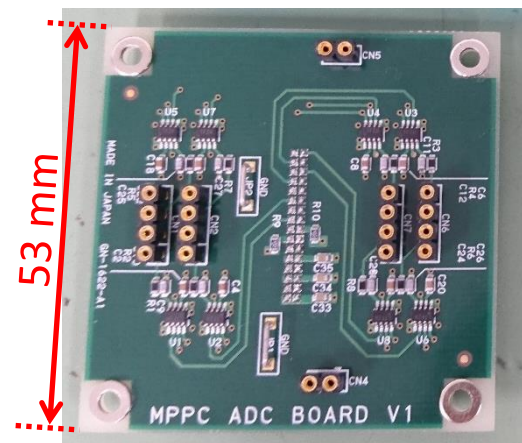


## AMP基板



# データ取得方法

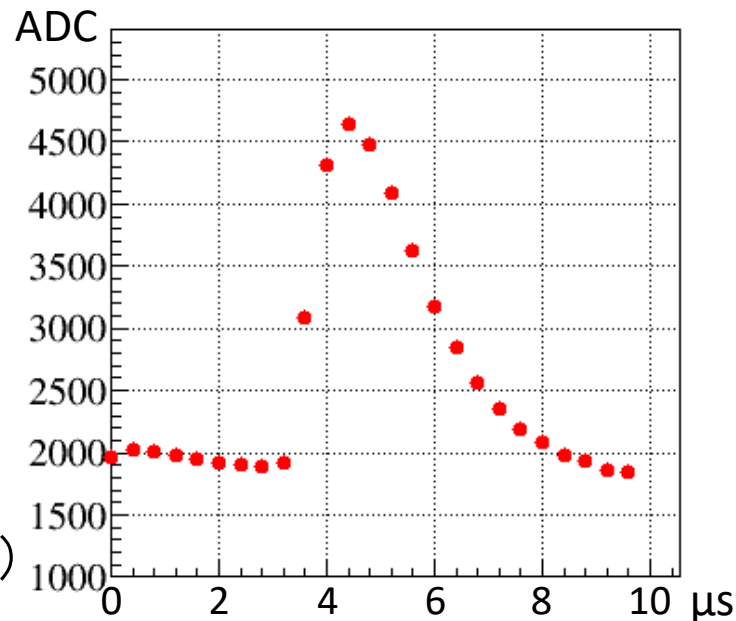
## Sampling ADC



- sampling rate : 2.5 MHz
- 逐次比較型ADC
- 0 - 4.096 V アナログ入力を  
14 bit (0 - 16383) に変換

波高値の計算  
(波形データの最大値)  
- (最初5 clock分の平均)

得られた波形データ

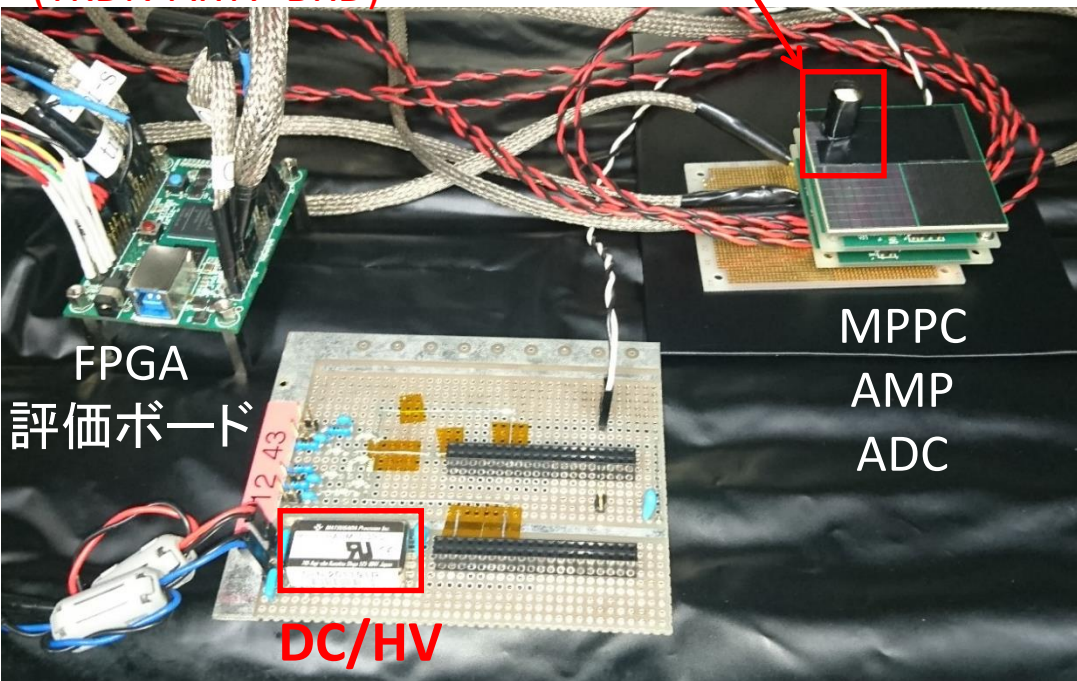


# FPGA評価ボードで試験

線源を置かずに、外部より周期的(10 Hz)に triggerをいれ、ベースラインのゆらぎを測定

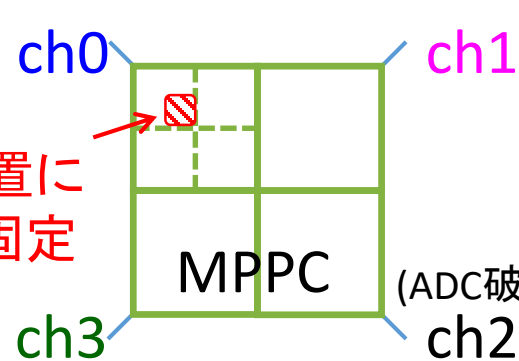
特電 Artix-7評価ボード  
(TKDN-ART7-BRD)

GSO  $6 \times 6 \times 13$  mm

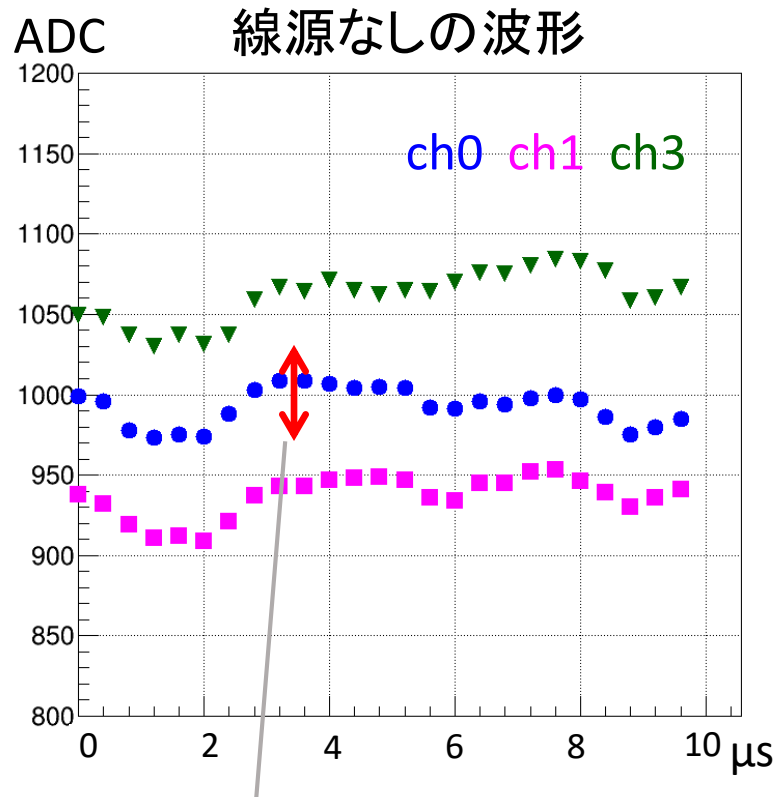


DC/HV  
(HAPM-0.3PS)

HV 217 V 温度 15°C



この位置に  
GSOを固定



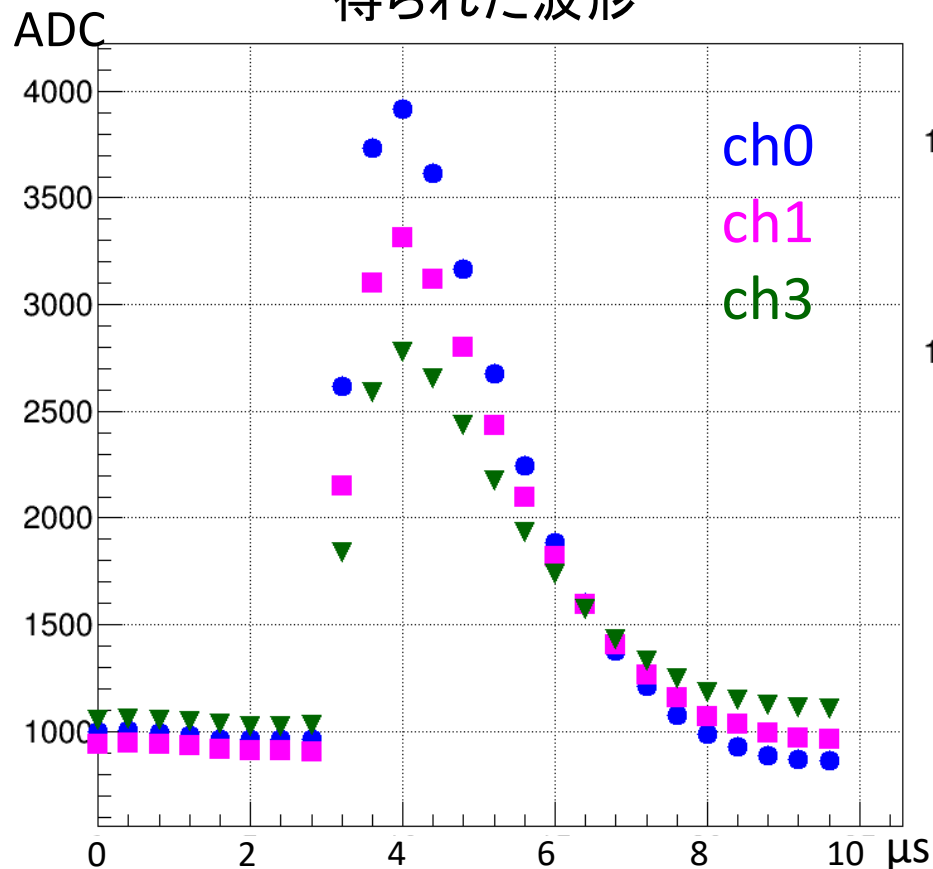
ベースラインのゆらぎの幅  
~28 mV (FWHM)

# Sampling ADC + FPGA 評価結果

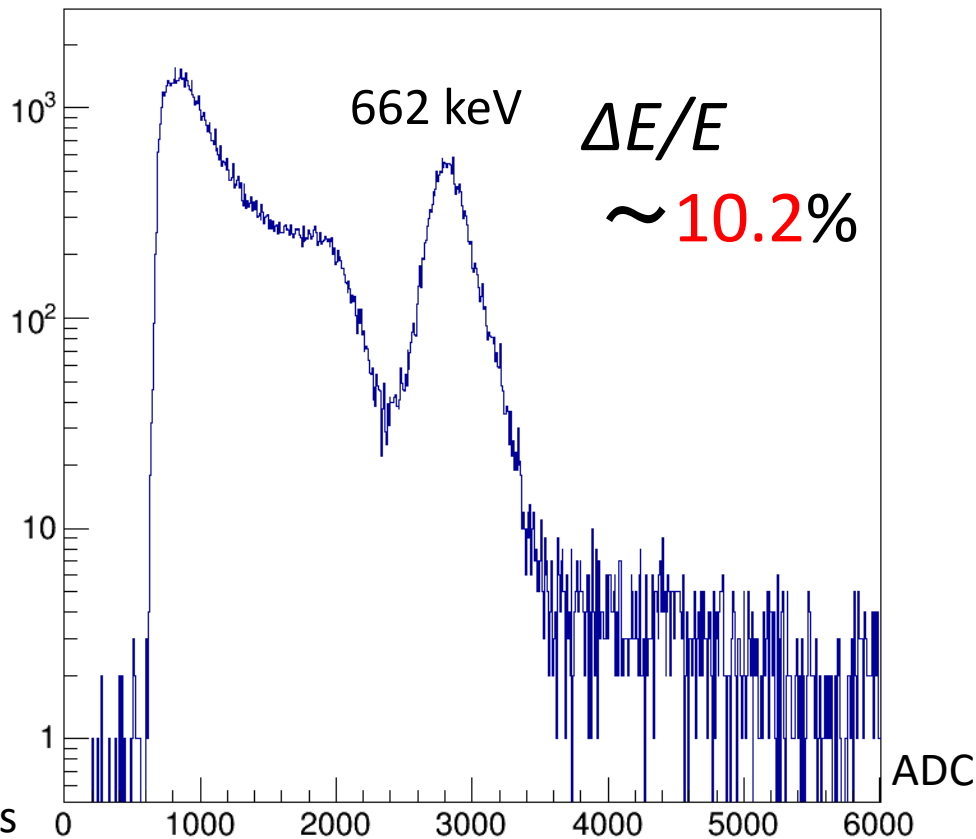
$^{137}\text{Cs}$ を置いて測定

$^{137}\text{Cs}$ のガンマ線スペクトル(ch0)

得られた波形



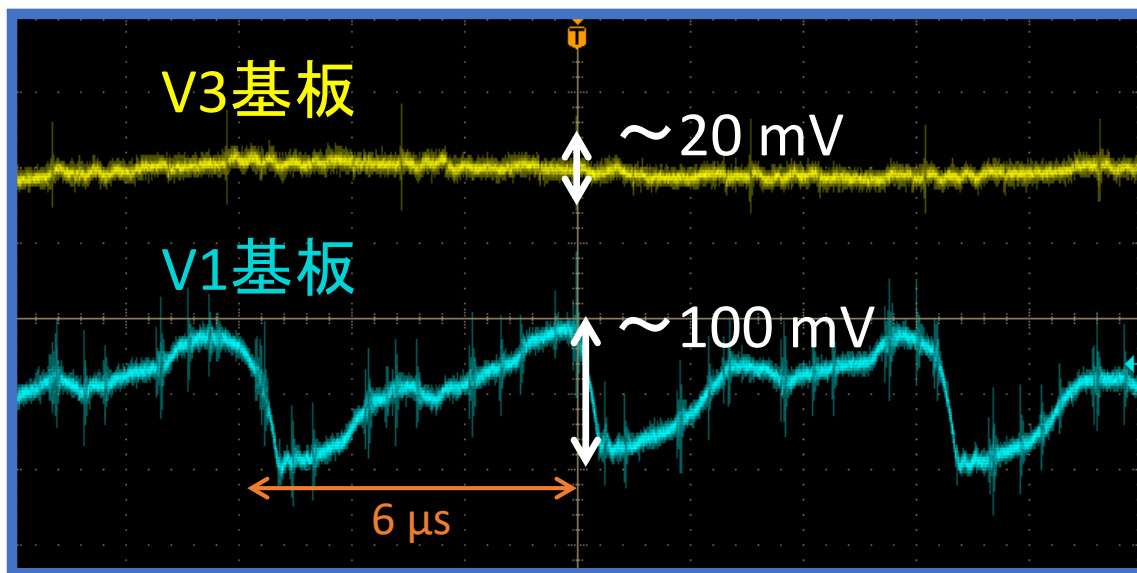
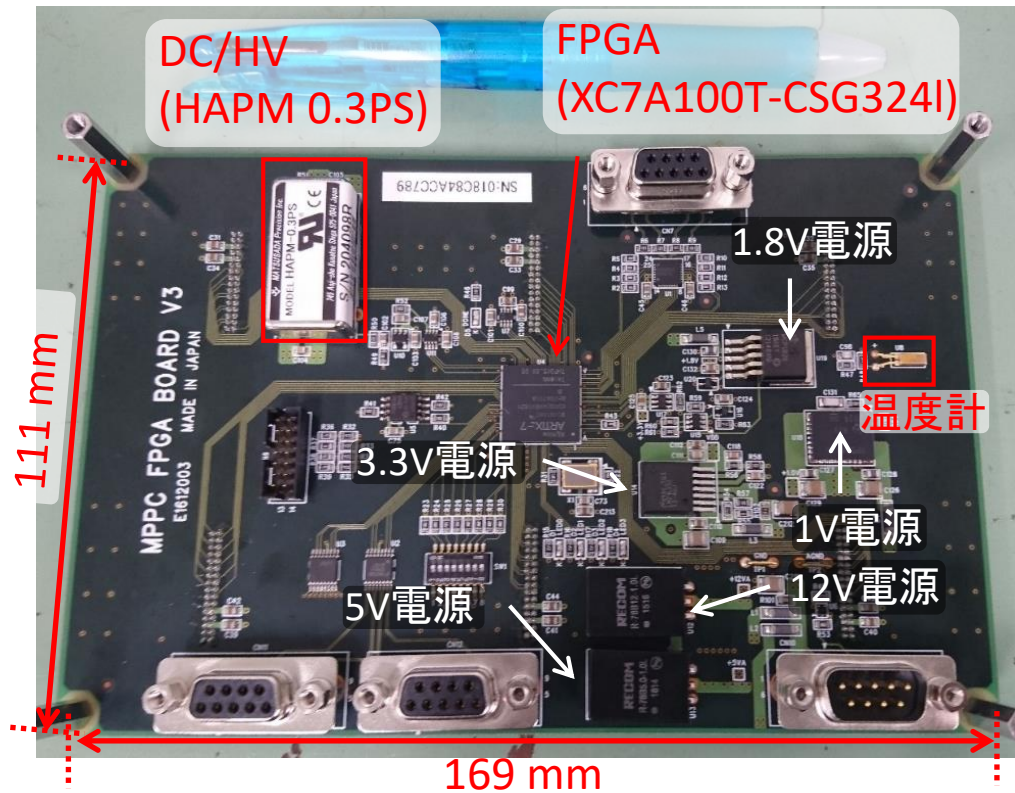
count



- Sampling ADCで測定可能
- Peak Hold ADCでの分解能(9%)に及ばないが SMILE-II+のシステムと同程度の性能

# FPGA V3基板

V1 → V3基板への改善点  
低ノイズのDC/DCに変更  
→電源ラインのノイズを低減



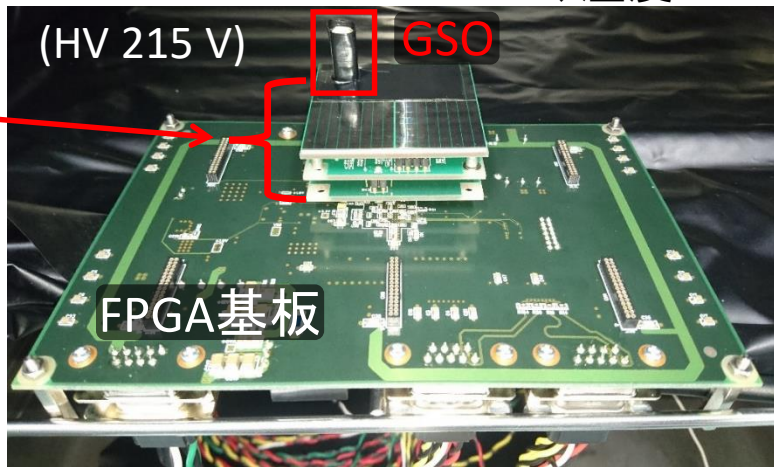


# ノイズの最大要因の確認

MPPC, AMP, ADC基板にFPGA基板から電源を供給するとノイズの影響を受ける

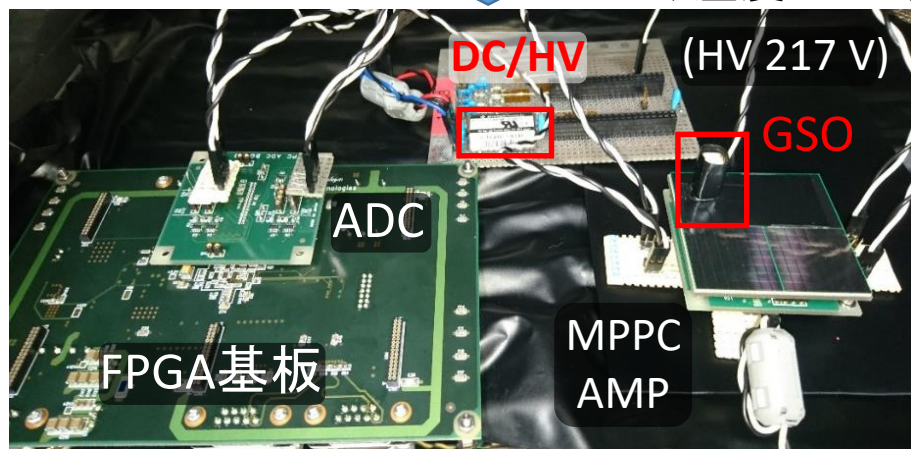
(温度 15°C)

MPPC  
AMP  
ADC

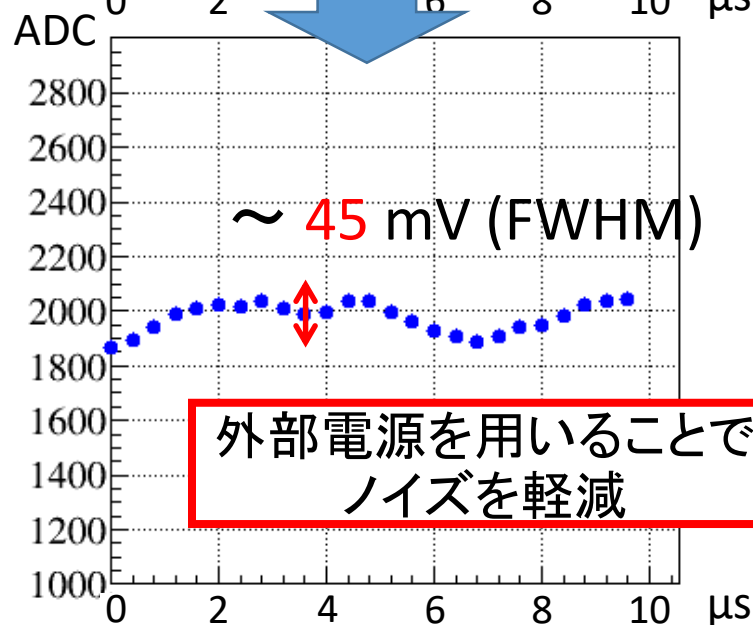
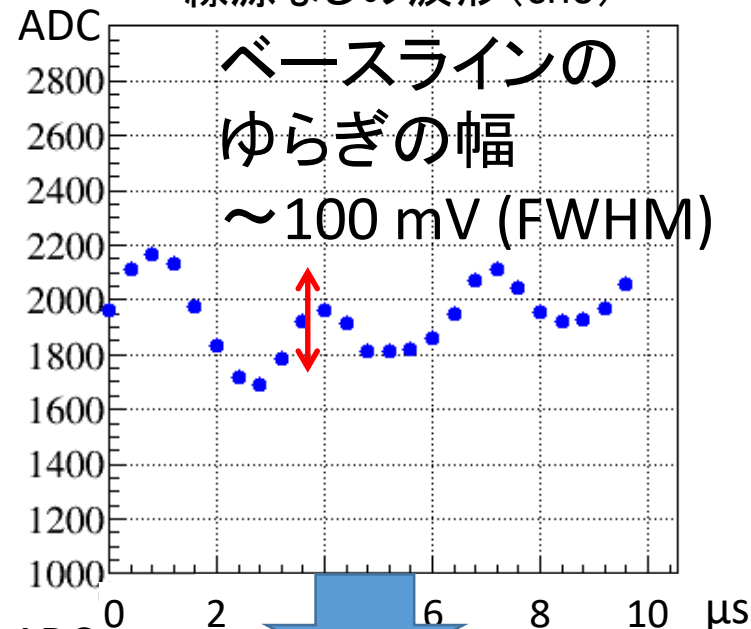


外部電源を使用

(温度 15°C)

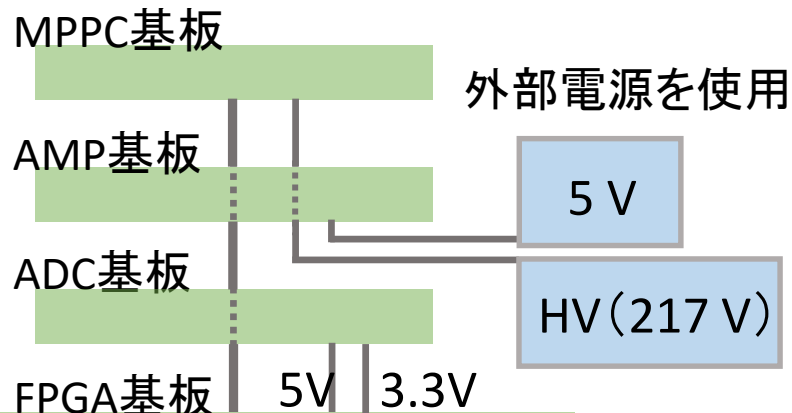
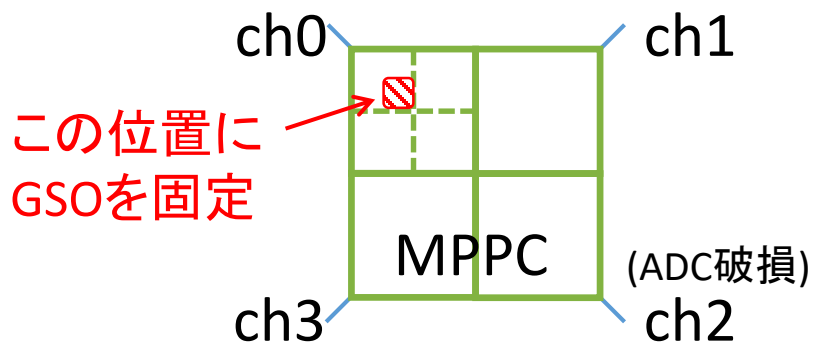


線源なしの波形 (ch0)



# FPGA V3基板 結果

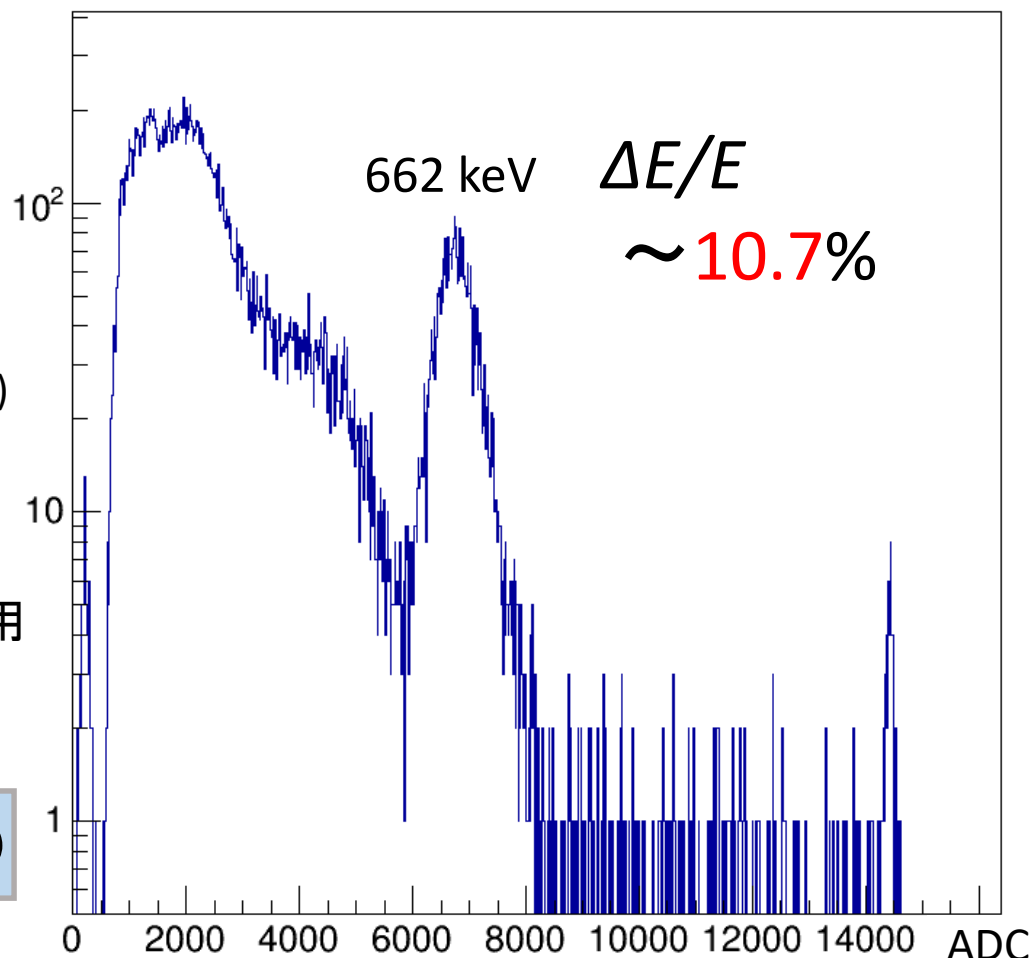
シンチでのhitをtriggerに  
波形を取得(線源 $^{137}\text{Cs}$ )



電源 24 V

温度 15°C

$^{137}\text{Cs}$ のガンマ線スペクトル(ch0)  
count



V1基板での分解能(14%)から改善

→ ADC基板も外部電源を用いることで  
さらなる改善が見込める

# まとめ

- MPPC, AMP, **Sampling ADC + FPGA**で測定可能

	MPPC, AMP, Sampling ADC +		
	FPGA 評価ボード (HV 217 V)	FPGA V3基板 (HV 215 V)	FPGA V3基板 (外部電源使用) (HV 217 V)
ベースラインのゆらぎ	28 mV	100 mV	45 mV
$\Delta E/E$ (@662 keV)	10.2%	-	10.7%

- V3基板でノイズを抑えたことにより分解能が向上

FPGA V1基板(外部電源使用(215 V)) ~14%

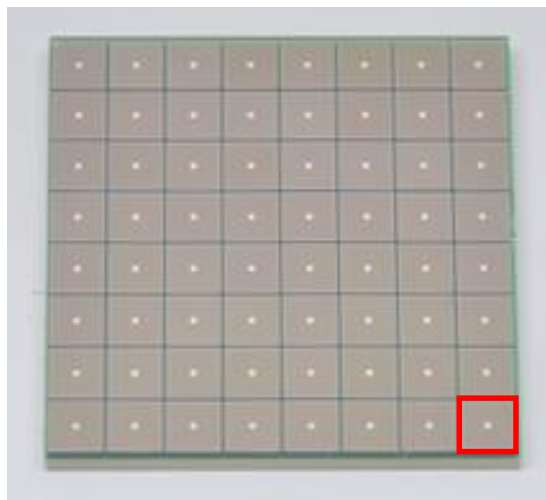
## 今後の方針

- 電源とFPGA回路の分離
- 波形をfittingすることにより波高値を求める



# MPPC

S13361-3050NE-08

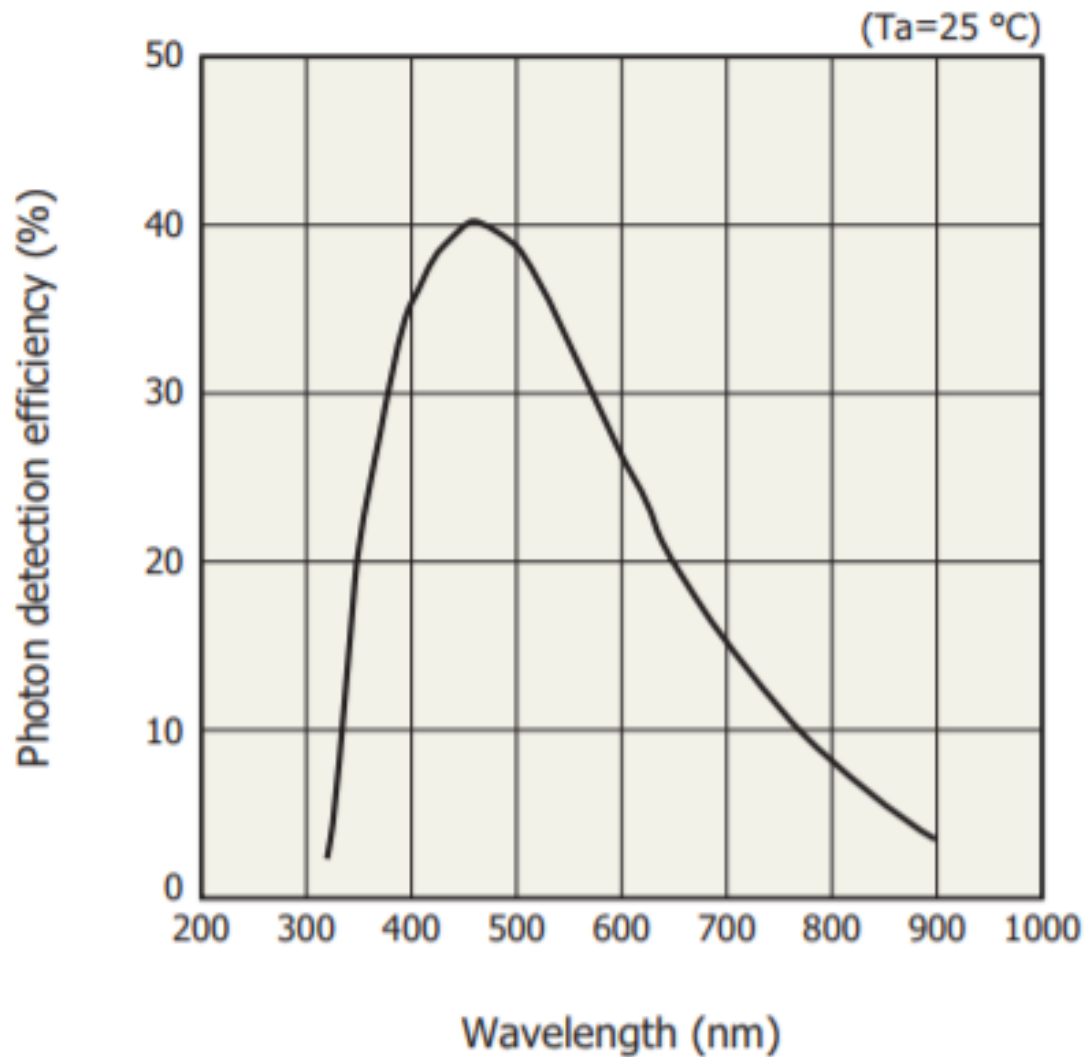


1 pixel

pixel 数	64 (8 × 8)
有効受光面積 / pixel	3 × 3 mm
cell 数 / pixel	3584
cell ピッチ	50 μm
開口率	74 %
感度波長範囲	320 ~ 900 nm
最大感度波長	450 nm
端子間容量 / pixel	320 pF
降伏電圧 $V_{BR}$	53 ± 5 V
増幅率 ( $V_{OP}=V_{BR}+3$ V, $T=25$ °C)	$1.7 \times 10^6$

# MPPC 検出効率 vs. 波長

S13361-3050NE-08



(浜松ホトニクス)